

MC10P5011 用户手册

(原产品名 MC10P02)

SinoMCU 8 位单片机

2014/02/18



sinomcu
晟矽微电子

上海晟矽微电子股份有限公司

Shanghai SinoMCU Microelectronics Co., Ltd.

目录

1	产品简介.....	3
1.1	产品特性	3
1.2	选型表	3
1.3	系统框图	4
1.4	引脚排列	4
2	功能说明.....	5
2.1	指令集	5
2.2	地址空间分配	5
2.3	振荡电路	5
2.3.1	外接晶振模式	5
2.3.2	内置 RC 振荡	5
2.4	输入输出	5
2.5	定时器 (TIMER)	6
2.6	遥控码输出	7
2.7	中断	8
2.7.1	键盘中断	8
2.7.2	定时器中断	9
2.7.3	中断响应过程	9
2.7.4	中断向量	9
2.8	低功耗工作方式	10
2.8.1	STOP 方式.....	10
2.8.2	WAIT 方式.....	10
2.9	控制寄存器详述	11
2.10	OPTION BIT	13
3	电气参数.....	15
3.1	极限参数	15
3.2	直流特性参数	15
3.3	交流电气参数	16
3.4	特性曲线	17
4	封装外形尺寸.....	18
5	版本修订记录.....	19

MC10P5011 用户手册

1 产品简介

MC10P5011 是一款低功耗 8 位 OTP 型微控制器单元 (MCU)，带有内置高精度振荡器及一个可直接驱动红外发射管的遥控码输出口，适用于各类家电（如电视、VCD 机等）的红外遥控器。

1.1 产品特性

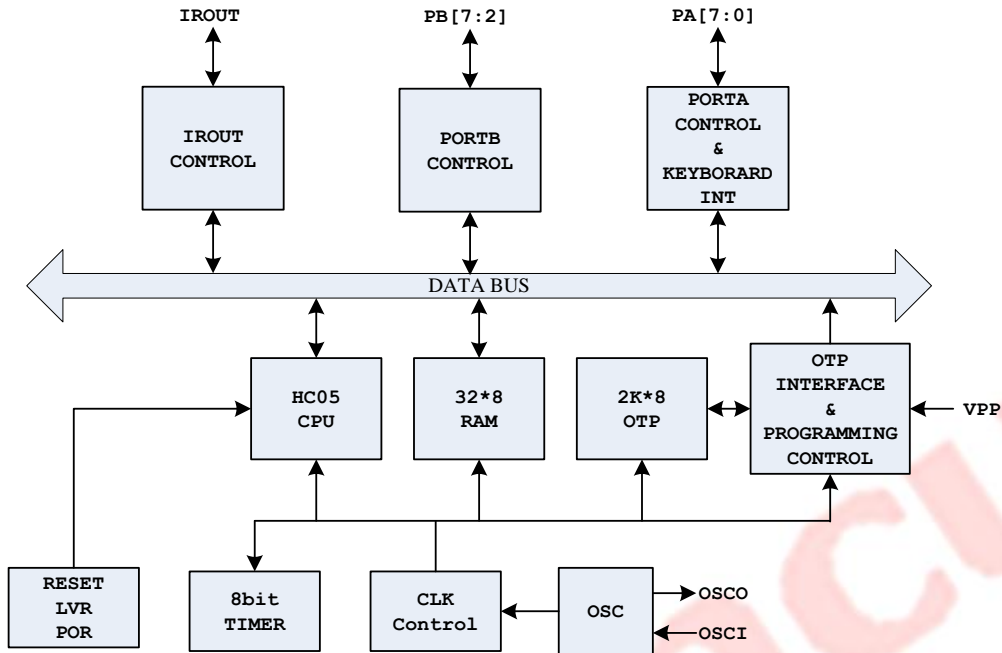
- ◇ 8 位 CISC 结构 CPU (HC05 兼容)
- ◇ 最多可支持 16 个通用 I/O 口和 1 个输入口
- ◇ 1 个 8 位定时/计数器
- ◇ 9 路键盘中断 (KBI)
- ◇ 1 路遥控码输出口 (IROUT)，8 种载波频率可选 (1/3 占空比)，驱动能力强 (>300mA)
- ◇ 两种振荡方式：
 - 外接晶振/陶振 325K-4MHz
 - 内置高精度 RC 振荡 4MHz 或 4.03MHz (中心值，具体特性见 § 3.3)
- ◇ 低功耗设计 (待机功耗 <1uA@3V)
- ◇ 32 bytes RAM (含堆栈)
- ◇ 2K*8 bits OTP ROM
- ◇ OTP 数据加密功能
- ◇ RAM 保持功能 (VDD 保持 1.1V 以上)
- ◇ 工作电压
 - 外振模式 2.0-5.5V
 - 内振模式 2.0-3.6V (工作电压超出范围，振荡频率偏差无法保证)
- ◇ 工作温度 -40~85°C
- ◇ 封装形式：SOP20、SOP16

1.2 选型表

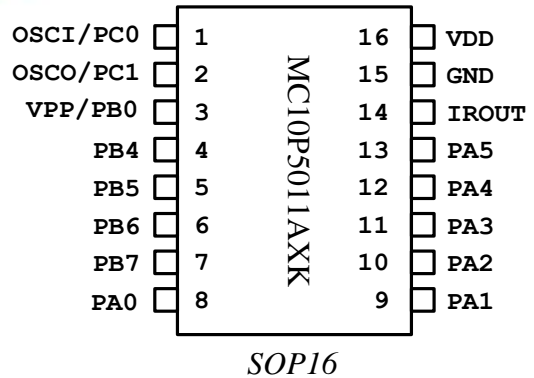
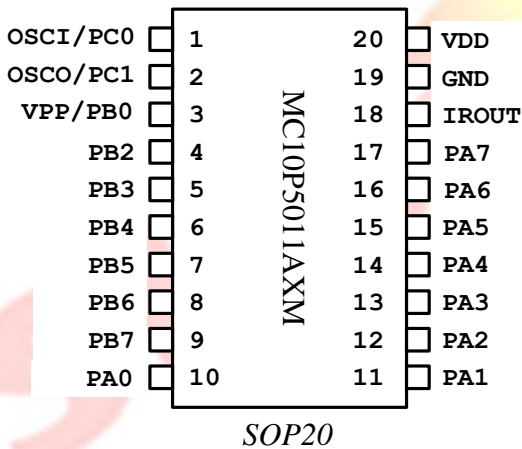
命名	内置 RC 中心频率	封装形式
MC10P5011A1K	4.03 MHz	SOP16
MC10P5011A0M	4.00 MHz	SOP20
MC10P5011A1M	4.03 MHz	SOP20

注：根据公司产品命名规则要求，原 MC10P5011R 名称统一调整为 MC10P5011XXX，产品并未进行改版。

1.3 系统框图



1.4 引脚排列



引脚名	类型	功能
OSCI/PC0	I/O	晶振或通用 IO 口 (使用内部 RC 时)
OSCO/PC1	I/O	晶振或通用 IO 口 (使用内部 RC 时)
GND	SOURCE	地
VDD	SOURCE	电源
IROUT	OUTPUT	遥控码输出口
VPP/PB0	INPUT	OTP 烧写时作为高压输入; 平时作为输入口 (带上拉 50K 电阻), 可触发键盘中断
PB2-PB7	I/O	通用 IO 口, 作输入口时可选上拉电阻
PA0-PA7	I/O	通用 IO 口, 作输入口时可选上拉电阻, 可触发键盘中断

2 功能说明

2.1 指令集

MC10P5011 采用 HC05 指令集。指令集详细资料见本公司手册《HC05 指令集》。

注意：MC10P5011 不支持 MUL 指令。

2.2 地址空间分配

\$0000-\$000F: 控制寄存器

\$0010-\$00DF: 未定义

\$00E0-\$00FF: RAM

\$0100-\$17FF: 未定义

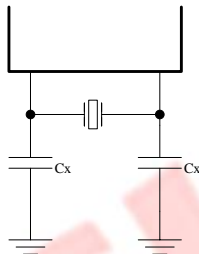
\$1800-\$1FFF: OTP ROM

2.3 振荡电路

MC10P5011 可选用外接晶体振荡或内置 RC 振荡两种工作模式，通过配置 OPBIT 的第 3 位实现（参见 § 2.10）。

2.3.1 外接晶振模式

当选用外部晶体振荡工作模式，连接方式见下图。晶体可选用 325KHz~8MHz，通常 Cx 是必须的。在实际使用中，用户应使晶体离 OSCI、OSCO 引脚的距离尽可能短，这样有助于振荡器的起振和振荡的稳定性。下表列出几种典型频率晶振选用电容 Cx 的推荐值。



晶体振荡

晶体频率	电容 Cx
4MHz	15p/30p
3.64MHz	15p/30p
455KHz	220p-470p

注意：因为振荡器的品牌很多，电容值仅为推荐值，具体参数请根据实际使用的晶振性能而定。

2.3.2 内置 RC 振荡

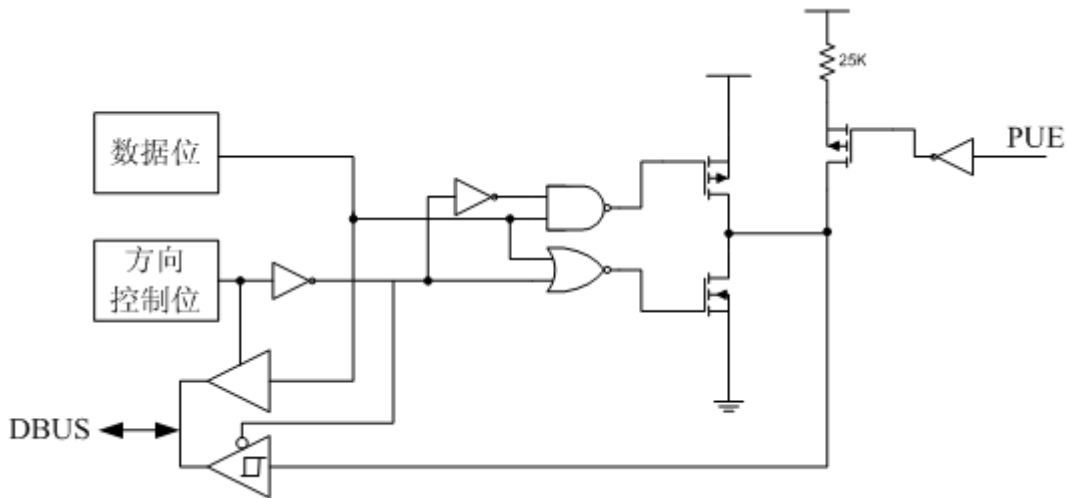
当选用内置 RC 振荡时，OSCI、OSCO 引脚可作为通用 I/O 口（PC0、PC1）使用。

特别提示：为确保振荡的精度和稳定性，在实际应用时需要在芯片的 VDD 和 GND 之间加 10uF 以上的电解电容，且电容和芯片的距离尽可能靠近（建议控制在 5cm 以内）。

2.4 输入输出口

MC10P5011 有 16 个通用双向 I/O 口（PA7-PA0、PB7-PB2、PC1、PC0）和一个输入口（PB0）。每一个双向 I/O 口都可以通过方向寄存器（DDRA、DDRB、DDRC）的相应位设置成输入或输出；在作为输入口使用时，可

通过 KBIM 或 MCR 的 PBP、PBP3、PBP2 选择是否内接 25KΩ 上拉电阻（PC1、PC0 不带上拉电阻）。下图是 IO 口电路结构示意图。



每一个 IO 口都是由相应的数据寄存器和方向寄存器控制的，功能如下表所示。

读/写	DDR	功能
写	0	IO 口处于输入状态；数据写到数据寄存器中，端口状态不受影响
写	1	IO 口处于输出状态；数据写到数据寄存器中，端口状态与数据寄存器同时改变
读	0	IO 口处于输入状态；端口状态被读出
读	1	IO 口处于输出状态；数据寄存器（与端口状态相同）被读出

PA 口可作为键盘中断的输入口，每一位可通过 KBIM 单独配置。当 KBIM 的 KBE_i=1 (i=0…7) 时，PA_i 就被设置为键盘中断口，同时内部 25KΩ 上拉电阻被设置为有效。有关键盘中断的详细介绍，见 § 2.7.1。

PB2-PB7 在作为输入口时可设置内部 25KΩ 上拉电阻是否有效（作输出时上拉电阻总是无效的），其中 PB2 的上拉电阻通过 MCR 的 PBP2 位控制，PB3 的上拉电阻通过 MCR 的 PBP3 位控制，PB4-PB7 的上拉电阻共用 PBP 作为控制位。

PB0 在烧写 OTP 时作为高压输入用，在平时应用时能作为输入口（带上拉 50Kohm 电阻），并可配置为键盘中断口（由 DDRB 的 KBE₀ 控制）。详见 § 2.7.1。

PC1、PC0 在内置 RC 振荡模式时，可作为通用 IO 口使用（不带上拉电阻）。

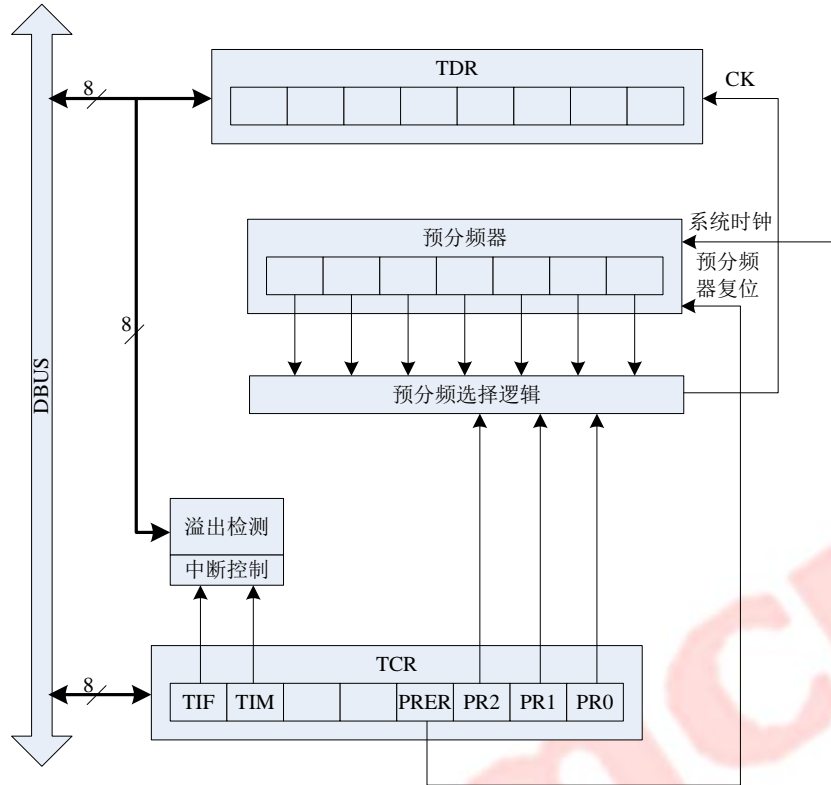
2.5 定时器 (TIMER)

MC10P5011 的定时器包括一个 8 位可编程计数器 TDR 和一个 7 位可编程预分频器组成。TDR 的初值由程序设定然后递减计数到零，当计数到零时，定时器中断标志位 TIF 置“1”。如果定时器中断未被屏蔽（即 TIM=0）且 CPU 的 I 标志为零，则产生中断。有关定时器中断的详细介绍，见 § 2.7.2。

定时器的 TDR 对系统内部时钟（经过预分频）不断进行循环计数，其计数值可随时读写。读 TDR 时，TDR 的计数不受影响，写 TDR 时，TDR 将从新的设定值开始计数。

7 位预分频器可实现 1、2、4、8、16、32、64、128 分频，系统时钟（频率是晶振频率的 1/2）经过预分频器分频后才送到 TDR 计数，分频系数通过 TCR 的 PR2、PR1、PR0 设置。预分频器不能被直接访问，但对 TCR 的 PRER 位写“1”可实现对预分频器的值清零。

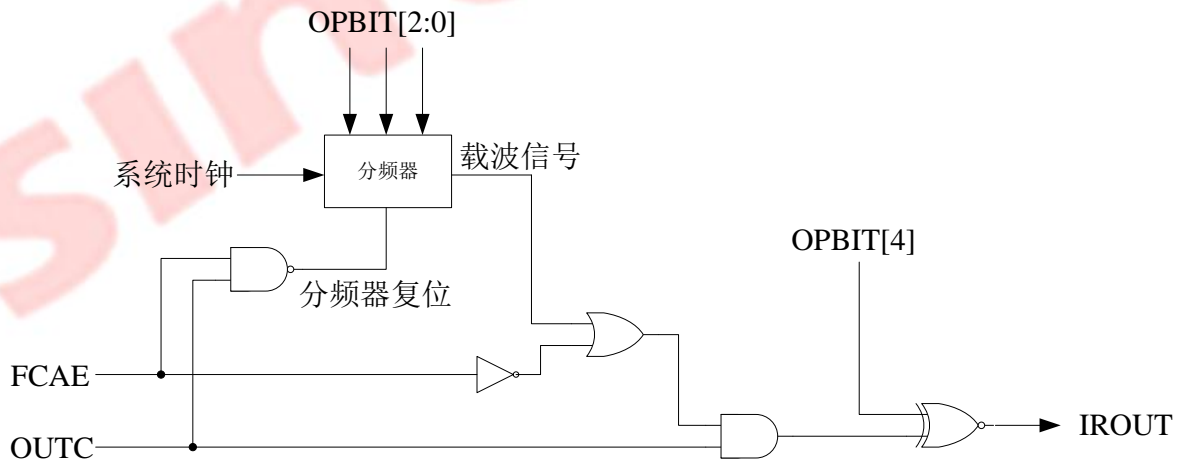
定时器的结构见下图。



2.6 遥控码输出口

遥控码输出口 IROUT 可用于输出带载波（占空比 1/3）的遥控编码信号，载波的频率有 8 种选择，通过 OPBIT 位在 OTP 烧写时进行配置。OPBIT 的第 4 位用于选择 IROUT 输出是正逻辑还是负逻辑。

IROUT 的控制逻辑见下图所示。



FCAE 和 OUTC 是 MCR 的两个控制寄存器位，分别用来控制载波的有无和遥控码输出的逻辑，OPBIT[4] 则会决定正负逻辑。需要指出的是，FCAE 和 OUTC 只要有一个为 0 就会对载波分频器复位，这样就能保证带载波的遥控码输出的第一个载波周期是完整的。OPBIT[4]、OUTC、FCAE 和 IROUT 的逻辑关系见下面的真值表。

OPBIT[4]	FCAE	OUTC	IROUT
0	0	0	H
0	0	1	L
0	1	0	H
0	1	1	L (带载波)
1	0	0	L
1	0	1	H
1	1	0	L
1	1	1	H (带载波)

IROUT 的载波是在系统时钟（频率是晶振频率的 1/2）的基础上分频得到的，通过 OPBIT[2:0] 的配置，共有 8 种选择，见下表。

OPBIT[2:0]	相对于系统时钟的分频倍数	选用晶振频率	IROUT 载波频率
000	6	445K	37.91K
001	36	4M	55.56K
010	50	4M	40.00K
011	53	4M	37.74K
100	56	4M	35.71K
101	61	4M	32.78K
110	64	4M	31.25K
111	74	4M	27.03K

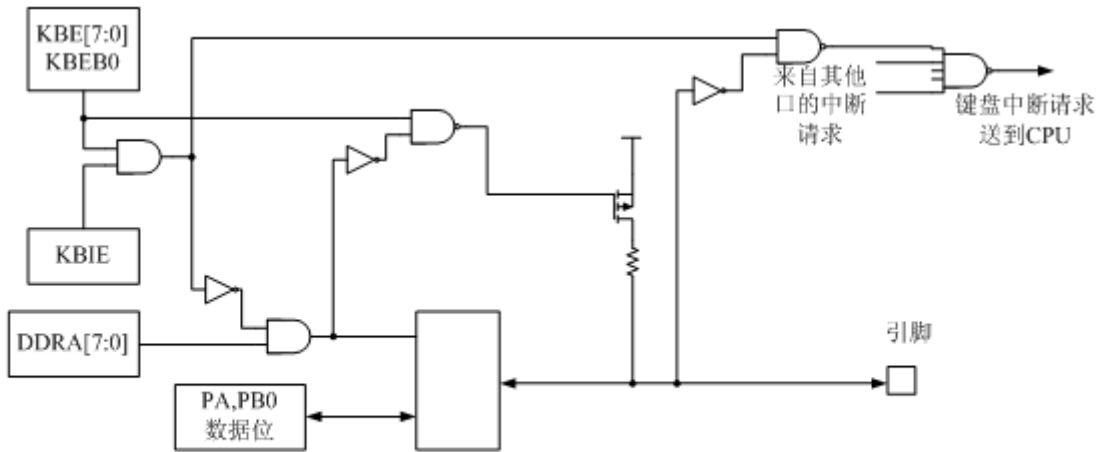
2.7 中断

MC10P5011 的中断有键盘中断（KBI）、定时器中断（TMI）和软中断（SWI）。键盘中断和定时器中断可被 CPU 状态寄存器 CCR 的 I 位屏蔽，软中断不受屏蔽位 I 的影响。软中断 SWI 属于指令系统的一部分，详细介绍见《HC05 指令集》。

2.7.1 键盘中断

MC10P5011 的 PA0-PA7 及 PB0 可以作为键盘中断输入，这些键盘中断请求信号共用一个中断请求端和一个中断向量，因而在中断服务程序中通常还要读取 IO 数据寄存器来判断究竟是哪一个键盘输入口有中断请求。

键盘中断电路结构如下图所示。



注：PB0没有上拉电阻

键盘中断请求与三个因素有关。

(1) KBIE 位，这是 MCR 寄存器的一位。KBIE 是键盘中断允许位，当 KBIE=1 时，允许键盘中断，KBIE=0 时，不允许键盘中断。

(2) KBE[7:0]（对应 PA[7:0]）和 KBEB0（对应 PB0），当 KBE_i=1（KBEB0=1）时，表示 PA_i（PB0）的键盘中断功能打开，否则，键盘中断功能关闭。

(3) PA7-PA0、PB0 的状态，当引脚从高电平变成低电平时触发中断请求。

另外，MCR 还有一个控制位 KBIC 与键盘中断有关。当键盘中断请求产生并被响应后，需要对 KBIC 位写“1”，否则键盘中断请求会被锁存，也就是说，如不对 KBIC 写“1”，则键盘中断将不停地被响应。

2.7.2 定时器中断

定时器中断的产生由以下条件决定。

(1) 定时器中断屏蔽位 TIM。当 TIM=1 时，屏蔽定时器中断；当 TIM=0 时，允许定时器中断。

(2) 定时器中断标志位 TIF。定时器的 8 位计数器进行减法计数到零时，对 TIF 置“1”，表示有定时器中断发生。TIF 不会自动清零，必须通过软件对其清零。

2.7.3 中断响应过程

（中断响应过程属于指令系统的范畴，可参考《HC05 指令集》。这里稍作说明。）

当发生中断时，CPU 将相关状态寄存器的内容压栈保存，对中断屏蔽位 I 置“1”，禁止其他中断。与复位不同，硬件中断不停止当前指令的执行，而是暂时挂起中断直到当前指令执行完成。

CPU 执行中断时，首先到相应的中断向量中取出中断服务程序的入口地址，然后跳转到中断服务程序中执行。

每个中断服务程序都应有 RTI 指令，表示中断服务程序结束，这时，从堆栈取出状态寄存器的值，然后从中断发生时的那条指令的后一条指令继续执行。

2.7.4 中断向量

中断	中断向量
KBI	\$1FF4:\$1FF5
TMI	\$1FF6:\$1FF7
SWI	\$1FFC:\$1FFD
RESET	\$1FFE:\$1FFF

中断优先级从 RESET 到 KBI 依次降低。

2.8 低功耗工作方式

MC10P5011 有两种低功耗工作方式：STOP 模式和 WAIT 模式。

2.8.1 STOP 方式

STOP 指令可使 MCU 进入 STOP 低功耗工作方式，同时对 MCU 会产生以下影响：

- ✧ 停止振荡器振荡。
- ✧ 清状态寄存器 I 位，允许中断。
- ✧ RAM 内容保持不变。
- ✧ 所有的输入输出端口保持原态不变。
- ✧ 所有的内部操作全部停止。

以下情况使 MCU 退出 STOP 方式：

- ✧ 有键盘中断请求发生
- ✧ 系统复位

STOP 工作模式下，系统停止了所有的操作，所以整体功耗水平非常低，静态电流小于 1uA。

2.8.2 WAIT 方式

执行 WAIT 指令 MCU 使进入 WAIT 低功耗方式，同时对 MCU 产生以下影响：

- ✧ 停止 CPU 时钟。
- ✧ 停止所有的处理器和内部总线的活动。
- ✧ 定时器保持工作。
- ✧ 清状态寄存器 I 位，允许中断。
- ✧ RAM 内容保持不变。
- ✧ 所有的输入输出端口保持原态不变。
- ✧ WAIT 指令不影响其它任何寄存器。

以下条件将重新启动 CPU 时钟，使 MCU 退出 WAIT 方式，并进入正常工作方式：

- ✧ 键盘中断
- ✧ 定时器中断
- ✧ 系统复位

WAIT 工作模式下，CPU 停止工作，但晶振仍维持振荡，整体功耗水平有所降低，工作电流小于 100uA@3V。

2.9 控制寄存器详述

下面详述所有控制寄存器的功能。

控制寄存器列表

寄存器名	地址	R/W	缺省值
PA	\$00	R/W	0000 0000
PB	\$01	R/W	0000 00-0
DDRA	\$04	R/W	0000 0000
DDRB	\$05	R/W	0000 00-0
TDR	\$08	R/W	uuuu uuuu
TCR	\$09	R/W	01-- 0100
KBIM	\$0B	R/W	0000 0000
MCR	\$0C	R/W	00-0 0000
PC	\$0D	R/W	---- --00
DDRC	\$0E	R/W	---- --00

注：- 表示相应位未定义；u 表示相应位缺省值是不确定的值

PA (\$00): PA 口数据寄存器

.7-.0 PA[7:0]

PA 作为输出口时，PA 寄存器的值与 PA7-PA0 引脚的逻辑电平保持一致，寄存器可读写。

PA 作为输入口时，写 PA 寄存器依然有效，但不会影响引脚状态；读 PA 的值是引脚状态，而不是寄存器里的数据。

DDRA(\$04): PA 口方向寄存器

.7-.0 DDRA[7:0]

DDRA 用于选择 PA 口输入、输出的方向。可读写。

DDRA_i 为 0 时，PA_i 作为输入口使用；DDRA_i 为 1 时，PA_i 作为输出口使用。

PB (\$02): PB 口数据寄存器

.7-.2, .0 PB[7:2, 0]

PB 作为输出口时，PB 寄存器的值与 PB7-PB2, PB0 引脚的逻辑电平保持一致，寄存器可读写。

PB 作为输入口时，写 PB 寄存器依然有效，但不会影响引脚状态；读 PB 的值是引脚状态，而不是寄存器里的数据。

DDRB(\$05): PB 口方向寄存器

.7-.2 DDRB[7:2]

DDRB 用于选择 PB 口输入、输出的方向。可读写。

DDRB_i 为 0 时，PB_i 作为输入口使用；DDRB_i 为 1 时，PB_i 作为输出口使用。

.0 KBEB0

KBEB0 用于选择 PB0 的键盘中断功能。可读写。

KBEB0=0 时，PB0 的键盘中断功能关闭；KBEB0=1 时，PB0 的键盘中断功能打开（PB0 与 PA 口相比，内部无上拉电阻）。

TDR(\$08): 定时器数据寄存器

TDR 是一个可读写的 8 位寄存器，用于读取或设置定时器的当前值。定时器对系统时钟（经分频器）作减 1 计数，读、写该寄存器均不会影响定时器的的工作。

TCR(\$09): 定时器控制寄存器

.7 TIF

0: 定时器未溢出

1: 定时器溢出

写 0 清标志, 写 1 无效

定时器的计数器一旦计数结果为“0”, 则把 TIF 置“1”, 表示有定时器中断请求。系统复位或对 TIF 写“0”可以将 TIF 清零。

.6 TIM

0: 定时器中断允许

1: 定时器中断禁止

系统复位时, 会把 TIM 置“1”, 从而屏蔽定时器中断, 要允许定时器中断, 必须用软件把 TIM 清零。TIM 只能用于屏蔽中断请求, 不影响 TIF。

.3 PRER

对 PRER 写“1”将对预分频器复位, 对 TDR 的数据进行更新的时候有必要对预分频器清零。对该位读的结果总为“0”。

.2-.0 PR[2:0]

PR[2:0]是预分频器分频率的选择位, 系统复位时被置位“100”, 也就是 16 分频。这 3 位的值和分频率的对应关系见下表。

PR2	PR1	PR0	分频率
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

KBIM(\$0B): 键盘中断寄存器

.7-.0 KBE[7:0]

KBIM 用于按位开关 PA 口键盘中断功能。可读写。

KBE_i 为 0 时, PA_i 的键盘中断功能关闭; KBE_i 为 1 时, PA_i 的键盘中断功能打开, 并同时使内部上拉电阻有效 (约 25Kohm), 并自动将 PA_i 置为输入状态。要使用键盘中断功能, 还必须将 KBIE 位置 1。

MCR(\$0C): 杂用寄存器

.7 KBIE

0: 键盘中断禁止

1: 键盘中断允许

系统复位时, KBIE 清零。KBIE 和各个独立的键盘中断选择位 KBEx 执行“与”操作, 从而决定是否产生键盘中断请求信号。

.6 KBIC

0: 保留键盘中断锁存信号

1: 清除键盘中断锁存信号

系统复位时, KBIC 清零。在响应键盘中断后, 键盘中断处理子程序中应对清键盘中断锁存信号, 即对 KBIC 写“1”。任何时读 KBIC 的结果总为“0”。

.5 保留

- .4 PBP
 - 0: PB7-PB4 口 25Kohm 上拉电阻无效
 - 1: PB7-PB4 口 25Kohm 上拉电阻有效
 上拉电阻只有在相应的 IO 口设置为输入时才有效。
- .3 PBP3
 - 0: PB3 口 25Kohm 上拉电阻无效
 - 1: PB3 口 25Kohm 上拉电阻有效
- .2 PBP2
 - 0: PB2 口 25Kohm 上拉电阻无效
 - 1: PB2 口 25Kohm 上拉电阻有效
- .1 OUTC
 - 0: IROUT 输出逻辑 0
 - 1: IROUT 输出逻辑 1
- .0 FCAE
 - 0: IROUT 输出无载波
 - 1: IROUT 输出有载波

PC (\$0D): PC 口数据寄存器

- .2-.0 PC [1:0]
- PC 作为输出口时，PC 寄存器的值与 PC1-PC0 引脚的逻辑电平保持一致，寄存器可读写。
 PC 作为输入口时，写 PC 寄存器依然有效，但不会影响引脚状态；读 PC 的值是引脚状态，而不是寄存器里的数据。

DDRC(\$0E): PC 口方向寄存器

- .2-.0 DDRC [1:0]
- DDRC 用于选择 PA 口输入、输出的方向。可读写。
 DDRC_i 为 0 时，PA_i 作为输入口使用；DDRC_i 为 1 时，PC_i 作为输出口使用。

2.10 OPTION BIT

OPTION BIT（简称 OPBIT）是 OTP 中的一个特殊字节，用于对系统功能进行配置。OPBIT 在烧写用户程序时通过专用烧写器来设置。

- .7 ENCR
 - 0: 数据加密
 - 1: 数据不加密
- .6-.5 保留
- .4 IRPO
 - 0: IROUT 输出负逻辑
 - 1: IROUT 输出正逻辑
- .3 RCEN
 - 0: 外接晶振模式
 - 1: 内置 RC 模式
- .2-.0 FC [2:0]
 - 000: 载波为系统时钟的 6 分频（约 38KHz@455K OSC）
 - 001: 载波为系统时钟的 36 分频（约 56KHz@4M OSC）
 - 010: 载波为系统时钟的 50 分频（约 40KHz@4M OSC）

- 011: 载波为系统时钟的 53 分频 (约 38KHz@4M OSC)
- 100: 载波为系统时钟的 56 分频 (约 36KHz@4M OSC)
- 101: 载波为系统时钟的 61 分频 (约 33KHz@4M OSC)
- 110: 载波为系统时钟的 64 分频 (约 31.5KHz@4M OSC)
- 111: 载波为系统时钟的 74 分频 (约 27KHz@4M OSC)

SIN MCU

3 电气参数

3.1 极限参数

参数	符号	值	单位
工作电压	Vdd	-0.3~6.5	V
输入电压	VIN	Vss-0.3 ~ Vdd+0.3	V
工作温度	TA	-40 ~ 85	°C
储存温度	Tstg	-65 ~ 150	°C

3.2 直流特性参数

VDD=3.0V, T=25°C

特性	符号	引脚	条件	最小	典型	最大	单位
工作电压	VDD			2.0		5.5	V
输出高电平 驱动电流	I _{oh}	PA7~PA0 PB7~PB2 PC1~PC0 IROUT	V _{oh} = 2.7V	3	5		mA
输出低电平 驱动电流	I _{ol1}	PA7~PA0 PB7~PB2 PC1~PC0	V _{ol} = 0.3V	10	14		mA
	I _{ol2}	IROUT	V _{ol} = 1.5V	300	400		mA
输入高电平	V _{ih}	PA7~PA0 PB7~PB2 PB0 PC1~PC0		0.7Vdd		Vdd	V
输入低电平	V _{il}	PA7~PA0 PB7~PB2 PB0 PC1~PC0		0		0.3Vdd	V
LVR 电压	V _{LVR}		0-40°C	1.25	1.50	1.75	V
静态功耗	I _{st}	VDD	进 STOP 模式		0.1	1	uA
上拉电阻	R _{p1}	PA7~PA0 PB7~PB2		10	25	50	Kohm
上拉电阻	R _{p2}	PB0		30	50	80	Kohm

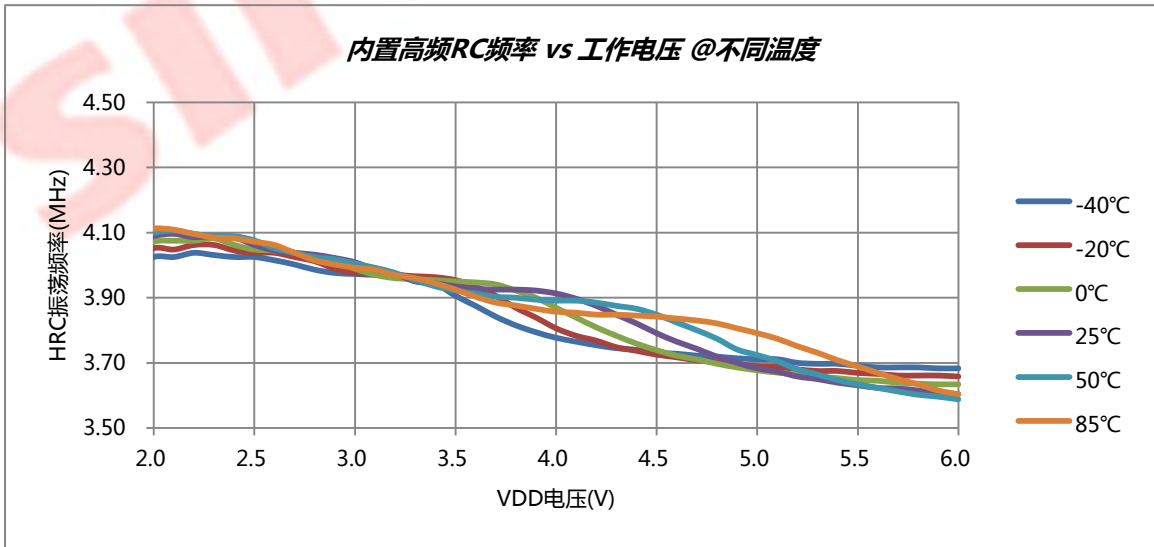
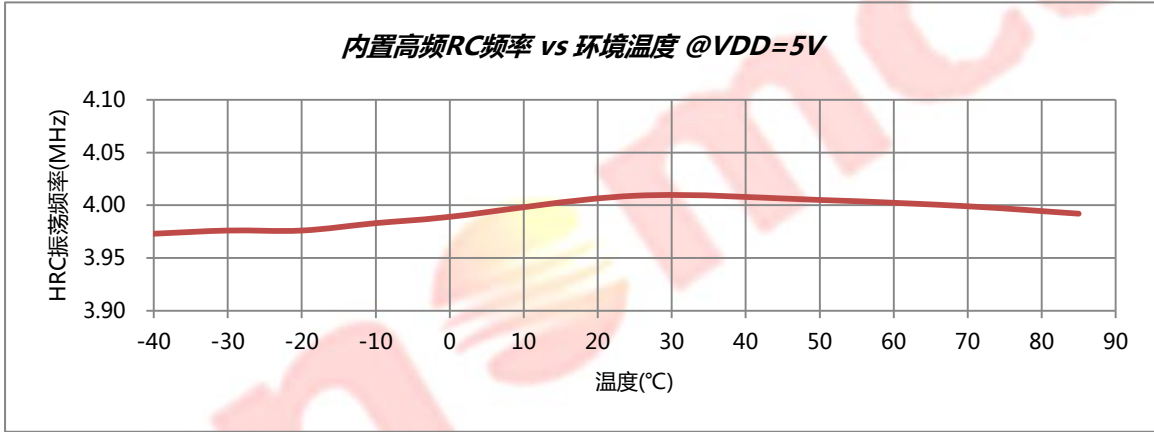
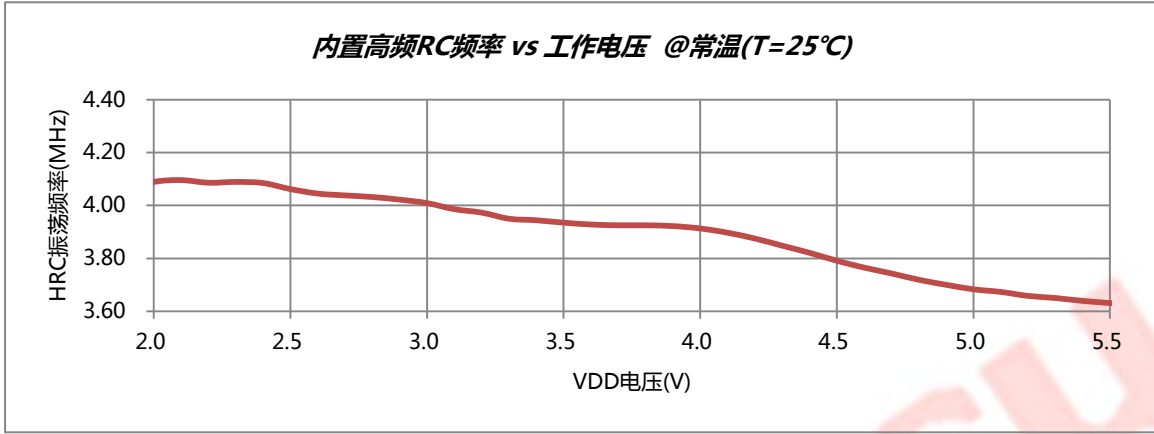
3.3 交流电气参数

VDD=3.0V, T=25°C

特性	符号	条件	最小	典型	最大	单位
主晶振频率	F _{osc}		325K		4M	Hz
内部 RC 振荡频率	F _{rc1}	T=25°C Vdd=3.0V	-1%	4/4.03	+1%	MHz
	F _{rc2}	T=-20°C~70°C VDD=3V	-2%	4/4.03	+2%	MHz
	F _{rc3}	T=25°C Vdd=2V~3.6V	-3%	4/4.03	+3%	MHz
	F _{rc4}	T=-20°C~+70°C Vdd=2~3.6V	-5%	4/4.03	+5%	MHz
外部晶振起振时间	T _{oxov}				20	ms

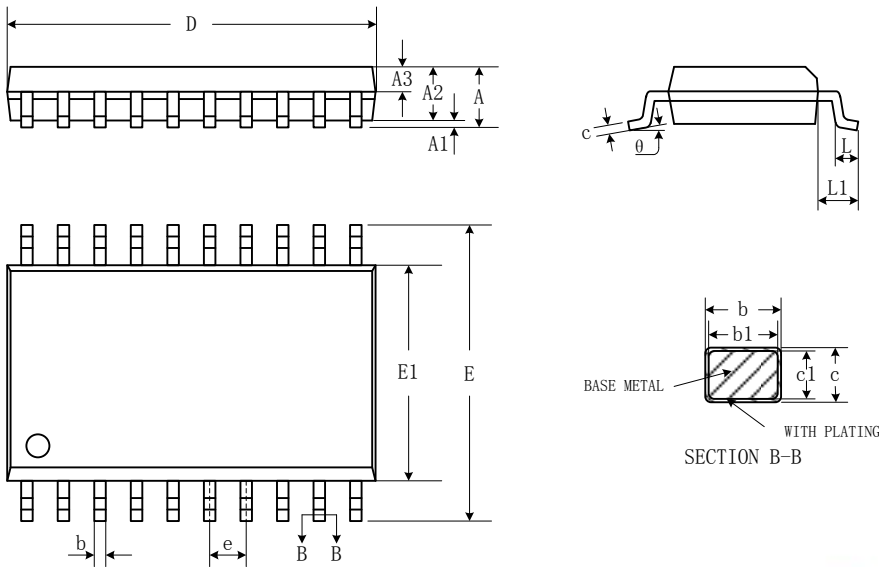
3.4 特性曲线

注：本节列出的特性曲线图仅作为设计参考，部分数据可能超出芯片额定的工作条件范围，为保证芯片能正常工作，请严格按照电气特性说明。



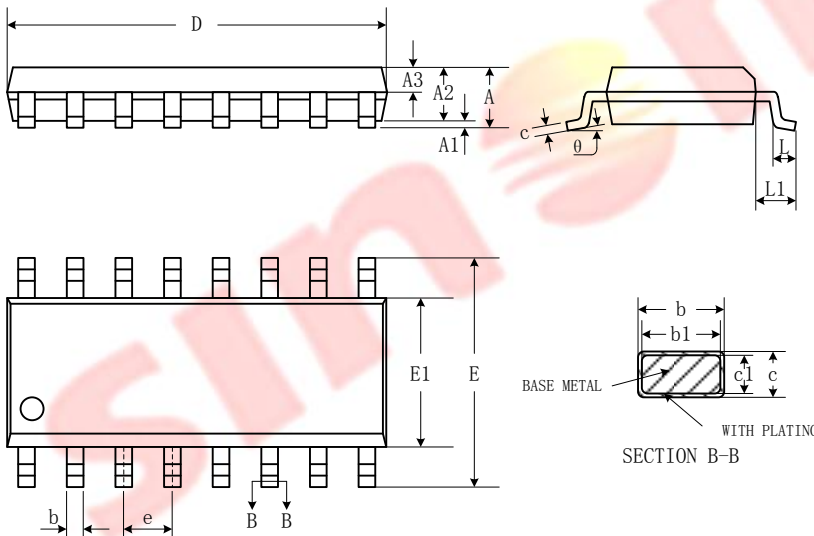
4 封装外形尺寸

SOP20



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	2.70
A1	0.10	0.20	0.30
A2	2.10	2.30	2.50
A3	0.92	1.02	1.12
b	0.35	-	0.44
b1	0.34	0.37	0.39
c	0.26	-	0.31
c1	0.24	0.25	0.26
D	12.60	12.80	13.00
E	10.10	10.30	10.50
E1	7.30	7.50	7.70
e	1.27BSC		
L	0.70	0.85	1.00
L1	1.40BSC		
θ	0	-	8°

SOP16



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	9.70	9.90	10.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	-	8°

5 版本修订记录

版本号	修订日期	修订内容
1.3	2013-04-19	更新排版和章节编号 修改§1.1 中内振频率、工作电压范围的描述、RAM 掉电保持描述、外振频率范围 增加§1.2 选型表 修改§2.3.1 外振电容推荐值 修改§3.3 内振频率特性的描述、外振频率范围 增加§3.4 特性曲线
1.4	2014-02-18	用户手册名称由 MC10P02 变更为 MC10P5011。