

Circuits from the Lab™ Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0241.

连接/参考器件

ADA4096-2	30 V、微功耗、过压保护、轨到轨输入/输出放大器
AD7920	12位、250 kSPS ADC，采用6引脚SC70封装
ADP3336	高精度、超低-静态电流、500 mA anyCAP®可调低压差线性稳压器

具有输入过压保护的高边电流检测

评估和设计支持

电路评估板

[CN-0241电路评估板\(EVAL-CN0241-SDP\)](#)

[系统演示平台\(EVAL-SDP-CB1Z\)](#)

设计和集成文件

[原理图、布局文件、物料清单](#)

电路功能与优势

发生瞬变后，或者连接、断开或关断监控电路时，高端电流监控器可能遇到过压情况。图1所示电路使用具有过压保护功能、作为差动放大器连接的ADA4096-2运算放大器

来监控高端电流。ADA4096-2具有输入过压保护功能，对于高于或低于供电轨的电压32 V以内的范围，不会发生反相或闩锁。

该电路采用可调低压差500 mA线性稳压器ADP3336供电，如果需要，后者还可用于为系统其他器件供电。当设置为5 V输出时，输入电压范围为5.2 V至12 V。为了省电，可通过移除ADP3336电源来关断电流检测电路，而电源(例如太阳能电池板)仍可工作。

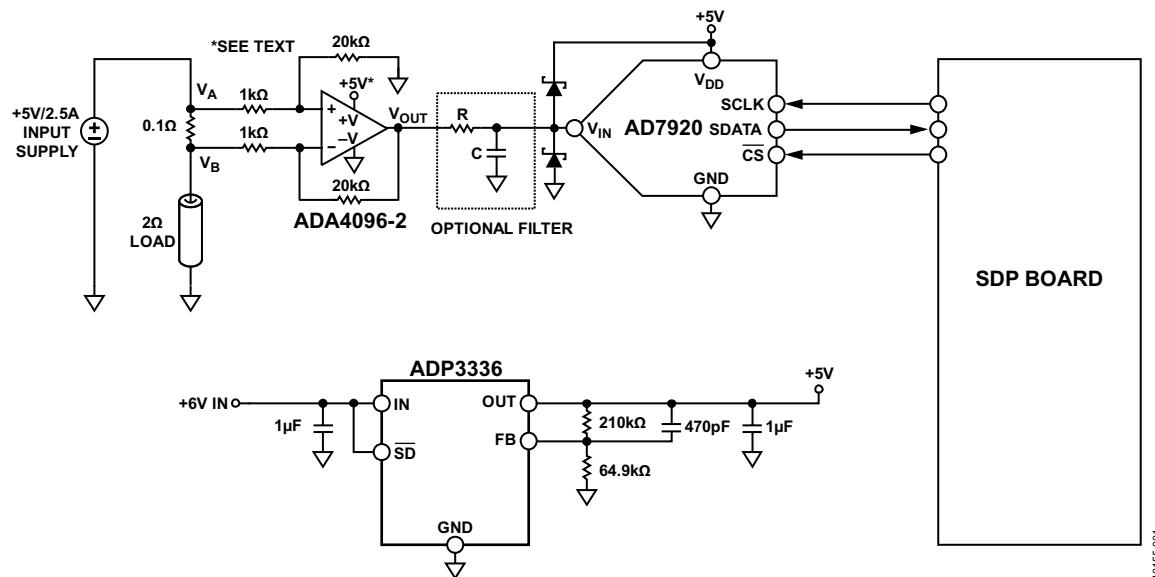
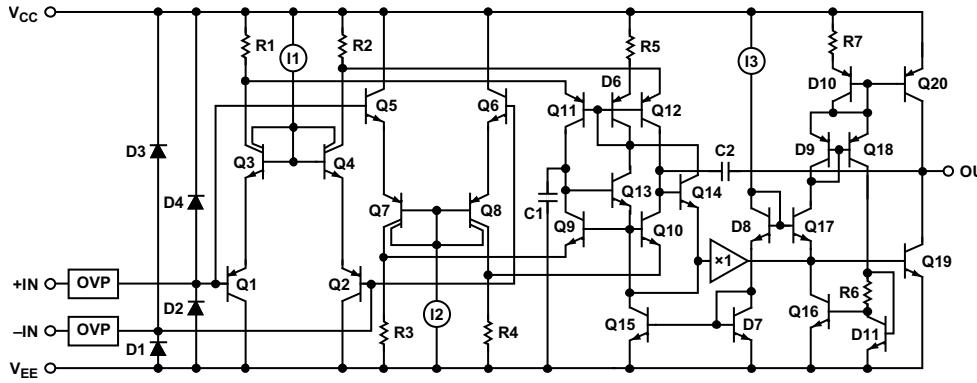


图1. 具有输入过压保护的高端电流检测(原理示意图：未显示所有连接和去耦)

10155-001

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)



10155-002

图2. ADA4096-2原理示意图

这样电压将施加于未上电的ADA4096-2输入端；但是，对于高出电源轨32 V以内的输入电压，不会发生锁存或损坏。如需较低的吞吐速率，AD7920也可在样本间休眠。AD7920在休眠时的最大功耗为5 μW，上电时为15 mW。在工作条件下，ADA4096-2仅需120 μA。工作电压为5 V时，功耗仅为0.6 mW。在关断模式下，ADP3336仅消耗1 μA。

电路描述

该电路是经典的高端电流检测电路拓扑结构，采用单个检测电阻。其他四个电阻(双通道1 kΩ/20 kΩ分压器)处于薄膜网络内(以实现比率匹配)，用于设置差动放大器增益。这将放大检测电阻上产生的两个电压间的差异，并抑制共模电压：

$$V_{OUT} = (V_A - V_B) (20 \text{ k}\Omega / 1 \text{ k}\Omega)$$

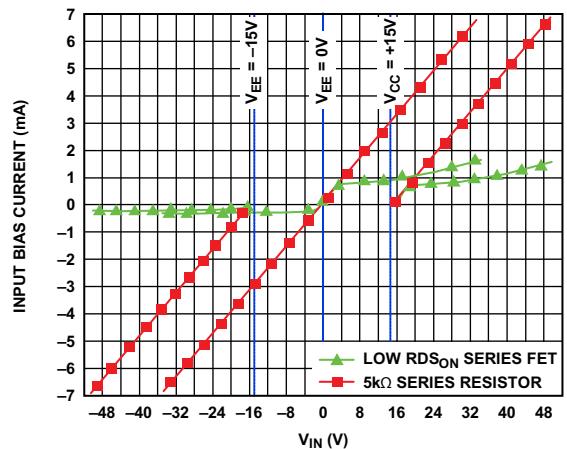
图2显示了ADA4096-2的原理示意图。输入级包含两个并行的差分对(Q1至Q4和Q5至Q8)。随着输入共模电压接近 $V_{CC} - 1.5 \text{ V}$ ，Q1至Q4在I1到达最低顺从电压时关断。相反，随着输入共模电压接近 $V_{EE} + 1.5 \text{ V}$ ，Q5至Q8在I2到达最低顺从电压时关断。此拓扑结构可实现最大输入动态范围，因为放大器在供电轨外的200 mV下(室温)仍可处理输入。

与任何轨到轨输入放大器一样，两个输入对之间的 V_{os} 失配决定放大器的CMRR。如果输入共模电压范围保持在各供电轨1.5 V以内，输入对之间的跃迁便可避免，从而将CMRR改进约10 dB。

ADA4096-2输入可保护器件不受最高超出各供电轨32 V的输入电压偏移的影响。此特性对存在电源时序控制问题的应用特别重要，该问题可导致信号源在施加放大器电源之前活动。

图3显示通过低 RDS_{ON} 内部串联FET(绿色曲线)提供ADA4096-2的输入电流限制能力，并与使用5 kΩ外部串联电阻和无保护的运算放大器(红色曲线)相比较。

图3是ADA4096-2采用单位增益缓冲器配置时的情况，其中将电源连接至GND(或±15 V)并对正输入扫描，直至输入超过电源达32 V。一般而言，输入电流在正过压条件下限于1 mA，在负欠压条件下限于200 μA。例如，在20 V过压条件下，ADA4096-2输入电流限于1 mA，从而提供等效于串联20 kΩ电阻的电流限制。



10155-003

图3. 输入电流限制能力

图3还显示，无论是否为放大器供电，电流限制电路均有效。

请注意，图3仅代表异常条件下的输入保护。正确的放大器工作输入电压范围(IVR)见ADA4096-2数据手册的表2至表4。

AD7920是一款12位、高速、低功耗逐次逼近型ADC，采用2.35 V至5.25 V单电源供电，最高吞吐量可达250 kSPS。该器件内置一个低噪声、宽带宽采样保持放大器，可处理13 MHz以上的输入频率。

转换过程和数据采集过程通过 $\overline{\text{CS}}$ 和串行时钟SCLK进行控制，从而为器件与微处理器或DSP接口创造了条件。输入信号在 $\overline{\text{CS}}$ 的下降沿进行采样，而转换同时在此处启动。该器件无流水线延迟。

[AD7920](#)采用先进的设计技术，可在下述高吞吐速率的情况下实现极低的功耗。

若要进入关断模式，必须在SCLK的第2个下降沿之后、第10个下降沿之前的任意时间将 $\overline{\text{CS}}$ 变为高电平，以中断转换过程。一旦 $\overline{\text{CS}}$ 在SCLK的此窗口内变为高电平，器件即进入关断模式， $\overline{\text{CS}}$ 下降沿所启动的转换终止，SDATA返回三态。如果 $\overline{\text{CS}}$ 在第2个SCLK下降沿之前变为高电平，则器件仍将处于正常模式，不会关断。这可以避免 $\overline{\text{CS}}$ 线上的毛刺引起意外关断。

若要退出这种工作模式并使[AD7920](#)再次上电，需要执行一次伪转换。在 $\overline{\text{CS}}$ 的下降沿，器件开始上电，并且只要 $\overline{\text{CS}}$ 处于低电平便继续上电，直到第10个SCLK的下降沿之后。经过16个SCLK后，器件完全上电，下一次转换将产生有效数据。

如果 $\overline{\text{CS}}$ 在第10个SCLK下降沿之前变为高电平，则[AD7920](#)再次返回关断模式。这可以避免 $\overline{\text{CS}}$ 线上的毛刺引起意外上电，或者 $\overline{\text{CS}}$ 位于低电平时8个SCLK周期意外爆发。虽然器件可以在 $\overline{\text{CS}}$ 的下降沿开始上电，但只要不超过第10个SCLK下降沿，便会在 $\overline{\text{CS}}$ 的上升沿再次关断。

有关时序的详情请参见[AD7920](#)数据手册。

测试结果

衡量该电路性能的一个重要指标是最终输出电压测量结果中的噪声量。

图4显示了10,000个测量样本的直方图。该数据是利用连接到[EVAL-SDP-CB1Z](#) SDP-B评估板的[CN-0241](#)评估板获得的。有关设置详情，请参见“电路评估与测试”部分。

电源设置为3.0 V，不关闭LDO的输出，在250 kSPS的最大速率下采集10,000个数据样本。图4显示了采集结果。峰峰值噪声约为2 LSB，对应于大约0.3 LSB rms。

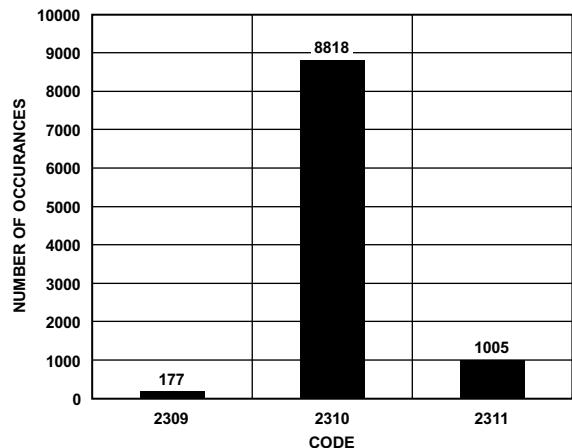


图4. 关断前10,000个样本的码字直方图

接着在软件中将连接至[ADP3336](#)的 $\overline{\text{SD}}$ 关断引脚置位低电平，从而关闭LDO输出。约1分钟后，再将[ADP3336](#)的关断引脚置位高电平，重新开启输出，并采集相同数量的数据样本。图5显示了采集结果。

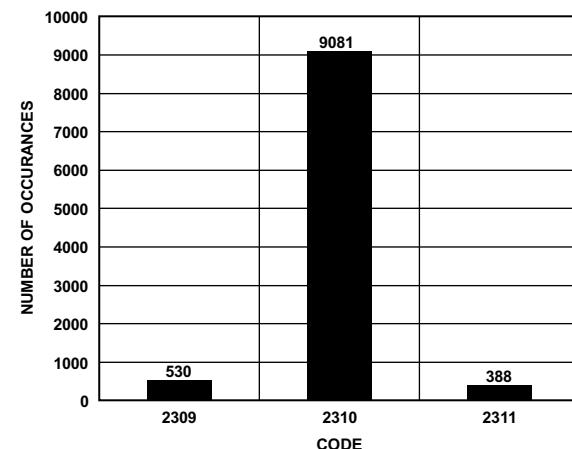


图5. 关断后10,000个样本的码字直方图

图5显示，输入处于高电平时，[ADA4096-2](#)的输出在关断期间并未闩锁。

有关本电路笔记的完整设计支持包，请参阅www.analog.com/CN0241-DesignSupport

常见变化

经验证，该电路能够稳定地工作，并具有良好的精度。该板同时兼容系统演示平台SDP-S控制板([EVAL-SDP-CS1Z](#))。

图1所示电路稍作更改，便可针对最高达30 V的输入电源电压监控电流。[ADA4096-2](#)的+V引脚并未连接到[ADP3336](#)的+5 V，而是直接连接到受监控的输入电源。在这种配置中，[ADA4096-2](#)直接采用输入电源供电。

电路评估与测试

本电路使用EVAL-CN0241-SDPZ电路板和EVAL-SDP-CB1Z系统演示平台SDP-B控制器板。这两片板具有120引脚的对接连接器，可以快速完成设置并评估电路性能。EVAL-CN0241-SDPZ板包含要评估的电路，如本笔记所述。SDP-B控制器板与CN0241评估软件一起使用，可从EVAL-CN0241-SDPZ电路板获取数据。

设备要求

需要以下设备：

- 带USB端口的Windows® XP、Windows Vista®或Windows® 7(32位)PC
- EVAL-CN0241-SDPZ电路评估板
- EVAL-SDP-CB1Z SDP-B控制器板
- CN0241 SDP评估软件
- 能够驱动6 V/1 A的直流电源
- 能够驱动5 V/2.5 A的直流电源
- 2 Ω/12 W负载电阻

开始使用

将CN0241评估软件光盘放进PC的光盘驱动器，加载评估软件。打开“我的电脑”，找到包含评估软件的驱动器。

功能框图

电路框图参见本电路笔记的图1，电路原理图参见“EVAL-CN0241-SDPZ-SCH-RevA.pdf”文件。此文件位于CN0241设计支持包中。

设置

将EVAL-CN0241-SDPZ电路板上的120引脚连接器连接到EVAL-SDP-CB1Z控制器板(SDP-B)上的CON A连接器。使用尼龙五金配件，通过120引脚连接器两端的孔牢牢固定这两片板。在断电情况下，将一个6 V电源连接到电路板上的+6 V和GND引脚。如果有6 V壁式电源适配器，可将其连接到板上的管式连接器，代替6 V电源。SDP-B板附带的USB电缆连接到PC上的USB端口。此时请勿将该USB电缆连接到SDP-B板上的微型USB连接器。

将5 V/2.5 A直流电源连接到EVAL-CN0241-SDPZ板J1上的+VIN和GND。将2 Ω/12 W负载电阻连接到EVAL-CN0241-SDPZ板上的LOAD和GND。

测试

为连接到EVAL-CN0241-SDPZ电路板的6 V电源(或“壁式电源适配器”)通电。启动评估软件，并通过USB电缆将PC连接到SDP-B板上的微型USB连接器。

一旦USB通信建立，就可以使用SDP-B板来发送、接收、捕捉来自EVAL-CN0241-SDPZ板的串行数据。

当准备好采集数据时，开启5 V/2.5 A直流电源。对电压输出做出相应调节，以输出需要测量的电流量。

图6显示了CN0241 SDP评估软件界面的屏幕截图，图7显示了EVAL-CN0241-SDPZ评估板的屏幕截图。有关SDP-B板的信息，请参阅SDP-B用户指南。



图6. CN-0241 SDP评估软件界面

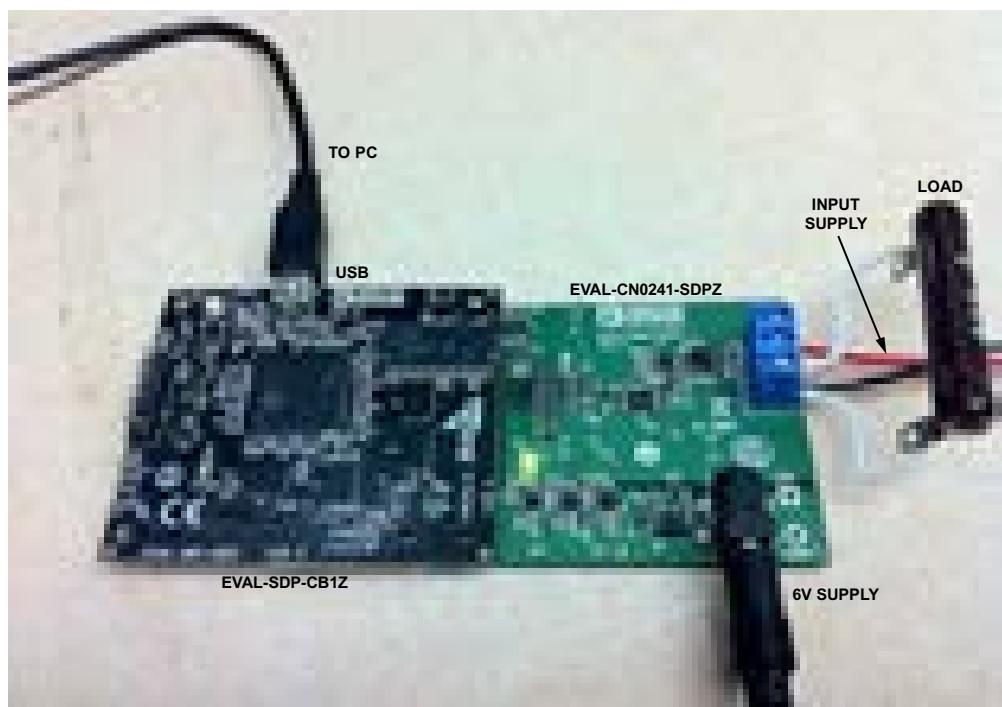


图7. 连接到SDP板的EVAL-CN0241-SDPZ评估板

了解详情

CN0241 Design Support Package:

<http://www.analog.com/CN0241-DesignSupport>

SDP-B User Guide

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, Analog Dialogue 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-068 Tutorial, *Difference and Current Sense Amplifiers*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

数据手册和评估板

CN-0241 Circuit Evaluation Board (EVAL-CN0241-SDPZ)

System Demonstration Platform (EVAL-SDP-CB1Z)

ADA4096-2 Data Sheet

AD7920 Data Sheet

ADP3336 Data Sheet

修订历史

2012年5月—修订版0至修订版A

更改电路功能与优势部分和图1 1

更改图6 5

2012年1月—修订版0： 初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.

