

# ColdFire+ 产品组合简介

提供入门级、32 位、超低功率、低成本、小尺寸、与软件和引脚完全兼容的解决方案

## 1 ColdFire+ 产品组合简介

飞思卡尔的 ColdFire+ 32 位微控制器基于 ColdFire 版本 1 (V1) 内核, 并采用创新的 90 纳米薄膜存储器 (TFS) 闪存处理技术和 FlexMemory 特性。ColdFire+ 产品由 6 个系列组成, 提供小型化超低功耗功能, 且内置闪存可从 32 KB 扩展到 128 KB。系列产品提供丰富的外设, 包括 USB、高性能混合信号处理、硬件加密、创新的触摸感应界面 (TSI) 等等。这些关键特性使 ColdFire+ 微控制器非常适合用于便携式手持设备、无线节点、需要设备认证的外设、大楼门禁控制盘, 以及高级远程控制设备。

### 目录

1	ColdFire+ 产品组合简介	1
2	目标应用	2
3	结构图	3
4	特性	4
5	开发环境	25
6	修订历史	30

这 6 个系列的引脚和软件兼容性特性包括：

- 创新的 FlexMemory，可支持最高 2KB 的增强 EEPROM 或额外的 32KB 闪存
- 10 种灵活的低功耗模式，可以延长电池寿命：运行模式下可达到 150 $\mu$ A/MHz，最低功耗模式下可达到 500 nA
- 16 位 ADC 和 12 位 DAC，提供灵活强大的混合信号处理能力
- 密码加速单元（CAU）和随机数字生成器（RNGB），实现安全通信
- 集成的电容触摸感应和显示支持低功耗触摸感应界面 (TSI)
- 集成的 USB 2.0 全速器件 / 主机 /OTG 控制器，支持 USB 连接和电池充电
- 同步音频接口 (SAI)，可与解码器和 I2S(Inter-IC Sound) 音频设备直接接口
- 1.71 V 到 3.6 V 的宽工作电压范围内闪存可编程，模拟功能正常工作
- 多种定时器支持一般用途、PWM 和电机控制功能
- GPIO 提供引脚中断功能
- 小型封装，适合空间有限的应用
- 提供了丰富的免费软件，包括飞思卡尔的 MQX RTOS、完整的 USB 类驱动程序、密码库、电机控制库等

ColdFire+ 器件系列包括 MCF51QU、MCF51QH、MCF51QF、MCF51QM、MCF51JU 和 MCF51JF。

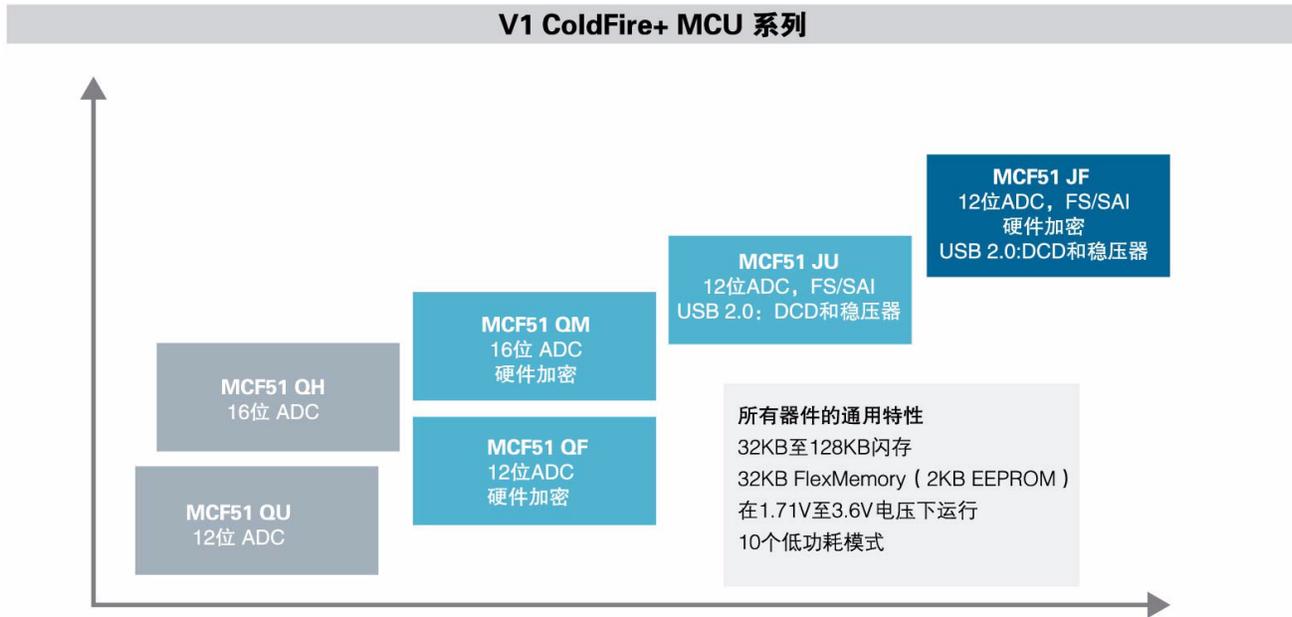


图 1

## 2 目标应用

ColdFire+ 器件可提供多种应用。下表列举了其中的一部分。

表 1 目标应用

目标应用	描述
大楼、家庭或工业自动化	电子收费系统 磁卡阅读器 无线传感器 / 控制节点 安全 / 访问控制 HVAC 控制 照明自动化
便携式消费设备	MP3 播放器配件 数字无线电
医疗设备	便携式医疗设备
中档 / 高档 PC 外设配件	基于 USB 的高质量音频 配备触控盘、扬声器和麦克风的全功能键盘 操纵杆
通用应用	高档遥控器 计量 / 测量仪器 视频游戏配件

### 3 结构图

结构图显示了所有 ColdFire+ 器件系列的特性分类，包括这些系列的共同特性及差异。

**ColdFire+ Jx/Qx系列**

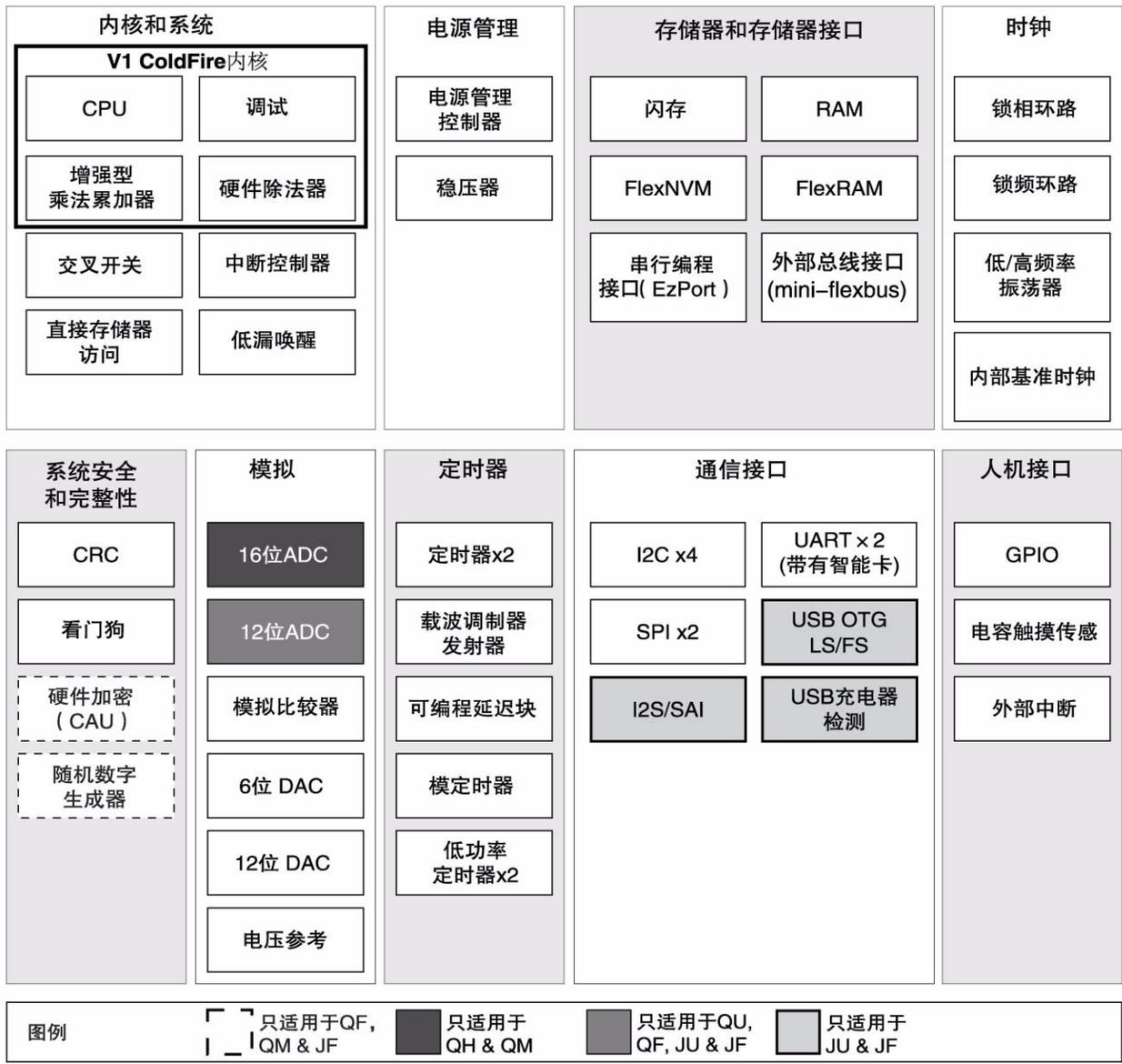


图 2

## 4 特性

本节描述了整个 ColdFire+ 产品的特性，同时介绍了不同系列、器件和封装的特性。

## 4.1 ColdFire+ 特性总结

下表总结了 ColdFire+ 器件系列的通用特性。要了解每个系列的独特特性，请参见表 3。

表 2 特性总结

特性	详细说明
<b>硬件特征</b>	
电压范围	1.71 V 至 3.6 V
闪存写入电压	低至 1.71 V
封装	32-QFN (5 mm x 5 mm) 44-QFN (5 mm x 5 mm) 48-LQFP (7 mm x 7 mm) 64-QFN (9 mm x 9 mm) 64-LQFP (10 mm x 10 mm)
温度范围, 大气温度 (TA)	-40°C 至 105°C
温度范围, 结温度 (TJ)	-40°C 至 125°C
<b>内核和系统</b>	
中央处理单元 (CPU)	高性能版本 1 (V1) ColdFire 内核, 带有 EMAC 和 DIV 硬件加速 支持指令集修订 C (ISA_C)
CPU 最大频率	50 MHz
Dhrystone 2.1 性能	从内部 RAM 执行时, 可达到 1.10 DMIPS/MHz 从闪存执行时, 可达到 0.99 DMIPS/MHz
中断控制器 (INTC)	支持 7 个优先级和软件中断确认
直接内存访问 (DMA) 控制器	4 个独立的可编程通道提供了在系统内存和 I/O 外设之间直接传输数据的方法
低漏唤醒单元 (LLWU)	16 个带有数字毛刺过滤器的外部唤醒引脚 4 个内部唤醒源 RESET 引脚在低电压 (LLS 和 VLLS) 模式下可作为复位唤醒
调试	集成的 ColdFire DEBUG_Rev_B+ 接口支持单线 BDM 实时调试支持, 带有 6 个硬件断点, 可配置为暂停处理器或生成调试中断 将压缩后的处理器状态和调试数据捕捉到跟踪缓冲器中 片上跟踪缓冲器提供了可设置的开始 / 结束记录条件
<b>电源管理</b>	
电源管理控制器 (PMC)	各种停止、等待和运行模式, 支持低功耗应用: <ul style="list-style-type: none"> <li>运行和停止稳压模式, 支持低功耗 MCU 操作</li> <li>多个低功耗和低漏停止模式</li> </ul> 外设时钟使能寄存器能够禁用未使用的模块的时钟, 进一步降低电流消耗 通过可选跳变点提供低压预警和检测
3.3 V 稳压器 (VREG)	5 V 输入, 3.3 V 输出, 最大输出电流为 120 mA
<b>存储器和存储器接口</b>	
总闪存	最高为 160 KB (128 KB + 32 KB)

表 2 特性总结

特性	详细说明
程序闪存	最高为 128 KB
FlexNVM	最高为 32 KB
FlexRAM	最高为 2 KB
RAM	最高为 32 KB
总随机存取存储器 (RAM)	Up to 34 KB (32 KB + 2 KB)
FlexMemory (FlexNVM 加 FlexRAM) 配置示例	示例 1: 32 KB 额外程序闪存, 无数据闪存或 EEPROM, 2 KB 额外 RAM 示例 2: 32 KB 数据闪存, 2 KB 额外 RAM 示例 3: 最高 2 KB、非易失、增强 EEPROM 示例 4: 部分数据闪存和 EEPROM
低漏备用内存	在 LLS 和 VLLS3 功率模式下使用全部 RAM, 在 VLLS2 模式下为 1 KB RAM, 可选择使用 2 KB FlexRAM 在所有功率模式下使用 32 字节寄存器文件, 包括 VLLS1 模式
外部总线接口 (迷你 FlexBus)	支持无缝连接到外部存储器和外设 最多 20 个地址和 8 个数据线 (非复用模式) 最多 20 个地址和 16 个数据线 (复用模式) 2 个芯片选择线
串行编程接口 (EzPort)	支持闪存系统内编程
<b>时钟</b>	
外部晶体振荡器或共振器	低频率范围、低功耗或全振幅 32 kHz 至 40 kHz 中等频率范围、低功耗或全振幅 1 MHz 至 8 MHz 高频范围、低功耗或全振幅 8 MHz to 32 MHz
外部时钟	DC 到 50 MHz
内部时钟基准	两个可修正的内部基准时钟 <ul style="list-style-type: none"> <li>• 32 kHz</li> <li>• 2 MHz</li> </ul> 内部 1 kHz 低功耗振荡器
锁相环路 (PLL)	最高 100 MHz VCO
锁频环路 (FLL)	1
<b>系统安全和完整性</b>	
循环冗余校验 (CRC) 模块	可由用户配置的 16/32 位硬件 CRC 发生器电路, 具有可设置的发生器多项式支持内存映像校验和
COP 看门狗模块	1
存储器	闪存安全特性和块保护
唯一的芯片标识 (ID) 号	128 位宽
<b>模拟</b>	
模数转换器 (ADC)	1 个逐次逼近 (SAR) ADC
触摸感应输入 (TSI)	最大值为 16

表 2 特性总结

特性	详细说明
12 位数模转换器 (DAC)	1
高速比较器 (CMP)	1 个, 带有 6 位 DAC
可设置的电压参考 (VREF)	1
<b>定时器</b>	
可设置的时延块 (PDB)	1 个 ADC 通道 (包含 2 个触发器), 1 个 DAC 通道以及 1 个面向 CMP 的脉冲输出
16 位灵活计时器 (FTM0)	最多 2 个通道, 带有正交解码器
16 位灵活计时器 (FTM1)	6 通道
16 位模数定时器 (MTIM)	1
载波调制器发射器 (CMT)	1
低功耗定时器 (LPT0 和 LPT1)	和外部提供的 32.768 kHz 低功耗晶体振荡器一起实现时钟功能 1 通道、16 位脉冲计数器或周期性中断
<b>通信接口</b>	
16 位串行外设接口 (SPI0)	1 个, 带有独立 8 字节发送和接收 FIFO
16 位串行外设接口 (SPI1)	1 个 (无 FIFO)
内部集成电路 (I2C)	最多 4
通用异步接收器 / 发射器 (UART0 和 UART1)	串行通信接口 (SCI) 支持使用 ISO 7816 协议与智能卡交互 硬件流控制 更高的波特率 (CPU 时钟) 独立数据 FIFO, 用于发送和接收
<b>人机接口 (HMI)</b>	
增强的通用输入 / 输出 (EGPIO)	最多 48 引脚中断 / DMA 请求能力 最多有 16 个 EGPIO 带有数字毛刺过滤器 所有输入引脚都具备滞后和可配置的上拉 / 下拉器件 所有输出引脚都具备可配置的斜率和驱动强度
快速通用输入 / 输出 (RGPIO) <sup>2</sup>	最高 16 位的高速 GPIO 功能, 连接到处理器的本地 32 位总线, 可以更加快速地设置、清除和切换
中断请求引脚 (IRQ)	上升或下降边选择 电平敏感度选项 可配置的内部上拉 / 下拉 定义为不可屏蔽的中断请求

## NOTES:

<sup>1</sup> FlexNVM 可以用作程序闪存、数据闪存, 或者与 FlexRAM 一起用作 EEPROM, 或者同时用作数据闪存和 EEPROM.

<sup>2</sup> 与 EGPIO 引脚共享

下表总结了每个系列的独特特性。

表 3 特性差异

QU	QH	QF	QM	JU	JF	特性	详细说明
<b>系统安全和完整性</b>							
无	无	有	有	无	有	随机数字生成器 (RNGB)	同时支持真 (TRNG) 和伪随机数字 (PRNG) 生成器
无	无	有	有	无	有	密码加速单元 (CAU)	硬件加密: <ul style="list-style-type: none"> <li>• DES</li> <li>• AES{-128, -192, -256}</li> <li>• SHA-1 和 SHA-256</li> <li>• MD5</li> </ul> 支持更复杂的算法, 比如带有软件加密库 (使用前面的基本安全块) 的 3DES
<b>模拟</b>							
无	有	无	有	无	无	16 位模数转换器 (ADC)	最多 18 个单端通道 最多 2 个差分通道 (差分对)
有	无	有	无	有	有	12 位模数转换器 (ADC)	最多 19 个单端通道
<b>通信接口</b>							
无	无	无	无	有	有	通用串行总线 (USB) 2.0(OTG) 控制器	低速、全速 主机、设备和 OTG 支持
无	无	无	无	有	有	USB 设备充电器检测 (DCD)	与 USB 电池充电规范版本 1.1 兼容, 并且支持可设置的定时参数
无	无	无	无	有	有	I2S (Inter-IC Sound) / 同步音频接口 (SAI)	1

NOTES:

<sup>1</sup> 在所有 ColdFire+ 器件上使用 3.3 V 稳压器为片上 USB 收发器提供动力。稳压器输入支持通常由 USB VBUS 电源提供的 5 V 供电。

## 4.2 随封装变化的特性

下面总结了随封装变化的通用系列特性的某些方面。有关随系列和封装变化的特性的类似总结, 请参见表 5。

在下表的表头中, “器件” 号指的是所有 ColdFire+ 器件系列的部件号中使用的后缀:

- 32 表示 MCF51Jx32 和 MCF51Qx32 格式中的部件号
- 64 表示 MCF51Jx64 和 MCF51Qx64 格式中的部件号
- 128 表示 MCF51Jx128 和 MCF51Qx128 格式中的部件号

表 4 特性的封装总结

器件	32	32	64	64	128	128
封装类型和引脚数	32-QFN	44-QFN	48-LQFP	44-QFN		64-LQFP/QFN
封装尺寸 (mm × mm)	5x5	5x5	7x7	5x5		10x10/9x9
<b>内核处理器</b>						
带有 EMAC 和 DIV 的 V1 ColdFire 内核	有					
最大 CPU 频率 (MHz)	50					
<b>存储器 and 存储器接口</b>						
总闪存 (KB)	最大 48		最大 96		最大 60	
闪存 (KB)	32		64		128	
FlexNVM (KB)	16		32			
FlexRAM (KB)	最大 1		最大 2			
RAM (KB)	8		16		32	
外部总线接口 (mini-FlexBus)	无	8 个数据接口 / 2 个 CS 接口				20 个地址接口 / 8 个数据接口 / 2 个 CS 接口
串行编程接口 (EzPort)	有					
<b>时钟</b>						
多功能时钟发生器 (MCG)	FLL + PLL + 内部振荡器 (32 kHz 或 2 MHz)					
<b>系统安全和完整性</b>						
循环冗余校检 (CRC)	1					
COP 看门狗模块	1					
<b>模拟</b>						
12-位 DAC	1					
CMP (包括 6-位 DAC) 外部输入	1	2				4
VREF	无	有				
<b>定时器</b>						
FlexTimer (带有四个正交解码器的 FTM0) 通道引脚 <sup>1</sup>	无	1 通道				2 通道
FlexTimer (FTM1) 通道引脚	6 通道					
载波调制器发射器 (CMT)	1					

表 4 特性的封装总结

器件	32	32	64	64	128	128
封装类型和引脚数	32-QFN	44-QFN	48-LQFP	44-QFN		64-LQFP/QFN
封装尺寸 (mm × mm)	5x5	5x5	7x7	5x5		10x10/9x9
可设置的时延块 (PDB)	1					
16 位模数定时器 (MTIM)	1					
低功耗定时器 (LPT)	2					
通信接口						
UART	2					
SPI (16- 位)	2 (其中一个带有 FIFO)					
I2C	3					4
人机接口 (HMI)						
总 GPIO 引脚 GPIO 数包括 RGPIO	22	31	35	31		48
引脚中断	22	31	35	31		48
RGPIO	5	8	10	8		16
触摸感应输入 (TSI)	5	7	8	7		16

NOTES:

<sup>1</sup> 当封装中缺少 FTM 通道引脚时，通道的内部功能仍然可用。

下面总结了各系列和封装的特性。

表 5 各系列和封装的特性差异

QU	QH	QF	QM	JU	JF	特性	32	32	64	64	128	128
有	有	有	有	有	有	封装类型和引脚数	32-QFN	44-QFN	48-LQFP	44-QFN		64-LQFP/QFN
有	有	有	有	有	有	封装尺寸 (mm × mm)	5x5	5x5	7x7	5x5		10x10/9x9
系统安全和完整性												
无	无	有	有	无	有	密码加速单元 (CAU)						
无	无	有	有	无	有	随机数字生成器 (RNGB)						
模拟												
无	有	无	有	无	无	16- 位 ADC 单端	11 通道		12 通道		18 通道	
无	有	无	有	无	无	16- 位 ADC 差分	2 通道 (差分对)					

表 5 各系列和封装的特性差异

QU	QH	QF	QM	JU	JF	特性	32	32	64	64	128	128
有	有	有	有	有	有	封装类型和引脚数	32-QFN	44-QFN	48-LQFP	44-QFN		64-LQFP/QFN
有	有	有	有	有	有	封装尺寸 (mm × mm)	5x5	5x5	7x7	5x5		10x10/9x9
有	无	有	无	无	无	12-位 ADC 单端 (Qx 系列)	8 通道	11 通道	13 通道	11 通道		19 通道
无	无	无	无	有	有	12-位 ADC 单端 (Jx 系列)	6 通道	9 通道	11 通道	9 通道		17 通道
通信接口												
无	无	无	无	有	有	USB 2.0 OTG LS/FS <sub>1</sub>						
无	无	无	无	有	有	USB DCD						
无	无	无	无	有	有	I2S/SAI						

NOTES:

<sup>1</sup> 在所有 ColdFire+ 器件上使用 3.3 V 稳压器为片上 USB 收发器提供动力。稳压器输入支持通常由 USB VBUS 电源提供的 5 V 供电。

### 4.3 功率模式

V1 ColdFire CPU 使用两种主要的运行模式，即运行和停止模式。STOP 指令可以调用停止和等待模式。CPU 不区分停止和等待模式。停止、等待和运行模式配置不同，可以根据应用的需要提供更低功耗的 MCU。

ColdFire+ 器件系列的电源管理控制器 (PMC) 提供了多个功率选项。当不需要最大处理器频率时，VLPR (超低功耗运行) 运行模式可以极大地减少运行时功率。对应等待和停止模式分别为 VLPW (超低功耗等待) 和 VLPS (超低功耗停止) 模式。

根据用户应用的停止需求，可以使用各种停止模式实现某些逻辑和 I/O 或内存的状态保持、局部断电、完全断电。I/O 状态在所有模式下都可保持。下表对各种可用的功率模式进行了比较。

表 6 MCU 功率模式

功率模式	描述	正常恢复方法
正常运行	允许 MCU 达到最大性能	-
正常等待	允许外设 CPU 休眠期间正常工作，从而降低功耗	中断
正常停止	MCU 进入静止状态。低功耗模式，支持 LVD 保护的同时保持所有寄存器内容。	中断
VLPR (超低功耗运行)	稳压器处于低功耗模式下，LVD 关闭。内部稳压器低功耗；为内核提供最大 2 MHz 的时钟源，为外设和闪存提供 1 MHz 的时钟源。	中断
VLPW (超低功耗等待)	与 VLPR 类似，CPU 处于休眠状态，可以进一步降低功耗。	中断

表 6 MCU 功率模式

功率模式	描述	正常恢复方法
VLPS (超低功耗停止)	MCU 处于静止状态, LVD 操作关闭。低功耗模式, ADC 和引脚中断仍可工作。LPT、TSI、CMP、DAC 正常工作。	中断
LLS (低漏停止)	状态保持功率模式。LLWU、LPT、TSI、CMP、DAC 正常工作。整个 RAM 供电。	唤醒中断
VLLS3 (超低漏停止 3)	LLWU、LPT、TSI、CMP、DAC 正常工作。整个 RAM 供电。	唤醒复位
VLLS2 (超低漏停止 2)	LLWU、LPT、TSI、CMP、DAC 正常工作。部分 RAM 断电。	唤醒复位
VLLS1 (超低漏停止 1)	LLWU、LPT、TSI、CMP、DAC 正常工作。整个 RAM 断电。	唤醒复位

NOTES:

<sup>1</sup> UART 部分外设使用内核时钟。

下表总结了每个模块在低功耗模式下的运行。表下方提供了注释。

表 7 低功耗模式下的模块运行

描述	模块	停止	VLPR	VLPW	VLPS	LLS	VLLSx
系统外设	CPU 时钟	关闭	最大 2 MHz	关闭	关闭	关闭	关闭
	总线时钟	关闭	最大 1 MHz	最大 1 MHz	关闭	关闭	关闭
	LLWU	静止	静止	静止	静止	FF	FF
	寄存器文件	供电	供电	供电	供电	供电	供电
	DMA	静止	FF	FF	静止	静止	关闭
电源管理	电源管理 (模式) 控制器	FF	FF	FF	FF	FF	FF
	LVD	打开	关闭	关闭	关闭	关闭	关闭
	稳压器	打开	低功耗	低功耗	低功耗	低功耗	低功耗
	VREG	可选	可选	可选	可选	可选	可选
内存和内存接口	闪存	供电	最大 1 MHz 访问; 无编程	低功耗	低功耗	关闭	关闭
	RAM1: 1 KB 和外设	供电	供电	供电	供电	供电	在 VLLS3 和 VLLS2 下供电
	RAM2: 31 KB	供电	供电	供电	供电	供电	在 VLLS3 下供电
	FlexRAM	供电	供电	供电	供电	供电	在 VLLS2 下有选择地供电
	mini-FlexBus	静止	FF	FF	静止	静止	关闭
	EzPort	关闭	关闭	关闭	关闭	关闭	关闭

表 7 低功耗模式下的模块运行

描述	模块	停止	VLPR	VLPW	VLPS	LLS	VLLSx
时钟	MCG	静止: IRC 可选; 可选择开启 PLL, 但是需要门控	2 MHz IRC	2 MHz IRC	静止: IRC 可选	静止: 无时钟输出	关闭
	OSC (系统)	ERCLK 可选	ERCLK 限制为 4 MHz 晶体振荡器	ERCLK 限制为 4 MHz 晶体振荡器	ERCLK 限制为 4 MHz 晶体振荡器	限制为低频率范围 / 低功耗	限制为低频率范围 / 低功耗
	OSC (32 kHz)	FF	FF	FF	FF	FF	FF
	1 kHz LPO	打开	打开	打开	打开	打开	打开
系统安全和完整性	CRC	静止	FF	FF	静止	静止	关闭
	RNGB 和 CAU	静止	FF	静止	静止	静止	关闭
	COP	FF	FF	FF	FF	静止	关闭
模拟	ADC	只使用 ADC 内部时钟	FF	FF	只使用 ADC 内部时钟	静止	关闭
	CMP	HS 或 LS 比较	FF	FF	HS 或 LS 比较	LS 比较	LS 比较
	6-位 DAC (与 CMP 集成)	静止	FF	FF	静止	静止	静止
	VREF	FF	FF	FF	FF	静止	关闭
	12-位 DAC	静止	FF	FF	静止	静止	静止
定时器	FTM	静止	FF	FF	静止	静止	关闭
	MTIM	静止	FF	FF	静止	静止	关闭
	PDB	静止	FF	FF	静止	静止	关闭
	LPT	FF	FF	FF	FF	FF	FF
	CMT	静止	FF	FF	静止	静止	关闭
通信接口	UART	静止, 在边缘唤醒	125 kbps	125 kbps	静止, 在边缘唤醒	静止	关闭
	SPI	静止	500 kbps	500 kbps	静止	静止	关闭
	I <sup>2</sup> C	静止, 地址匹配唤醒	50 kbps	50 kbps	静止, 地址匹配唤醒	静止	关闭
	USB FS/LS	静止	静止	静止	静止	静止	关闭
	USB DCD	静止	FF	FF	静止	静止	关闭
	I <sup>2</sup> S/SAI	FF, 使用外部时钟 <sup>1</sup>	最大 2 Mbps	最大 2 Mbps	最大 2 Mbps <sup>2</sup>	静止	关闭

表 7 低功耗模式下的模块运行

描述	模块	停止	VLPR	VLPW	VLPS	LLS	VLLSx
人机接口 (HMI)	EGPIO	唤醒	FF	FF	唤醒	静止, 引脚锁定	关闭, 引脚锁定
	RGPIO	静止	FF	FF	静止	静止	关闭
	TSI	唤醒	FF	FF	唤醒	唤醒	唤醒
	IRQ	唤醒	FF	FF	唤醒	静止, 引脚锁定	关闭, 引脚锁定

NOTES:

<sup>1</sup> 使用外部生成的位时钟或外部生成的音频主时钟 (包括 EXTAL)。

<sup>2</sup> 使用外部生成的位时钟或外部生成的音频主时钟 (包括 EXTAL)。

- “FF”表示“全功能”。在 VLPR 和 VLPW 模式中, 系统频率可能限制某些模块。
- “静止”表示数字模块的寄存器状态和相关内存保持不变。
- “上电”表示内存上电以保留内容。
- “低功耗”表示闪存处于低功耗状态, 可以保留配置寄存器以支持更快速的唤醒。
- “关闭”表示模块断电, 并在唤醒后处于复位状态。
- 在 VLLS3 模式下 FlexRAM 始终上电。当用作模拟 EE 时, FlexRAM 在 VLLS2 模式下上电。当 FlexRAM 不用作模拟 EE, 用户可以选择 FlexRAM 在 VLLS2 模式下上电。
- 处于停止或 VLPS 模式下的 CMP 支持高速或低速、外部引脚到引脚或外部引脚到 DAC 的比较。处于 LLS 或 VLLSx 模式下的 CMP 只支持低速、外部引脚到引脚或外部引脚到 DAC 的比较。在停止、VLPS、LLS 或 VLLSx 模式下, 没有操作窗口、采样或过滤模式。
- 使用 LLWU 模块时, 可用于该 MCU 的外部引脚不需要启用相关的外设功能。对这个功能的唯一要求是控制引脚 (GPOO 或外设) 配置为输入, 允许切换到 LLWU。

## 4.4 模块特性列表

以下内容进一步补充了特性总结。

### 4.4.1 内核和系统

#### 4.4.1.1 32 位 ColdFire 版本 1 中央处理单元 (CPU)

- 最高 50 MHz 的 V1 Coldfire CPU, 1.71 V 至 3.6 V, 温度范围为 -40°C 至 105°C
- 二级指令提取流水线 (IFP) (可选指令缓冲级)
- 二级操作数执行流水线 (OEP)
- Dhrystone 2.1 性能:
  - 从内部 RAM 运行时, 性能可达到每百万赫兹 1.10 DMIPS
  - 从闪存运行时, 可达到每百万赫兹 0.99 DMIPS
- 支持指令集 C 修订版 (ISA\_C)
- EMAC 和硬件除法模块

#### 4.4.1.2 调试

- 集成 ColdFire DEBUG\_Rev\_B+ 接口支持单线 BDM。
- 实时调试支持，带有 6 个硬件断点（4 个 PC 断点、一个地址对断点和一个数据断点），可配置到 1 或 2 级触发器中，并可配置为暂停处理器或生成调试中断。
- 将压缩的处理器状态和调试数据捕捉到片上跟踪缓冲器中，从而提供程序（和可选的从总线数据）跟踪功能。
- 片上跟踪缓冲器提供了可设置的开始 / 结束记录条件。
- 调试资源可通过单引脚 BDM 接口或特权 WDEBUG 指令访问。

#### 4.4.1.3 V1 ColdFire 中断控制器 (CF1\_INTC)

- 最多支持 44 个外设 I/O 中断请求和 7 个软件中断请求（每个级别 1 个）。
- 中断请求源和级别 / 优先级之间存在固定关联；最多可将两个请求重新映射到最高的可屏蔽的级别 / 优先级。
- 每个中断源使用唯一的矢量编号。
- 支持服务程序中断确认（软件 IACK），改善系统性能。

#### 4.4.1.4 交叉开关

- 硬件互连矩阵，连接总线主设备和从设备
- 二级流水线系统总线协议
- 支持将数据并发传输到所有总线从设备
- 可设置的固定优先级或循环仲裁

#### 4.4.1.5 DMA 控制器

- 4 个独立的可编程 DMA 控制器通道提供了在系统内存和 I/O 外设之间直接传输数据的方法
- DMA 控制器能够在运行和等待模式下工作
- 作为系统总线的 32 位主设备实现双址传输
- 数据传输格式 8 位、16 位或 32 位
- 由软件或外设发起的持续模式或周期挪用传输
- 从 16 个外设请求中为每个通道选择一个可设置的输入

### 4.4.2 电源管理

#### 4.4.2.1 电源管理控制器 (PMC)

- 独立的数字（经过稳压）和模拟（参考数字）电源输出
- 可设置的低功耗模式
- 不需要输出电源去耦电容
- 通过内部模块和外部输入从低功耗模式下唤醒

## 特性

- 集成的加电复位 (POR) 在所有功率模式中均提供掉电检测
- 集成的低压检测 (LVD)，具有复位能力
- 可以选择的 LVD 跳变点
- 可设置的低压预警 (LVW) 中断功能
- 缓冲的带隙参考电压输出
- 出厂设置的带隙和 LVD 修正
- 1 kHz 低功耗振荡器 (LPO)

#### 4.4.2.2 稳压器 (VREG)

- 3.3 V 稳压输出可作为 MCU 主电源
- 稳压器的输出引脚为外部器件供电，提供最高 120 mA 的电流
- 无外部 LDO 的成本
- 对于使用集成 USB 控制器的器件：
  - 通常由 USB VBUS 电源提供 5V 稳压器输入
  - 3.3 V 稳压输出为片上 USB 收发器供电

#### 4.4.3 存储器和存储器接口

##### 4.4.3.1 片内存储器

- 在全工作电压和温度范围下，对多达 160 KB 闪存执行读 / 编程 / 擦除操作
  - 128 KB 的程序闪存阵列
  - 使用 FlexMemory 提供额外的数据 / 程序空间，或 2 KB 的增强型 EEPROM
    - 32 KB FlexNVM
    - 2 KB FlexRAM (如果未使用增强型 EEPROM 的话，可用作普通 RAM)
  - 为标准闪存阵列和 FlexMemory (包括数据和 EEPROM) 提供独立的块保护
- 32 KB 的随机存取存储器 (RAM)
- 32 字节寄存器文件，在所有模式下不掉电
- 安全电路，防止对 RAM 和闪存内容进行未经授权访问

##### 4.4.3.2 外部总线接口 (mini-FlexBus)

- 两个独立的、可由用户设置的片选信号，可以与外部 RAM、PROM、EPROM、EEPROM、闪存和其他外设无缝接口
- 8 位和 16 位数据总线宽度，提供复用或非复用的地址和数据总线的配置
- 字节、字和长字传输
- 片选时可设置地址建立时间
- 可设置的地址保持时间

#### 4.4.4 时钟

- 锁频环路 (FLL)
  - 数字控制振荡器 (DCO)，具有可设置的频率范围
  - 可以针对 32.768kHz 的外部基准时钟源设置 DCO 频率
  - 内部或外部基准时钟可作为 FLL 输入源
  - 0.2% 分辨率，使用 9 位修正的内部基准低频率范围时钟
  - 使用 32 kHz 内部基准时钟时全电压和温度有 2% 的偏差；在有限的温度范围（0°C 至 70°C）内产生 1% 的偏差
- 锁相环路 (PLL)
  - 电压控制振荡器 (VCO)
  - 外部基准时钟被用作 PLL 源
  - 模数 VCO 分频器相位 / 频率检测器
  - 集成环路过滤器
- 内部基准时钟 (IRC) 生成器
  - 32 kHz 低频率范围时钟，使用 9 个修正位确保准确性
  - 2 MHz 快速时钟，使用 3 个修正位
  - 可以使用低频率范围时钟控制 FLL
  - 可以选择低频率范围或快速时钟作为 MCU 的时钟源
  - 可以用作其他片上外设的时钟源
- 来自晶体振荡器 (XOSC) 的外部时钟 (ERCLK)
  - 可以用作 FLL 和 / 或 PLL 源
  - 可以选择作为 MCU 的时钟源
- 具有复位请求能力的外部时钟监控
- 具有中断请求功能的锁检测器，用于 PLL
- 自动修正机 (ATM)，用于修正低频率范围和快速内部基准时钟
- 提供了用于 FLL 和 PLL 的基准分频器
- 所选的时钟源可以 1、2、4、8 或 16 预分频

#### 4.4.5 系统安全和完整性

##### 4.4.5.1 密码加速单元 (CAU)

- 耦合执行单元，通过 ColdFire 协处理器指令访问
- 硬件加速块支持以下加密算法：DES、AES-128、AES-192、AES-256、MD5、SHA-1 和 SHA-256（支持更复杂的算法，比如带有软件加密库的 3DES，软件加密库使用基本的硬件加密块）
- 简单、灵活的编程模型；提供了非常高效的 ASM 库

#### 4.4.5.2 随机数字生成器 (RNGB)

- 美国国家标准与技术局支持的伪随机数字生成器 (参考: <http://csrc.nist.gov>)
- 支持数字签名标准中定义的密钥生成算法 (参考: <http://www.itl.nist.gov/fipspubs/fip186.htm>)
- 集成的熵源能够为 RNGB 提供熵, 以获取种子

#### 4.4.5.3 循环冗余校检 (CRC)

- 采用 16 位或 32 位 (可设置) 移位寄存器的硬件 CRC 发生器电路
- 可设置的初始种子值和多项式
- 误码检测功能可以检测所有单、双、奇误码及大多数多位误码
- 通过转置寄存器转置输入数据和 CRC 结果, 此为可选特性, 某些 CRC 标准需要
- 输出的最终 XOR (一些 CRC 的校检和的最终 XOR 使用协议指定值)

#### 4.4.5.4 COP 看门狗模块

- 独立的时钟源输入 (独立于 CPU/ 总线时钟)
- 在两个时钟源之间选择:
  - LPO 振荡器
  - 总线时钟

### 4.4.6 模拟

#### 4.4.6.1 16 位逐次逼近模数转换器 (ADC)

- 线性逐次逼近算法, 最高 16 位分辨率
- 输出模式:
  - 差分 16 位、13 位、11 位和 9 位模式, 使用 2 的补码的 16 位符号扩展格式
  - 单端 16 位、12 位、10 位、8 位模式, 使用右对齐无符号格式
- 单次或连续转换
- 可配置的采样时间和转换速度 / 功率
- 转换完成和硬件平均完成标记和中断
- 可从最多四个源中选择输入时钟
- 在低功耗模式下运行, 降低噪声
- 使用异步时钟源降低噪声, 并可以选择输出时钟
- 可选择的异步硬件转换触发器, 具有硬件通道选择
- 自动比较各种可设置的中断值
- 温度传感器
- 硬件平均功能
- 可选的电压参考

- 自动校准模式

#### 4.4.6.2 12 位逐次逼近模数转换器 (ADC)

- 线性逐次逼近算法，最高 12 位分辨率
- 单端 12 位、10 位、8 位模式，使用右对齐无符号格式
- 单次或连续转换
- 可配置的采样时间和转换速度 / 功率
- 转换完成和硬件平均完成标记和中断
- 可从最多四个源中选择输入时钟
- 在低功耗模式下运行，降低噪声
- 使用异步时钟源降低噪声，并可以选择输出时钟
- 可选择的异步硬件转换触发器，具有硬件通道选择
- 自动比较各种可设置的中断值
- 温度传感器
- 硬件平均功能
- 可选的电压参考
- 自动校准模式

#### 4.4.6.3 High-Speed Comparator (CMP)

- 典型 5 mV 输入偏移
- 在启用模式下小于 40  $\mu\text{A}$ ，在禁用模式下低于 1 nA（可编程的基准生成器不包含在内）
- 固定的 CMP 滞后，范围在 3 mV 至 20 mV 之间
- 最多 8 个可选比较器输入；每个输入都可以按照极性顺序与其他任何输入进行比较
- 可选的比较器输出倒置
- 比较器输出支持：
  - 采样
  - 窗口化（适用于某些 PWM 过零检测应用）
  - 使用外部采样信号或扩展的外设时钟执行数字过滤
- 在比较器输出的上升边、下降边或任意边触发中断
- 两种性能模式：
  - 用更高的功率获得更短的转换延迟
  - 低功耗，更长的转换延迟
- 在所有 MCU 功率模式下运行

##### 4.4.6.3.1 6 位数模转换器 (DAC)

- 在高速比较器上集成
- 6 位分辨率

## 特性

- 片上可设置的电压基准输出
- 可选择的电源基准源
- 少于 20  $\mu\text{A}$  电能消耗
- 在所有 MCU 功率模式下运行

#### 4.4.6.4 12 位数模转换器 (DAC)

- 12 位分辨率
- 在输入码字 497-3599 范围内确保 6 西格玛单调性
- 高速和低速转换：高速转换速率为 1  $\mu\text{s}$ ，低速转换速率为 2  $\mu\text{s}$
- DAC 可驱动 3 kohm, 400 pF 负载
- 选择同步或异步更新
- 自动模式，允许 DAC 生成自己的输出波形，包括方形、三角波形和锯齿波形
- 自动模式，允许设置周期、更新速率和范围
- DMA 支持，具有可配置的“水印”级别

#### 4.4.6.5 电压参考 (VREF)

- 可设置的修正寄存器，以 0.5mV 为单位递增，在复位后自动加载室内温度值
- 可设置的模式选择：
  - 关闭
  - 带隙输出（或稳定延迟）
  - 低功耗缓冲模式
  - 紧稳压缓冲模式
- 室温下名义输出电压为 1.2 V，40 ppm/ $^{\circ}\text{C}$
- 特定引脚输出
- 紧稳压模式下提供最大 100  $\mu\text{V}/\text{mA}$  负载调整
- 电源抑制比为 0.1 mV DC 和 -60 dB AC

### 4.4.7 定时器

#### 4.4.7.1 FlexTimer (FTM)

- 可选择的 FTM 源时钟
- 可设置的预分频器
- 16 位计数器支持自由运行或初始 / 最终值，并且可向上或上 / 下计数
- 输入捕捉、输出比较、边缘对齐和中央对齐 PWM 模式
- 输入捕捉和输出比较模式
- FTM 通道可以成对工作，采用相同的输出，或者采用一主一辅输出或采用两个单独的通道（具有独立的输出）

- 死区时间插入可以提供给每个互补对
- 生成硬件触发条件
- 软件控制 PWM 输出
- 配置通道极性
- 对输入捕捉、基准比较、溢出的计数器或检测到的故障情况设置中断

#### 4.4.7.2 载波调制器发射器 (CMT)

- 4 种运行模式
  - 时间模式，独立控制高电平和低电平时间
  - 基带
  - 频移键控 (FSK)
  - 直接通过软件控制 IRO 引脚
- 在时间、基带和 FSK 模式下扩展空间操作
- 可选择的输入时钟分频
- 在循环结束时中断
- 能够禁用 IRO 引脚而仅用作定时器中断
- 支持 DMA

#### 4.4.7.3 Programmable Delay Block (PDB)

- 16 位分辨率，带有预分频器
- 触发事件信号将启动计数器
- 支持两个延迟输出信号，每个信号均可独立控制延迟
- 两个延迟触发信号也可以或运算，分时触发事件
- 脉冲输出信号可用于 CMP 的窗口信号，也可以输出到管脚，用于功率因子校正。
- 支持连续脉冲输出或单次模式
- 支持旁路模式
- 可以独立启用每个输出
- 7 种可能的触发事件源

#### 4.4.7.4 模数定时器 (MTIM)

- 16 位上升计数器
  - 自由运行或 16 位模数
  - 可以使用软件控制溢出中断
  - 计数器复位位 (TRST)
  - 计数器停止位 (TSTP)
- 4 个软件可选时钟源，用于预分频器输入：
  - 系统总线时钟 - 上升边

## 特性

- 固定频率时钟 (XCLK) - 上升边
- TCLK 引脚上的外部时钟源 - 上升边
- TCLK 引脚上的外部时钟源 - 下降边
- 9 个可选的时钟预分频值：
  - 时钟源分频数为 1、2、4、8、16、32、64、128 或 256

#### 4.4.7.5 Low Power Timer (LPT)

- 作为定时器或脉冲计数器运行
- 可选择的时钟，用于预分频器 / 故障过滤器
  - 1 kHz 内部 LPO
  - 外部低功耗晶体振荡器
  - 内部基准时钟（低漏功率模式下不可用）
  - 二级外部基准时钟（例如，32 kHz 晶体振荡器）
- 可配置的故障过滤器或预分频器，使用 5 位计数器
- 对定时器比较生成中断
- 对定时器比较生成硬件触发条件

#### 4.4.8 通信接口

##### 4.4.8.1 USB On-the-Go 控制器

- USB 1.1 和 2.0 兼容的全速设备 / 主机控制器
- On-the-Go 协议逻辑
- 16 双向端点
- DMA 或 FIFO 数据流接口
- 低功耗设计

##### 4.4.8.2 USB 设备充电器检测 (DCD)

- 遵从最新的行业标准规范，USB 电池充电规范，版本 1.1
- 与使用以下方式供电的系统兼容：
  - 可充电的电池
  - 不可充电电池
  - 外部 3.3 V LDO 稳压器，由 USB 供电或直接由使用内部稳压器的 USB 供电
- 可设置的事件定时器，提供了灵活性，并且可以更好地兼容未来的标准更新
- 最低配置要求：
  - 设置时钟频率并启用模块
  - 可设置的默认值，确保与 USB 电池充电规范版本 1.1 兼容

#### 4.4.8.3 Inter-IC Sound (I<sup>2</sup>S) / 同步音频接口 (SAI)

- 支持带有帧同步的全双工串行接口，比如 I<sup>2</sup>S、AC97 和 CODEC/DSP 接口
- 两个独立的位时钟 / 帧同步对
- 4 个可由软件配置的发送或接收通道，可以由软件分配给任何位时钟 / 帧同步对
- 每个通道配置独立的 16 码字 x 32 位 FIFO
- 在出现 FIFO 错误后重启
- 低功耗模式下运行

#### 4.4.8.4 通用异步接收器 / 发射器 (UART)

- 支持使用 ISO 7816 协议与智能卡交互
- 全双工运行
- 标准标记 / 空间不归零 (NRZ) 格式
- 13 位波特率选择，支持 1/32 小数分频
- 可编程的 8 位或 9 位数据格式
- 单独启用发射器和接收器
- 可设置的发射器输出极性
- 可设置的接收输入极性
- 13 位分隔符选项
- 11 位分隔符检测选项
- 对每次发射和接收提供一个数据码字的可参数化的缓冲器支持
- 发射和接收采用独立的 FIFO 结构
- 两个接收器唤醒方式：
  - 空闲行唤醒
  - 地址标记唤醒
- 接收器具有地址匹配特性，可以降低地址标记唤醒 ISR 开销
- 能够选择 MSB 或 LSB 作为线上的第一个位
- 对要求发送 (RTS) 和清除发送 (CTS) 信号提供硬件流控制支持
- 中断驱动操作，带有 11 个标记：
  - 位于水印或水印以下的发射器数据缓冲器
  - 发送完成
  - 位于水印或水印以上的接收器数据缓冲器
  - 空闲接收器输入
  - 接收器溢出
  - 接收器数据缓冲器下溢
  - 噪声错误
  - 帧错误
  - 奇偶校验错误

## 特性

- 接收引脚上的电平激活
- LIN break 检测
- 接收器帧错误检测
- 硬件奇偶校验生成和检查
- 1/16 位噪声检测
- 5 种 DMA 请求

### 4.4.8.5 内部集成电路 (I<sup>2</sup>C)

- 与 I<sup>2</sup>C 总线标准和 SMBus 规范版本 2 特性兼容
- 最大总线负载高达 100 kbps
- 多主控操作
- 通过软件设置 64 个不同的串行时钟频率
- 可设置的从地址和故障输入过滤器
- 中断驱动的单字节数据传输或 DMA 传输
- 仲裁丢失中断，自动模式从主模式切换到从模式
- 呼叫地址标识中断
- 总线繁忙检测广播和 10 位地址扩展
- 处理器处于低功耗模式时通过地址匹配唤醒

### 4.4.8.6 串行外围接口 (SPI)

- 主模式和从模式
- 全双工、三线同步传输
- 可编程的传输比特率
- 双缓冲传输和接收数据寄存器
- 串行时钟相位和极性可调
- 从选择输出
- 模式故障错误标记可触发 CPU 中断
- 在等待模式下控制 SPI 操作
- 可选择切换 MSB 优先或 LSB 优先
- 可编程的 8 位或 16 位数据传输长度
- 接收数据缓冲硬件匹配特性
- 在高速传输大量数据时使用 64 位 FIFO 模式 (仅 SPI0)
- 同时支持 DMA 发送和接收

## 4.4.9 人机接口 (HMI)

### 4.4.9.1 触摸感应输入 (TSI)

- 支持最多 16 个电容输入触摸感应引脚，带有单独的结果寄存器
- 使用可设置的上限和下限阈值自动检测电极电容变化
- 自动定期扫描单元，对运行和低功耗模式使用不同的占空比
- 完全支持键盘、滚轮、滑条（使用飞思卡尔的触摸感应软件库套件）
- 在所有低功耗模式下运行：等待、停止、VLPR、VLPW、VLPS、LLS、VLLSx
- 从低功耗模式下唤醒 MCU 的功能
- 可配置的中断：
  - 扫描结束或溢出中断
  - TSI 错误中断：Vdd/Vss 与按键短路或转换溢出
- 独立运行，即使在低功耗模式下也不需要任何外部晶体振荡器
- 可以配置对每个电极电容测量的积分时间，从 1 到 32 倍
- 可设置的电极振荡器和 TSI 基准振荡器，实现高敏感度、较短的扫描时间和低功耗
- 每个电极只有一个引脚，不需要外部硬件

### 4.4.9.2 增强的通用输入 / 输出 (EGPIO)

- 高达 16 个输入引脚上具有可设置的故障过滤器，并且中断在所有输入引脚上具有可选极性
- 所有输入引脚都具备滞后和可配置的上拉 / 下拉器件
- 所有输出引脚都具备可配置的斜率和驱动强度
- 独立引脚值寄存器，在数字引脚上读取逻辑电平

### 4.4.9.3 快速通用输入 / 输出 (RGPIO)

- 高速引脚的切换率通常为 1.5x 至 3.5x，快于映射到外设总线的类似引脚
- 16 位高速 GPIO 功能，连接到 ColdFire 内核的本地 32 位总线
  - 所有读写操作在一个数据周期内完成，实现零等待状态响应
  - 数据位可以直接访问或通过备用地址访问，提供设置、清除和切换功能
  - 独特的数据方向和引脚启用控制寄存器

## 5 开发环境

飞思卡尔的 ColdFire 产品获得了现有工具、第三方开发人员以及软件厂商的广泛支持。ColdFire+ MCU 系列从以下开发资源中获益。

## 5.1 飞思卡尔的 Tower System 支持

飞思卡尔的 Tower System 是一个针对 8 位、16 位和 32 位微控制器的模块化开发平台，支持通过快速原型化实现高级开发。Tower System 具有多个开发板或模块，为设计师提供了从入门级到高级微控制器开发的支持。

### 飞思卡尔 tower 系统

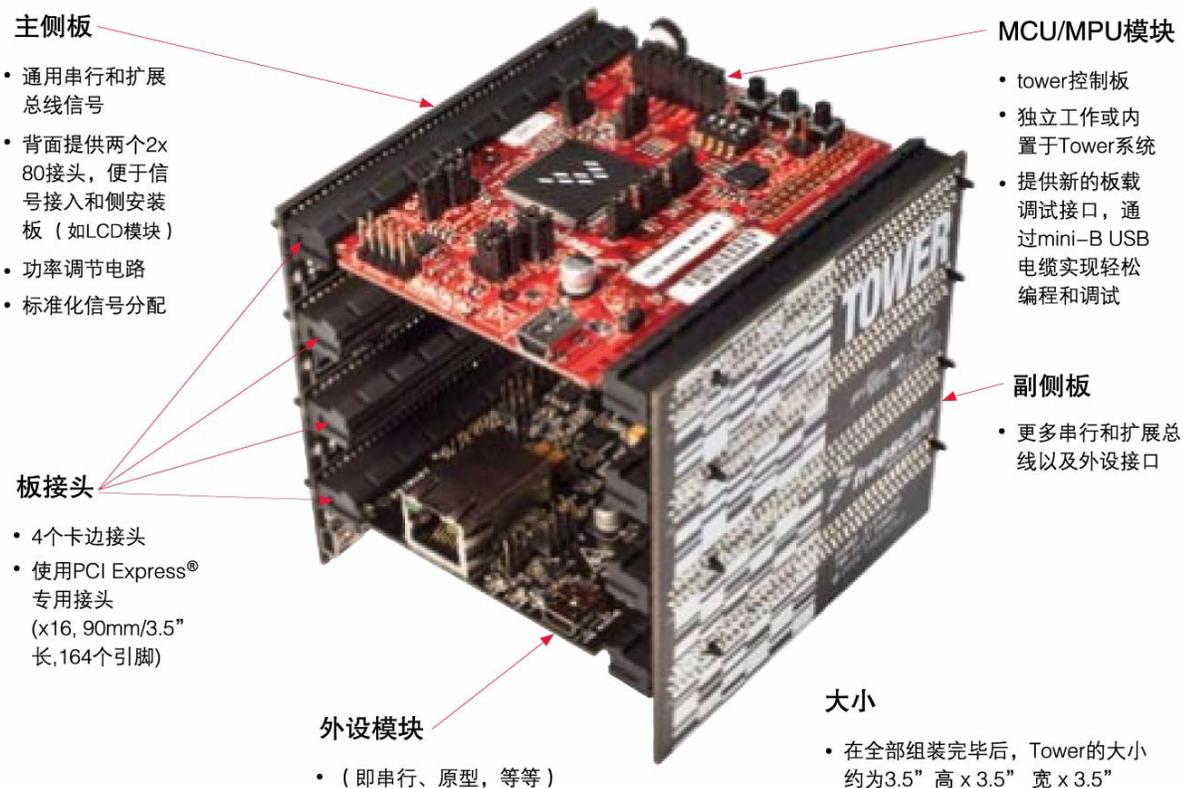


图 3

表 8 ColdFire+ MCU 系列的 Tower 模块

微控制器模块	特性
ColdFire+ JF 系列 MCU 模块	JF 系列 128 KB 闪存 MCU，使用 64 LQFP 封装 板载 BDM 调试接口 访问所有特性
ColdFire+ QM 系列 MCU 模块	QM 系列 128 KB 闪存 MCU，使用 64 LQFP 封装 板载 BDM 调试接口 访问所有特性

## 5.2 CodeWarrior Development Studio

飞思卡尔的 CodeWarrior Development Studio for Microcontrollers v10.x 将 RS08、HCS08 和 ColdFire 架构的开发工具集成到一个基于 Eclipse 开放开发平台的单一产品中。Eclipse 提供了一个用于构建软件开发环境的出色框架，并且成为由众多嵌入式软件厂商使用的标准框架。

- Eclipse IDE 3.4
- 编译系统，包含针对 RS08、HCS08 和 ColdFire 处理器的优化的 C/C++ 编译器
- Eclipse C/C++ 开发工具 (CDT) 扩展，提供了用于故障排除和修复嵌入式应用的高级特性

表 9 CodeWarrior 10.x 特性

独特的特性	客户获得的好处	详细说明
MCU 更改向导	能够针对新处理器轻松地重新配置项目	只需选择一个新的器件（从相同或不同架构中）并选择一个默认调试接口，CodeWarrior 工具套件就会用正确的编译工具和支持文件为新器件自动重新配置项目。 <ul style="list-style-type: none"> <li>• 编译器</li> <li>• 汇编器</li> <li>• 链接器</li> <li>• 标头文件</li> <li>• 矢量表</li> <li>• 库</li> <li>• 链接器配置文件</li> </ul>
飞思卡尔 Processor Expert	可以在初始设计阶段解决硬件层中的问题	将易于使用的基于组件的应用创建与专家知识系统相结合 <ul style="list-style-type: none"> <li>• CPU、片上外设、片内外设和软件功能全部被封装到一个嵌入式组件中</li> <li>• 通过修改组件的属性、方法和事件，可以量身定制每个组件的功能，从而满足应用需求</li> <li>• 在编译项目时，Processor Expert 将自动生成高度优化的嵌入式 C 代码，并将源文件放到项目中</li> <li>• 图形用户界面：允许根据所需的功能指定应用</li> <li>• 自动代码生成器：创建经过测试的、优化的 C 代码，这些代码针对应用需求和所选的飞思卡尔器件进行了调优</li> <li>• 内置知识库：快速标记资源冲突和错误设置，从而在设计周期的早期捕捉到错误</li> <li>• 组件向导：允许创建用户特定的、独立于硬件的嵌入式组件</li> </ul>
为片上跟踪缓冲器提供跟踪和配置支持	复杂的类似模拟器的调试功能，不需要额外硬件	CodeWarrior 配置和分析工具提供应用可见性，它在处理器之上运行，能够识别运行问题。 <ul style="list-style-type: none"> <li>• 支持具有片上跟踪缓冲器（HCS08，V1 ColdFire）的架构</li> <li>• 允许设置跟踪点以启用和禁用跟踪输出</li> <li>• 可以同时遍历跟踪数据和对应的源代码</li> <li>• 允许将跟踪数据导出到 Microsoft Excel 文件</li> </ul>

## 5.3 飞思卡尔的 MQX 软件解决方案

日益复杂的行业应用以及扩展的半导体功能促使嵌入式开发人员采用结合了可靠硬件和软件平台的解决方案。这些解决方案帮助加快面市速度并改进应用开发。

飞思卡尔半导体为 ColdFire 和 ColdFire+ MCU 用户提供了 MQX 实时操作系统 (RTOS)，带有 TCP/IP 和 USB 软件栈和外设驱动程序，用户不需要支付额外的费用。飞思卡尔 MQX 软件解决方案与飞思卡尔硅片产品相结合，使飞思卡尔成为能够提供硬件、软件、工具和服务的综合供应商。

飞思卡尔综合解决方案

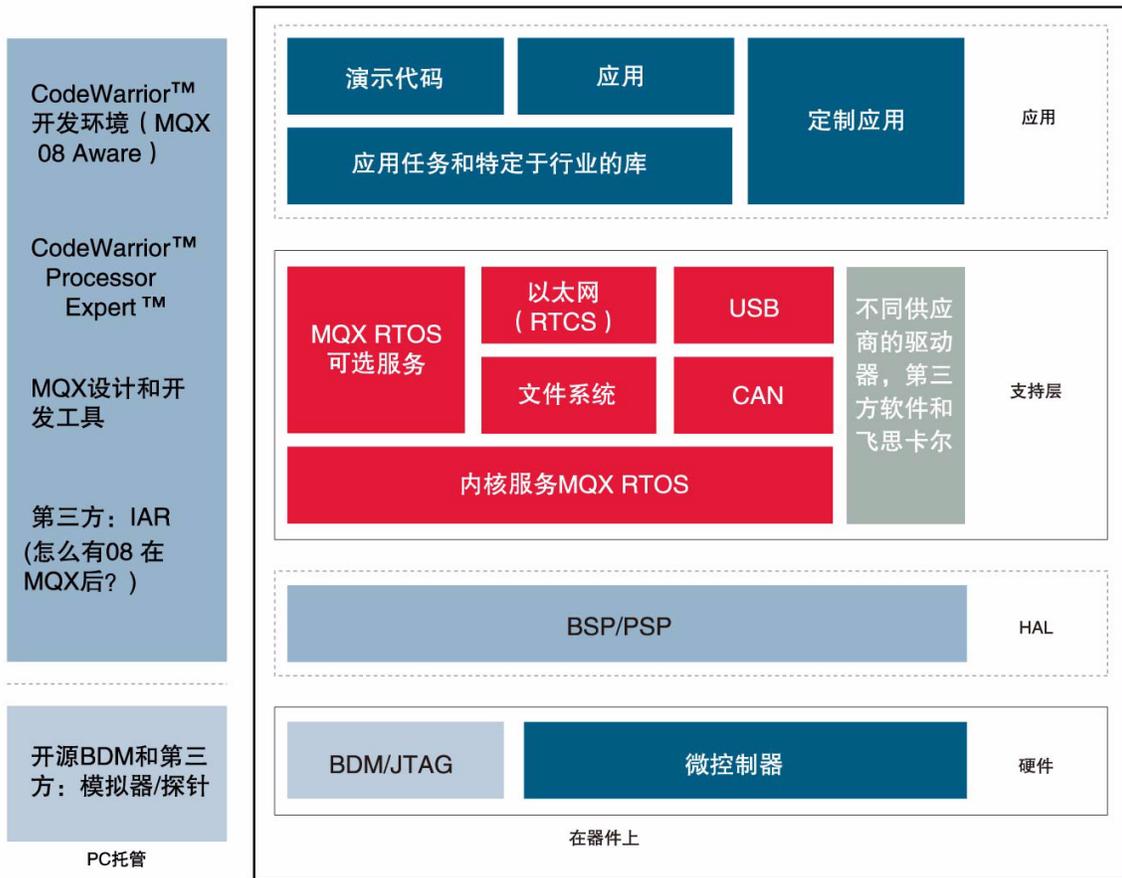


图 4

飞思卡尔 MQX RTOS 的关键优势包括:

- 小尺寸内存占用: RTOS 专门针对嵌入式系统的速度和尺寸效率设计。它实现了真正的实时性能, 采用汇编代码手工优化上下文切换和中断程序。
- 基于组件的架构: 为功能丰富的 RTOS 内核提供额外的可选服务。飞思卡尔的 MQX RTOS 包含 25 个组件 (8 个内核组件和 17 个可选组件)。只在需要时连接组件, 防止未使用的功能增加内存占用。
- 全功能的和轻量级的组件: 提供了关键组件的全功能版本和轻量级版本, 以进一步控制大小、RAM/ROM 利用率和性能选项。
- 实时的、基于优先级的抢占式多线程处理: 允许高优先级线程始终满足其时间要求, 不管当前有多少其他线程与其争用 CPU 时间。
- 调度: 开发人员不需要花费精力去创建或维护高效的调度系统和中断处理, 从而加快开发速度。
- 代码重用: 提供一个具有简单、直观的 API 的框架, 适用于众多飞思卡尔嵌入式处理器产品。

- 快速启动：确保应用在硬件复位后能够快速运行。
- 简单消息传递：消息可以来自一个系统池或一个专用池，根据紧急状态或用户定义优先级发送，可以广播或与某任务相关。为获得最大程度的灵活性，接收任务可以在与发送任务相同的 CPU 上运行，或者在同一系统的不同 CPU 上运行。

## MQX RTOS-可定制的组件集

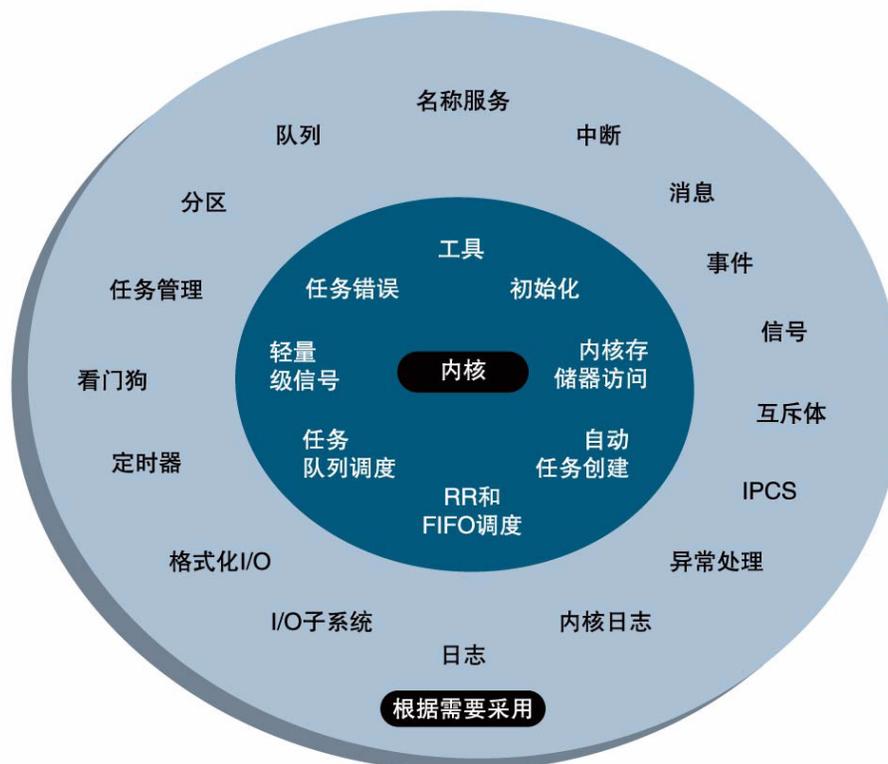


图 5

## 5.4 额外提供的软件栈

- 硬件密码加速单元（CAU）免费赠送的软件驱动库。DES、AES-128、AES-192、AES-256、SHA-1、SHA-256 和 MD5
- 免费赠送的 ColdFire/ColdFire+ 数字信号处理库支持 EMAC 硬件单元
- 免费赠送的裸机 / 无 OS 的 USB 堆栈配备了个人保健卡器件（PHDC）、大容量存储（MSC）、通信器件（CDC）、人机交互器件（HID）和音频类
- 触摸感应软件套件
- 飞思卡尔嵌入式 GUI
- Bootloaders（USB、RF、串行）

## 6 修订历史

下表总结了自发布前一版本之后出现的更新。

表 10 修订历史

修订	日期	重要变化
0.2	07/2010	在表 2 中，更新了支持的大气温度范围



## 如何联系我们:

主页:  
[www.freescale.com](http://www.freescale.com)

**Web 支持:**  
<http://www.freescale.com/support>

### 美国 / 欧洲或未列出的地方:

飞思卡尔半导体公司  
技术信息中心, EL516  
2100 East Elliot Road  
Tempe, Arizona 85284  
1-800-521-6274 or +1-480-768-2130  
[www.freescale.com](http://www.freescale.com)

### 欧洲、中东和非洲:

Freescale Halbleiter Deutschland GmbH  
技术信息中心  
Schatzbogen 7  
81829 Muenchen, 德国  
+44 1296 380 456 (英国)  
+46 8 52200080 (English)  
+49 89 92103 559 (德国)  
+33 1 69 35 48 48 (法国)  
[www.freescale.com/support](http://www.freescale.com/support)

### 日本:

飞思卡尔半导体 (日本) 有限公司  
总部  
ARCO Tower 15F  
1-8-1, Shimo-Meguro, Meguro-ku,  
东京 153-0064  
日本  
0120 191014 or +81 3 5437 9125  
[support.japan@freescale.com](mailto:support.japan@freescale.com)

### 亚太地区:

飞思卡尔半导体 (中国) 有限公司  
京汇大厦 23 层  
建国路 118 号  
朝阳区  
北京 100022  
中国  
+86 10 5879 8000  
[support.asia@freescale.com](mailto:support.asia@freescale.com)

### 如果仅需要印刷品:

Freescale Semiconductor Literature Distribution Center  
1-800-441-2447 或 +1-303-675-2140  
Fax: +1-303-675-2150  
[LDCForFreescaleSemiconductor@hibbertgroup.com](mailto:LDCForFreescaleSemiconductor@hibbertgroup.com)

文件编号: MCF51JxQxPBZHS  
版本第 0.2 版  
7/2010

初稿

本文件中的信息仅供系统和软件实施者使用飞思卡尔半导体产品。本文没有授予根据本文信息设计或制造任何集成电路的明示或暗示的版权许可。

飞思卡尔半导体保留对任何产品作出更改的权利,恕不另行通知。飞思卡尔半导体公司不就其产品针对任何特定用途的适用性作出保证、陈述或担保,也不承担与应用或使用任何产品或电路有关的责任,并明确拒绝承担任何以及所有责任,包括但不限于后继或附带的损失。飞思卡尔半导体数据手册和 / 或规范中可能提供了“典型”参数,这些参数会根据不同的应用和实际性能随时间变化。所有运行参数,包括“典型”参数,必须由客户的技术专家对每个客户应用进行验证。飞思卡尔半导体不会转让任何与其专利权或其他权利有关的许可。飞思卡尔半导体没有设计、或意图或授权将产品用作人体外科植入物的系统组件,或用于支持或维持生命的其他应用,或用于任何可能因为飞思卡尔半导体产品故障而引起人身伤害或死亡的应用。如果买方购买或将飞思卡尔半导体产品用于此类非意图的或非授权的应用,买方应当赔偿并保证飞思卡尔半导体及其官员、雇员、子公司、附属公司和经销商免于因此类非意图或非授权使用而直接或间接产生的所有索赔、费用、损害、支出以及合理的律师费,以及与此类非意图或非授权使用有关的人身伤害或死亡索赔,即使此类索赔声称飞思卡尔半导体在部件设计或制造方面存在疏忽。

Freescale 和 Freescale 标识是飞思卡尔半导体公司的商标。所有其他产品或服务名称是其各自所有者的财产。

2010 年飞思卡尔半导体公司版权所有。保留所有权利。