

DAC基本架构II：二进制DAC

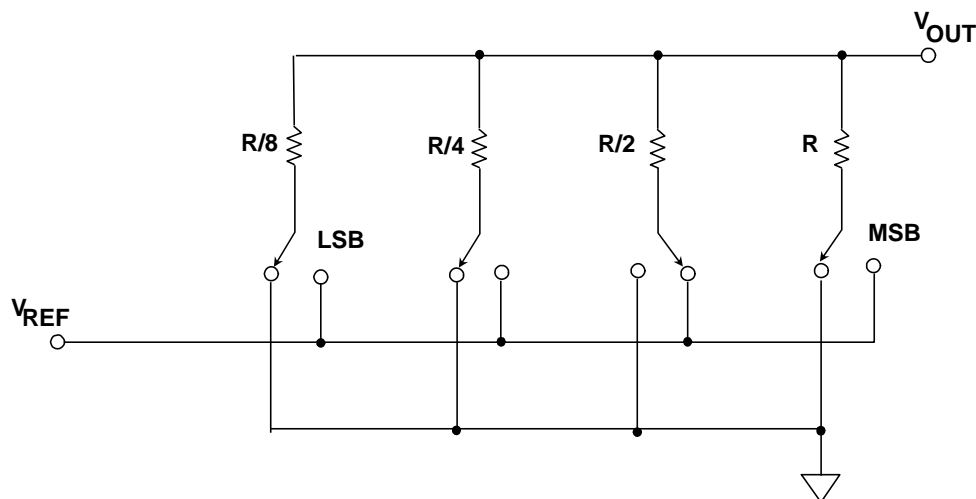
作者：Walt Kester

简介

虽然串DAC和温度计DAC是迄今最为简单的DAC架构，但需要高分辨率时，它们绝不是最有效的。二进制加权DAC每位使用一个开关，首创于1920年代(参见参考文献1、2和3)。自此以后一直颇受欢迎，成为现代精密和高速DAC的支柱架构。

二进制加权DAC

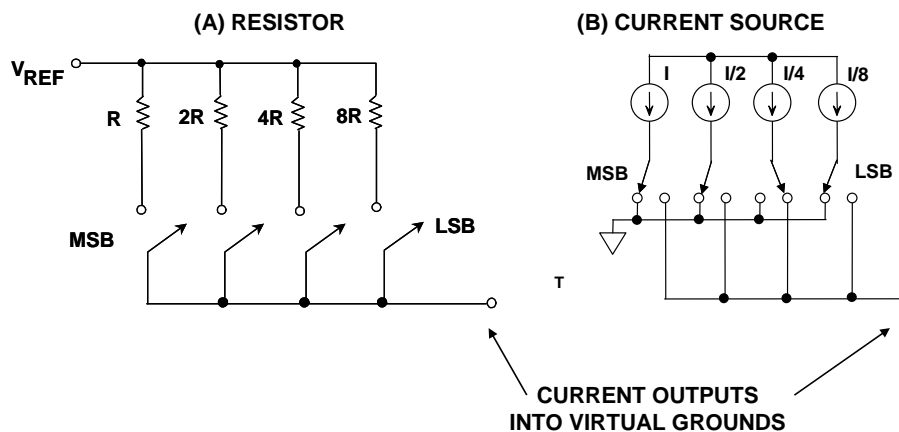
图1所示的电压模式二进制加权电阻DAC是教材中常用的最简单DAC示例。然而，该DAC本身不具单调性，而且实际上难以成功制造并实现高分辨率。此外，电压模式二进制DAC的输出阻抗会随着输入代码的不同而改变。



Adapted from: B. D. Smith, "Coding by Feedback Methods," Proceedings of the I. R. E., Vol. 41, August 1953, pp. 1053-1058

图1：电压模式二进制加权电阻DAC

电流模式二进制DAC如图2A(基于电阻)和图2B(基于电流源)所示。这种N位DAC由比例为 $1:2:4:8:\dots:2^{N-1}$ 的N个加权电流源组成，电流源则可以仅由电阻和基准电压源构成。LSB开关 2^{N-1} 电流，MSB开关1电流，如此等等。原理很简单，但要想制造一个尺寸合理的IC，实际困难很大；即便一个8位DAC，电流或电阻比也会达到128:1，尤其是其温度系数必须匹配。



◆ DIFFICULT TO FABRICATE IN IC FORM DUE TO LARGE RESISTOR OR CURRENT RATIOS FOR HIGH RESOLUTIONS

图2：电流模式二进制加权DAC

如果MSB电流值稍低，它将小于所有其它位电流的和，DAC将不具单调性(多数类型DAC的微分非线性在主要位跃迁时最差)。实际上，这种架构从未单独用于DAC集成电路中，但是，其3到4位版本已被用作更复杂结构的组成部分。

然而，还有一种最近才得到广泛使用的二进制加权DAC结构，它使用图3所示的二进制加权电容。使用电容的DAC有一个问题：泄漏会使它在设定后的几毫秒内丧失精度。这使得电容DAC可能不适合通用DAC应用，但在逐次逼近型ADC中，这并不是问题，因为转换会在几微秒甚至更短的时间内完成，泄漏根本来不及产生任何明显的影响。

逐次逼近型ADC结构简单、功耗低，而且具有相当快的转换时间，它可能是使用最广泛的通用ADC架构，但在1990年代中期，分级ADC开始取代逐次逼近型ADC而受到人们的青睐，因为与分级ADC相比，逐次逼近型ADC中的R-2R薄膜电阻DAC使得芯片尺寸更大、成本更高，尽管分级ADC的功耗更高。亚微米CMOS工艺的发展使得尺寸极小(因而价格便宜)、精度极高的开关电容DAC成为可能，由此产生了新一代小型、价廉、低功耗、高精度的逐次逼近型ADC，这种架构因而重新获得了人们的青睐(例如ADI公司的PulSAR®系列)。

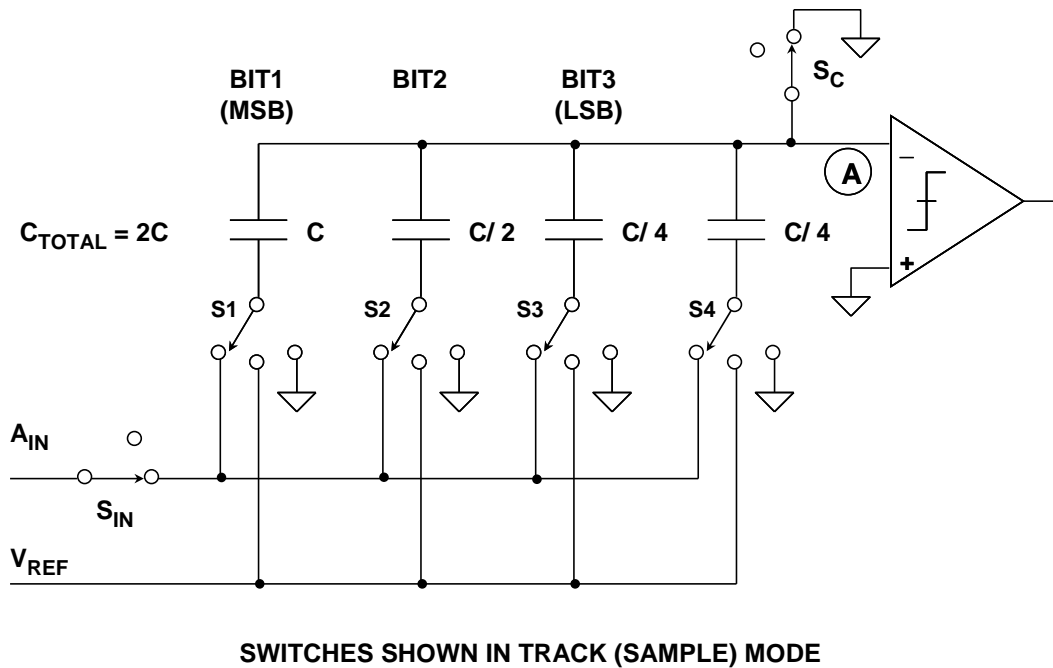


图3：逐次逼近型ADC中的电容二进制加权DAC

电容电荷再分配DAC还具有另一项优势，即DAC本身可以充当一个采样保持电路(SHA)，因此既不需要外部SHA，也不需要为单独集成的SHA分配芯片面积。

R-2R DAC

最常见的DAC构建模块结构之一是R-2R梯形电阻网络，如图4所示。它仅使用两种不同值的电阻，阻值之比为2:1。N位DAC需要 $2N$ 个电阻，调整相当简单，而且要调整的电阻数量相对较少。

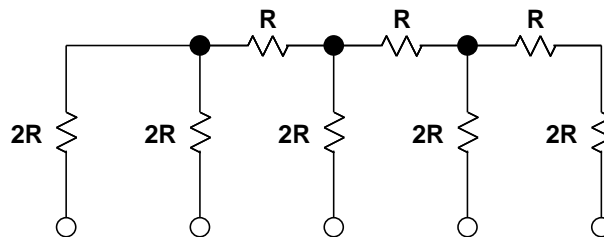
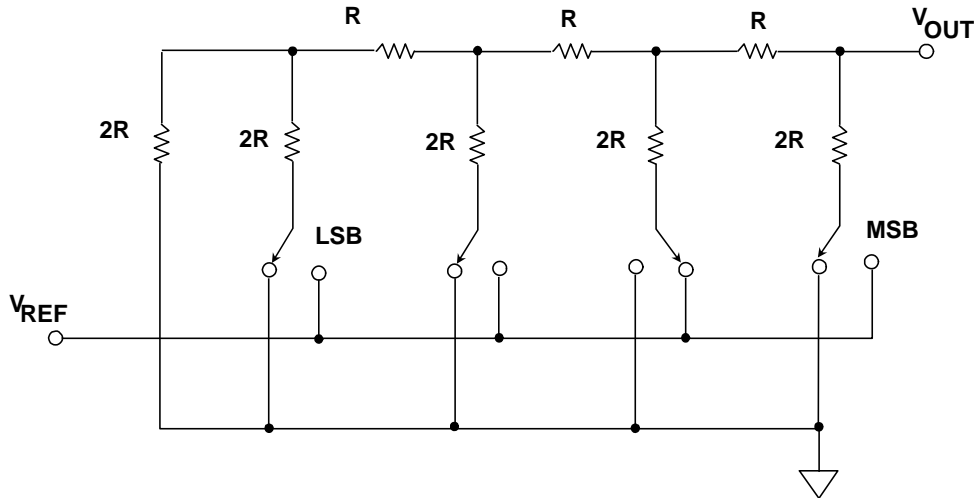


图4：4位R-2R梯形电阻网络

有两种方法可以将R-2R梯形电阻网络用作DAC，分别称为“电压模式”和“电流模式”，有时也分别称为“正常”模式和“反相”模式，但由于业界并未就哪一种模式是梯形电阻网络的“正常”模式达成一致，因此这一种命名方式可能令人误解。每种模式都有其优点和缺点。

图5所示为电压模式R-2R梯形电阻DAC，电阻梯的“横档”或臂在 V_{REF} 与地之间切换，输出从电阻梯的末端获得。输出可以是一个电压，但由于输出阻抗与代码无关，因此输出也可以是一个流入虚拟地的电流。如前所述，该架构由B. D. Smith于1953年提出(参考文献3)。



Adapted from: B. D. Smith, "Coding by Feedback Methods," Proceedings of the I. R. E., Vol. 41, August 1953, pp. 1053-1058

图5：电压模式R-2R梯形电阻网络DAC

电压输出是这种模式的一个优势，恒定的输出阻抗是另一个优势，后者使得连接到输出节点的任何放大器都更容易稳定。此外，开关使电阻梯的臂在低阻抗 V_{REF} 连接与同样是低阻抗的地之间切换，因此电容毛刺电流一般不会流到负载。但另一方面，开关必须在宽电压范围(V_{REF} 至地)内工作，这给设计和制造都带来难题，而且基准电压输入阻抗随着代码而大幅改变，因此基准电压输入必须通过一个非常低的阻抗驱动。此外，DAC的增益无法通过与 V_{REF} 引脚串联的电阻进行调整。

图6所示为电流模式R-2R梯形电阻DAC，DAC的增益可以通过 V_{REF} 引脚上的串联电阻进行调整，这是因为在电流模式中，电阻梯的末端(具有与代码无关的阻抗)用作 V_{REF} 引脚，臂的末端在地(有时是处于地电位的“反相输出”)与输出线(必须保持地电位)之间切换。电流模式梯形电阻网络的输出一般连接到一个配置为电流电压(I/V)转换器的运算放大器，但由于DAC输出阻抗随着数字代码而变化，该运算放大器的稳定机制变得较为复杂。如前所述，有时将这种架构称为“反相R-2R”DAC。

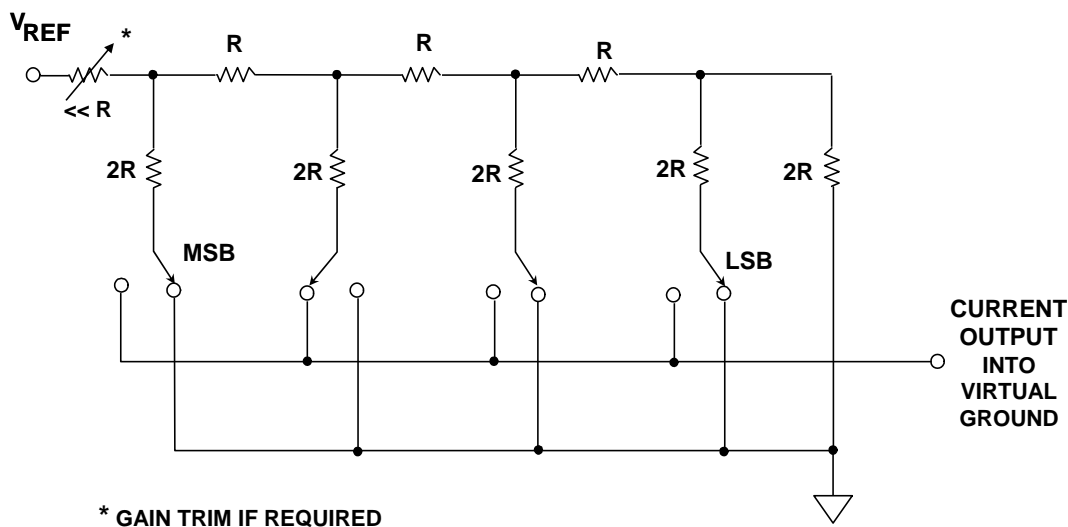


图6：电流模式R-2R梯形电阻网络DAC常用于乘法DAC

以电流模式工作时，开关直接连接到输出线，因此其开关毛刺大于电压模式下的开关毛刺。然而，由于电流模式梯形电阻网络的开关始终处于地电位，因此其设计要求较低，具体来说，其电压额定值不影响基准电压额定值。如果使用能够承载任一方向电流的开关（如CMOS器件），则基准电压可以具有任一种极性，甚至可以是交流电压。这种结构是乘法DAC (MDAC)最常用的一种结构。

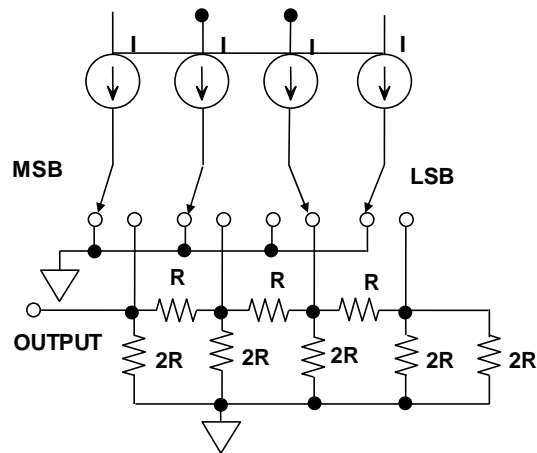
如果开关是先合后开型(在此类DAC中就是如此)，并且电阻为薄膜型，则由于开关始终处于或非常接近地电位，最大基准电压可能远远超过逻辑电压。对于CMOS MDAC，在采用5V单电源供电的同时支持 ± 30 V基准电压(甚至60V峰峰值交流基准电压)并不罕见。

在所有DAC中，输出均为基准电压与数字代码的乘积，如此说来，所有DAC都是乘法DAC。但有些DAC使用外部基准电压，它可以在很宽的范围内变化。这些才是一般所称的“乘法DAC”或MDAC，其模拟输出等于模拟输入与数字代码的乘积，它们能在许多不同的应用中发挥重要作用。按照MDAC的严格定义，当其基准电压降至0时，它仍能继续正常工作，但对于在10:1甚至6:1基准电压范围内工作的DAC，使用该术语则不那么严格，此类器件称为“半乘法”DAC可能更准确。

有些类型的乘法DAC只能采用一种极性(二象限)的基准电压工作,有些则能处理双极性(正或负)基准电压,甚至可以采用交流信号作为基准电压。采用双极性基准电压工作的双极性DAC称为“四象限”乘法DAC。某些类型的MDAC采用特殊配置,其基准电压可以远大于电源电压。

电流模式梯形电阻网络和CMOS开关支持正、负和交流基准电压 V_{REF} ,如前面的图6所示。这是一种简单的MDAC实现方案,还有其它几种方案也是可行的。

R-2R DAC的另一种常见形式是将等电流切换到R-2R网络中,如图7所示。这种架构由EPSCO(现名为Analogic, Inc.)的Bernard M. Gordon在一个真空管11位50 kSPS逐次逼近型ADC中首次实现。Gordon的1955年专利申请(参考文献5)描述了该ADC,它是首款完整的商用转换器。在该架构中,DAC的输出阻抗等于R,此结构常用于高速视频DAC中。它的一个独特优势是无论分辨率如何,只需要2:1的电阻比。然而,在某些应用中,R-2R网络的输出阻抗相对较低可能是一个缺点。



Adapted from: Bernard M. Gordon and Robert P. Talambiras, "Signal Conversion Apparatus," U.S. Patent 3,108,266, filed July 22, 1955, issued October 22, 1963

图7: 等电流源切换到R-2R梯形电阻网络

图8所示的DAC将二进制加权电流切换到负载。输出阻抗较高,这种架构一般具有1V左右的输出顺从电压。目前讨论的所有二进制加权DAC都有一个主要问题,这就是高分辨率需要大电阻比,使得制造非常困难。

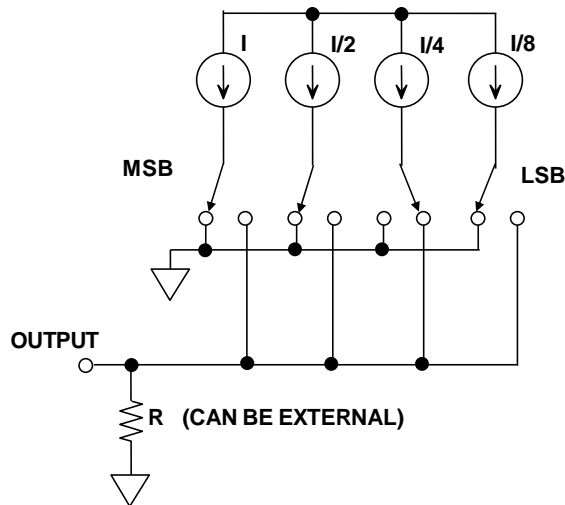


图8：二进制加权电流源切换到负载

关于单芯片DAC的一些历史知识

1970年，ADI公司推出了AD550“ μ DAC”单芯片四通道(4位)电流开关构建模块IC，如图9所示。注意，二进制加权电流是利用一个外部薄膜网络产生，而片内激光调整薄膜电阻技术直到数年后才开发出来。晶体管面积成比例(8:4:2:1)，从而确保所有晶体管的电流密度相等，以实现最佳 V_{BE} 匹配。

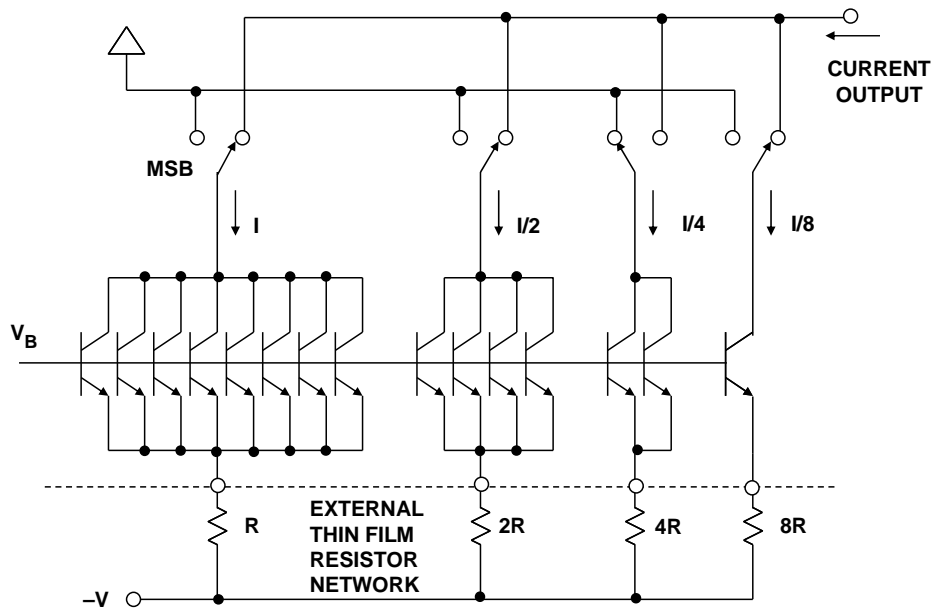
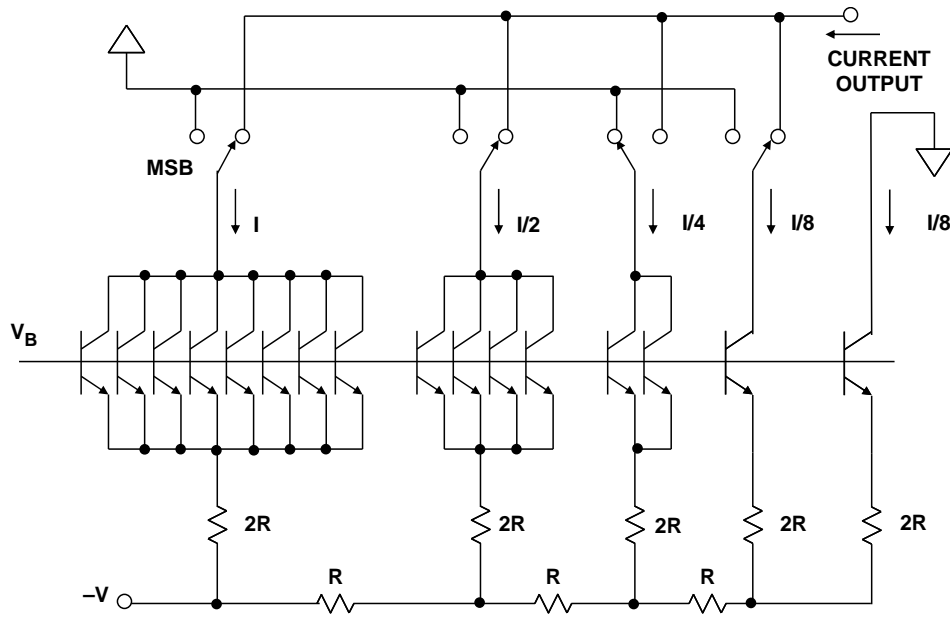


图9：二进制加权4位DAC——AD550“ μ DAC”四通道开关

在四通道开关中产生二进制加权电流的另一种方法如图10所示，二进制电流分配由连接到晶体管发射极的R-2R梯形电阻网络实现。



**图10：二进制加权4位DAC——
R/2R梯形电阻网络电流设置电阻**

图11显示如何连接三个四通道开关AD550和16:1级间衰减器来构成12位电流输出DAC。注意，所需的最大电阻比16:1是可实现的。这种单芯片“四通道开关”(AD550 μ DAC)与薄膜电阻网络(AD850)、基准电压源、运算放大器一起，构成1970年代早期12位DAC常用的构建模块，数年后才推出IC形式的完整功能DAC。四通道开关的概念已由James J. Pastoriza申请专利(1970年申请，参考文献6)。

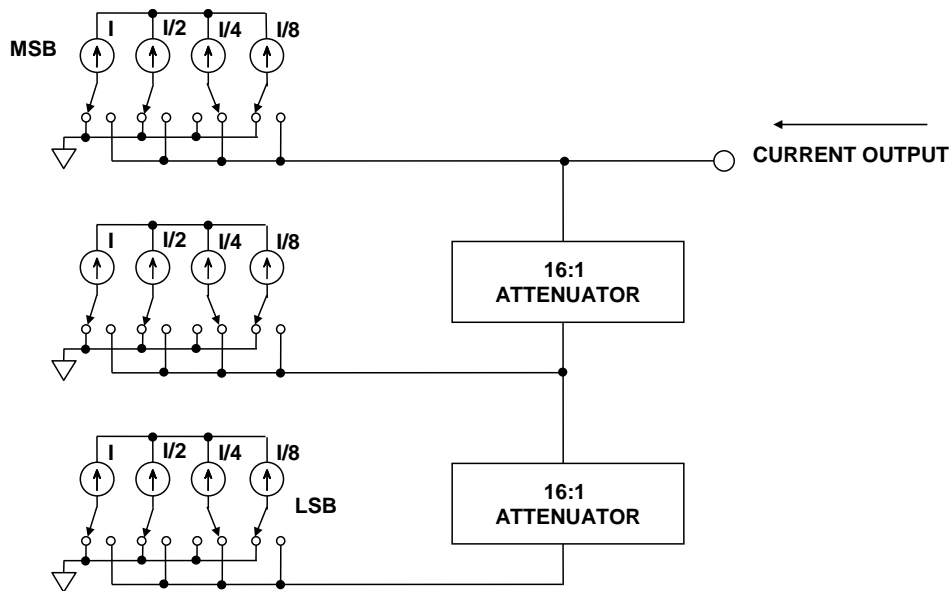
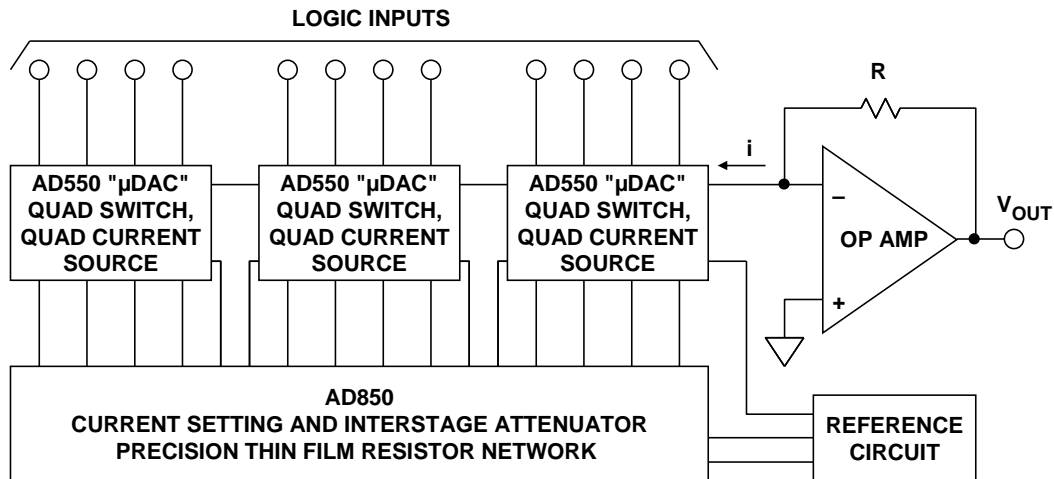


图11：使用级联二进制“四通道开关”的12位电流输出DAC

图12所示为1970年代的完整12位DAC解决方案，包括三个单芯片四通道开关、一个薄膜电阻网络、一个运算放大器和一个基准电压源。单芯片四通道开关的匹配精度与外部薄膜网络的精度和跟踪能力共同实现了12位性能，无需进一步调整。参考文献7对这种基于四通道开关的12位DAC进行了有趣、详尽的分析。



James J. Pastoriza, "Solid State Digital-to-Analog Converter,"
U.S. Patent 3,747,088, filed December 30, 1970, issued July 17, 1973

图12：1970年代12位DAC使用四通道电流开关、薄膜电阻网络、运算放大器和齐纳二极管基准电压源

利用四通道开关方法实现完整的单芯片12位DAC需要解决多个问题，其中之一是每个4位DAC都要求8:4:2:1比例的发射极面积，总共需要15个单位发射极面积，这会占用相当大的芯片面积。四通道开关构建模块问世数年后，ADI公司的Paul Brokaw发明了一种技术，该技术使得仅前两个电流源需要2:1比例的发射极，后续电流源具有相同的单位发射极面积，但以不同的电流密度工作，同时电流仍然保持稳定，不随温度而变化。Paul Brokaw的著名专利(1975年申请)详细描述了这一技术，该篇专利可能是数据转换器领域引用最多、流传最广的专利(参考文献8)。

应当注意，这些早期IC DAC所建立的基本电路原理至今仍然广泛适用。

参考文献:

1. Paul M. Rainey, "Facsimile Telegraph System," *U.S. Patent 1,608,527*, filed July 20, 1921, issued November 30, 1926. (*the first PCM patent. Also shows a relay-based 5-bit electro-mechanical flash converter and a binary DAC using relays and multiple resistors*).
2. John C. Schelleng, "Code Modulation Communication System," *U.S. Patent 2,453,461*, Filed June 19, 1946, Issued November 9, 1948. (*vacuum tube binary DAC using binary weighted voltages summed into load resistor with equal resistor weights*).
3. B. D. Smith, "Coding by Feedback Methods," *Proceedings of the I. R. E.*, Vol. 41, August 1953, pp. 1053-1058. (*Smith uses an internal binary weighted DAC and also points out that a non-linear transfer function can be achieved by using a DAC with non-uniform bit weights, a technique which is widely used in today's voiceband ADCs with built-in companding. He was also one of the first to propose using an R/2R ladder network within the DAC core*).
4. Bruce K. Smith, "Digital Attenuator," *U.S. Patent 1,976,527*, filed July 17, 1958, issued March 21, 1961. (*describes a transistorized voltage output DAC similar to B. D. Smith above*).
5. Bernard M. Gordon and Robert P. Talambiras, "Signal Conversion Apparatus," *U.S. Patent 3,108,266*, filed July 22, 1955, issued October 22, 1963. (*classic patent describing Gordon's 11-bit, 50kSPS vacuum tube successive approximation ADC done at Epsco. The internal DAC represents the first known use of equal currents switched into an R/2R ladder network.*)
6. James J. Pastoriza, "Solid State Digital-to-Analog Converter," *U.S. Patent 3,747,088*, filed December 30, 1970, issued July 17, 1973. (*the first patent on the quad switch approach to building high resolution DACs*).
7. Eugene R. Hnatek, *A User's Handbook of D/A and A/D Converters*, John Wiley, New York, 1976, ISBN 0-471-40109-9, pp. 282-295. (*contains an excellent description of the Analog Devices' AD550 monolithic μ DAC quad current switch, and AD850 thin film network—building blocks for 12-bit DACs introduced in 1970*).
8. Adrian Paul Brokaw, "Digital-to-Analog Converter with Current Source Transistors Operated Accurately at Different Current Densities," *U.S. Patent 3,940,760*, filed March 21, 1975, issued February 24, 1976. (*the most referenced data converter patent ever issued*).
9. Walt Kester, [Analog-Digital Conversion](#), Analog Devices, 2004, ISBN 0-916550-27-3, Chapter 3. Also available as [The Data Conversion Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7841-0, Chapter 3.

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.