

具高级输入和负载保护功能的 38V、10A DC/DC μ Module 稳压器

特点

- 宽工作输入电压范围：4.5V 至 38V
- 10A DC (典型值)、12A 峰值输出电流
- 输出范围：0.6V 至 6V
- $\pm 1.5\%$ 的最大总 DC 输出电压误差
- 用于 POL 调节的差分远端采样放大器
- 内部温度、模拟指示器输出
- 过流折返和过热保护
- 电流模式控制 / 快速瞬态响应
- 可并联以提供更高的输出电流
- 可选的脉冲跳跃操作
- 软起动 / 电压跟踪 / 预偏置启动
- 15mm x 15mm x 5.01mm BGA 封装

输入保护

- UVLO、过压停机和锁断门限
- N 沟道过压电源中断 MOSFET 驱动器
- 只需极少外部组件的浪涌抑制器

负载保护

- 稳健、可复位的锁断过压保护
- N 沟道过压放电功率 MOSFET 驱动器

应用

- 坚固型电子产品
- 航空电子和工业设备

描述

LTM[®]4641 是一款开关模式降压型 DC/DC μ Module[®] (微型模块) 稳压器，具有高级输入和负载保护功能。针对下列故障的跳变检测门限是可定制的：输入欠压、过热、输入过压和输出过压。部分故障条件可针对锁断或迟滞再起响应而设定 (或停用)。封装中内置了开关控制器和内务处理 IC、功率 MOSFET、电感器、过压驱动器、偏置电路和支持组件。该器件可在 4V 至 38V (4.5V 启动) 的输入电压范围内运作，支持 0.6V 至 6V (由一个负责执行负载点电压远端采样的外部电阻器网络来设定) 的输出电压。

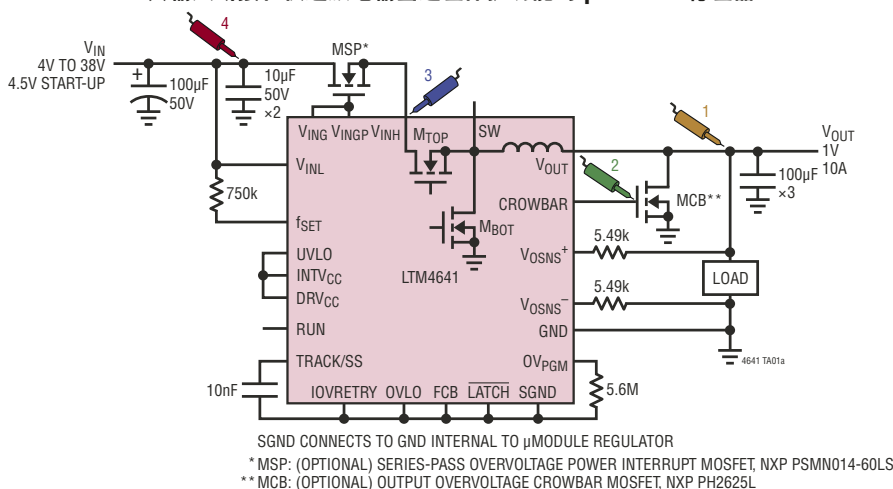
LTM4641 的高效率设计能够提供高达 10A 的连续电流。仅需少量的输入和输出电容器。这款稳压器的恒定导通时间电流模式控制架构实现了高降压比以及针对瞬态电压和负载变化的快速响应。LTM4641 可提供符合 RoHS 标准的 15mm x 15mm x 5.01mm BGA 封装，并使用无铅涂层。

LT、LT-、LTC、LTM、 μ Module、Burst Mode、Linear Technology 和 Linear 标识是凌力尔特公司的注册商标。LTpowerCAD 是凌力尔特公司的商标。所有其他商标均为其各自拥有者的产权。受包括第 5481178、5847554、6100678、6304066、6580258、6677210 号美国专利的保护。

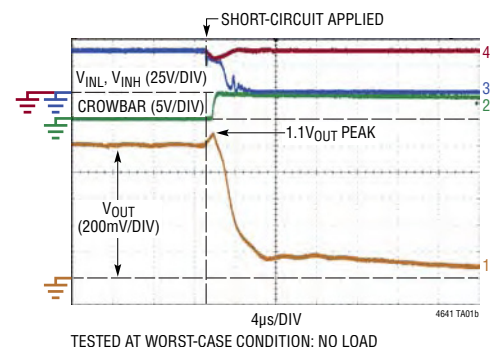
[点击这里以观看相关的视频短片。](#)

典型应用

具输入断接和快速放电输出过压保护功能的 μ Module 稳压器



可为 1V 负载提供针对 M_{TOP} 短路的保护 (在 38V_{IN})



目录

特点	1	应用信息 —— 负载保护	
应用	1	特性	32
典型应用	1	过流折返保护	32
描述	1	电源良好指示器和闭锁输出过压保护	32
绝对最大额定值	3	电源中断 MOSFET (MSP), CROWBAR 引脚和	
订购信息	3	输出 CROWBAR MOSFET (MCB)	33
引脚配置	3	快速输出过压比较器门限	34
电特性	4	开关节点: SW 引脚	35
典型性能特征	8	应用信息 —— EMI 性能	35
引脚功能	10	应用信息 —— 多模块并联操作	36
简化方框图	15	应用信息 —— 热考虑和输出电流降额	38
去耦要求	15	热考虑和输出电流降额	38
工作原理	16	应用信息 —— 输出电容表	45
引言	16	应用信息 —— 安全性和布局指引	46
动机	16	安全性考虑	46
电源 μ Module 稳压器可靠性	16	布局检查表 / 实例	46
概要	16	典型应用	48
应用信息 —— 电源特性	17	附录	56
电源 (V_{INH}) 和偏置 (V_{INL}) 输入引脚	17	附录 A: 功能方框图和特性快速参考指南	56
开关频率 (导通时间) 选择和电压压差标准		附录 B: 启动 / 停机状态图	57
(可实现的 V_{IN} 至 V_{OUT} 降压比)	18	附录 C: 开关频率考虑和 R_{fSET} 的用法	58
设定输出电压; 差分远端采样放大器	21	附录 D: 严酷环境中的远端采样	59
输入电容器	23	附录 E: 脉冲跳跃模式操作的灵感	60
输出电容器和环路稳定性 / 环路补偿	23	附录 F: 调节快速输出过压比较器门限	60
脉冲跳跃模式与强制连续模式	24	封装描述	63
软起动、电源轨跟踪和预偏置启动	24	封装照片	63
INTV _{CC} 和 DRV _{CC}	27	封装描述	64
1V _{REF}	28	典型应用	65
TEMP, OTBH 和过热保护	28	相关器件	66
输入监视引脚: UVLO, IOVRETRY, OVLO	29		
应用信息 —— 输入保护			
特性	29		
启动 / 停机和运行使能; 上电复位			
和超时延迟时间	31		

绝对最大额定值 (注 1)

终端电压

V_{INL} 、 V_{INH} 、 SW 、 f_{SET}	-0.3V 至 40V
V_{OUT}	-0.3V 至 9.2V
V_{ING}	-0.3V 至 $V_{INH} + 20V$
$INTV_{CC}$ 、 DRV_{CC} 、 RUN 、 $TRACK/SS$ 、 $PGOOD$ 、 $CROWBAR$ 、 $HYST$	-0.3V 至 6V
FCB 、 TMR	-0.3V 至 $INTV_{CC} + 0.3V$
$COMP$	-0.3V 至 2.7V
V_{OSNS}^+ 、 V_{ORB}^+	-0.6V 至 9.7V
V_{OSNS}^- 、 V_{ORB}^- ... $V_{OSNS}^+ - 2.7V$ 至 $V_{OSNS}^+ + 0.3V$	
$OTBH$ 、 $UVLO$ 、 $IOVRETRY$ 、 $OVLO$ 、 $LATCH$	-0.3V 至 7.5V
$TEMP$ 、 OV_{PGM}	-0.3V 至 1.5V

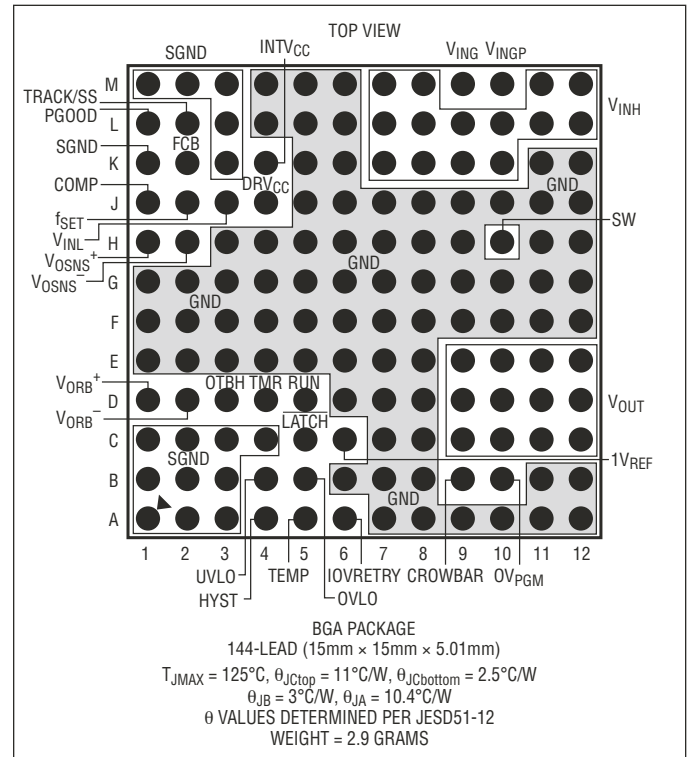
终端电流

$INTV_{CC}$ (连续)	-30mA
$INTV_{CC}$ (连续; $CROWBAR$ 供应 15mA 电流)	-15mA
$CROWBAR$ (连续)	-15mA
V_{INGP} (连续)	-50mA 至 15mA
$1V_{REF}$ (连续)	-1mA 至 1mA

内部工作温度范围 (注 2)

E 和 I 级	-40°C 至 125°C
MP 级	-55°C 至 125°C
贮存温度范围	-55°C 至 125°C
峰值封装体温度 (SMT 回流焊)	245°C

引脚配置



订购信息

无铅涂层	无铅涂层	器件标记 *	封装描述	温度范围
LTM4641EY#PBF	LTM4641EY#PBF	LTM4641Y	144 引脚 (15mm × 15mm × 5.01mm) BGA	-40°C 至 125°C
LTM4641IY#PBF	LTM4641IY#PBF	LTM4641Y	144 引脚 (15mm × 15mm × 5.01mm) BGA	-40°C 至 125°C
LTM4641MPY#PBF	LTM4641MPY#PBF	LTM4641Y	144 引脚 (15mm × 15mm × 5.01mm) BGA	-55°C 至 125°C

对于规定工作温度范围更宽的器件，请咨询凌力尔特公司。 * 温度等级请见包装上的标识。

如需了解更多有关无铅器件标记的信息，请登录：<http://www.linear.com.cn/leadfree/>
本产品仅提供托盘包装。如需了解更多信息，请登录：<http://www.linear.com.cn/packaging/>

电特性 凡标注●表示该指标适合整个内部工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ (注 2)。 $V_{IN} = V_{INH} = V_{INL} = 28\text{V}$ ，依据图 45 所示的典型应用，除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位
V_{IN}	输入 DC 电压		● 4.5		38	V
V_{OUT}	输出电压范围	使用 $R_{SET1A} = R_{SET1B} \leq 8.2\text{k}\Omega$ 。 R_{ISET} 的推荐值列于表 1	● 0.6		6	V
$V_{OUT(DC)}$	输出电压，随电压和负载的总变化，而且是在 UVLO 之前	$4.5\text{V} \leq V_{IN} \leq 38\text{V}$ ， $0\text{A} \leq I_{OUT} \leq 10\text{A}$ $V_{IN} = 4\text{V}$ (从 4.5V 斜坡下降)， $I_{OUT} = 0\text{A}$	● 1.773	1.800	1.827	V
			● 1.773	1.800	1.827	V

输入规格

$V_{RUN(ON, OFF)}$	RUN 接通 / 关断门限	RUN 引脚电平上升，接通 RUN 引脚电平下降，关断	●	1.25	2	V	
			●	0.8	1.15	V	
$I_{RUN(ON)}$	RUN 上拉电流	$V_{RUN} = 0\text{V}$ $V_{RUN} = 3.3\text{V}$	●	-580	-520	-460	μA
			●	-220	-165	-110	μA
$I_{RUN(OFF)}$	RUN 下拉电流， 开关操作被禁止	$V_{RUN} = 3.3\text{V}$ ， $UVLO = 0\text{V}$ (M_{HYST} 接通)		1		nA	
$V_{INL(UVLO)}$	V_{INL} 欠压闭锁	V_{INL} 上升 V_{INL} 下降 迟滞	●	4.2	4.5	V	
			●	3.5	3.8	V	
			●	300	400	mV	
$I_{INRUSH(VINH)}$	在启动时通过 V_{INH} 的 输入浪涌电流	$C_{SS} = \text{开路}$		230		mA	
$I_Q(VINH)$	无负载时的功率级 偏置电流 (I_{VINH})	$I_{OUT} = 0\text{A}$ 而且： FCB $\geq 0.84\text{V}$ (脉冲跳跃模式) FCB $\leq 0.76\text{V}$ (强制连续模式) 停机， $RUN = 0$		8		mA	
				29		mA	
				0.2		mA	
$I_Q(VINL)$	控制偏置电流 (I_{VINL})	INTV _{CC} 连接至 DRV _{CC} 而且： $V_{IN} = 28\text{V}$ ， $I_{OUT} = 0\text{A}$ $V_{IN} = 28\text{V}$ ， $I_{OUT} = 10\text{A}$ $V_{IN} = 28\text{V}$ ， 停机， $RUN = 0$		14.5		mA	
				15.5		mA	
				5		mA	
$I_S(VINH)$	满负载时的功率级 输入电流 (I_{VINH})	$I_{OUT} = 10\text{A}$ 而且： $V_{IN} = 4.5\text{V}$ $V_{IN} = 28\text{V}$ $V_{IN} = 38\text{V}$		4.65		A	
				790		mA	
				590		mA	

输出规格

$I_{OUT(DC)}$	输出连续电流范围	(注 3)	●	0	10	A
$\Delta V_{OUT(LINE)}/V_{OUT}$	电压调节准确度	V_{IN} 从 4.5V 至 38V， $I_{OUT} = 0\text{A}$	●	0.02	0.15	%
$\Delta V_{OUT(LOAD)}/V_{OUT}$	负载调节准确度	I_{OUT} 从 0A 至 10A (注 3)	●	0.04	0.15	%
$V_{OUT(AC)}$	输出电压纹波幅度	$I_{OUT} = 0\text{A}$		16		mV _{p-p}
f_s	输出电压纹波频率	$I_{OUT} = 0\text{A}$		290		kHz
		$I_{OUT} = 10\text{A}$		330		kHz
$V_{OUT(START)}$	接通过冲	$I_{OUT} = 0\text{A}$		10		mV
t_{START}	V_{IN} 至 V_{OUT} 启动时间	RUN 电开路，从施加 V_{IN} 到 V_{OUT} 变至稳定之间的时间， $OV_{PGM} = 1.5\text{V}$ ， $C_{TMR} = C_{SS} = \text{开路}$		3		ms
$t_{RUN(ON-DELAY)}$	RUN 至 V_{OUT} 接通 响应时间	V_{IN} 已建立，(TMR-Set POR 超时) RUN 从 GND 释放到 PGOOD 变至 逻辑高电平之间的时间， $C_{SS} = \text{开路}$ ， $OV_{PGM} = 1.5\text{V}$		175	400	μs
$\Delta V_{OUT(LS)}$	动态负载阶跃的峰值偏差	I_{OUT} 从 0A 至 5A (以 5A/ μs 速率)		40		mV
		I_{OUT} 从 5A 至 0A (以 5A/ μs 速率)		40		mV
$t_{SETTLE(LS)}$	动态负载阶跃的稳定时间	I_{OUT} 从 0A 至 5A (以 5A/ μs 速率)		20		μs
		I_{OUT} 从 5A 至 0A (以 5A/ μs 速率)		20		μs

电特性 凡标注●表示该指标适合整个内部工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ (注 2)。 $V_{IN} = V_{INH} = V_{INL} = 28\text{V}$ ，依据图 45 所示的典型应用，除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位	
$I_{OUT(PK)}$	输出电流限值	5.1k Ω 上拉电阻器连接在 PGOOD 和 5V 电源之间， I_{OUT} 斜坡上升直到 V_{OUT} 低于 PGOOD 的低门限，PGOOD 拉至逻辑低电平		24		A	
$I_{VINH}(I_{OUT_SHORT})$	输出短路期间的功率级输入电流	V_{OUT} 电短路至 GND		45		mA	
控制部分							
V_{FB}	从 V_{OSNS^+} 至 V_{OSNS^-} 的差分反馈电压	$I_{OUT} = 0\text{A}$	●	591	600	609	mV
$I_{TRACK/SS}$	TRACK/SS 上拉电流	$V_{TRACK/SS} = 0\text{V}$		-0.45	-1		μA
V_{FCB}	FCB 门限			0.76	0.8	0.84	V
I_{FCB}	FCB 引脚电流	$V_{FCB} = 0.8\text{V}$		0	± 1		μA
$t_{ON(MIN)}$	最小接通时间	(注 4)		43	75		ns
$t_{OFF(MIN)}$	最小关断时间	(注 4)		220	300		ns
$V_{OSNS(DM)}$	远端采样引脚对差模输入范围	有效差分 V_{OSNS^+} 至 V_{OSNS^-} 范围 (采用 $R_{SET1A} = R_{SET1B} \leq 8.2\text{k}$)	●	0		2.7	V
$V_{OSNS(CM)}$	远端采样引脚对共模输入范围	有效 V_{OSNS^-} 共模范围 有效 V_{OSNS^+} 共模范围 (采用 $R_{SET1A} = R_{SET1B} \leq 8.2\text{k}$)	● ●	-0.3		3	V V
$R_{IN}(V_{OSNS^+})$	输入电阻	V_{OSNS^+} 至 GND		16318	16400	16482	Ω
INTV_{CC}, DRV_{CC}, 1V_{REF}							
V_{INTVCC}	内部 V_{CC} 电压	$6\text{V} \leq V_{IN} \leq 38\text{V}$ ，INTV _{CC} 未连接至 DRV _{CC} ， $DRV_{CC} = 5.3\text{V}$	●	5.1	5.3	5.4	V
$\frac{\Delta V_{INTVCC(LOAD)}}{V_{INTVCC}}$	INTV _{CC} 负载调节	RUN = 0V，INTV _{CC} 未连接至 DRV _{CC} ， $DRV_{CC} = 5.3\text{V}$ 并且： I_{INTVCC} 的变化范围从 0mA 至 -20mA I_{INTVCC} 的变化范围从 0mA 至 -30mA			-0.7 -1	± 2 ± 3	% %
$V_{INTVCC(LOWLINE)}$	在低线路输入电压时的 INTV _{CC} 电压	$V_{IN} = 4.5\text{V}$ ， $R_{SET1A} = R_{SET1B} = 0\Omega$ (约 0.6V _{OUT} ， R_{ISET} 的推荐值列于表 1)	●	4.2	4.3		V
$DRV_{CC(UVLO)}$	DRV _{CC} 欠压闭锁	DRV _{CC} 逐渐上升 DRV _{CC} 逐渐下降	● ●	3.9 3.2	4.05 3.35	4.2 3.5	V V
I_{DRVCC}	DRV _{CC} 电流	INTV _{CC} 未连接至 DRV _{CC} ， $DRV_{CC} = 5.3\text{V}$ ， R_{SET1A} 、 R_{SET1B} 和 R_{SET2} 将 V_{OUT} 设定为： 1.8V _{OUT} ， $R_{ISET} = 2\text{M}\Omega$ ， $0\text{A} \leq I_{OUT} \leq 10\text{A}$ 6.0V _{OUT} ， $R_{ISET} = \text{开路}$ ， $0\text{A} \leq I_{OUT} \leq 10\text{A}$ (采用 $R_{SET1A} = R_{SET1B} \leq 8.2\text{k}$)			11 20	18 27	mA mA
$V_{1VREF(DC)}$	1V _{REF} DC 电压调节	$I_{1VREF} = 0\text{mA}$ $I_{1VREF} = \pm 1\text{mA}$	● ●	0.985 0.980	1.000	1.015 1.020	V V
PGOOD 输出							
$V_{PGOOD(TH)}$	电源良好窗口，逻辑状态变换门限	使差分 $V_{OSNS^+} - V_{OSNS^-}$ 电压斜坡： 上升，PGOOD 逻辑低电平 → 高电平 上升，PGOOD 逻辑高电平 → 低电平 下降，PGOOD 逻辑低电平 → 高电平 下降，PGOOD 逻辑高电平 → 低电平		533 645 621 525	556 660 644 540	579 675 667 555	mV mV mV mV
$V_{PGOOD(HYST)}$	迟滞	差分 $V_{OSNS^+} - V_{OSNS^-}$ 电压恢复		8	16	24	mV
$V_{PGOOD(VOL)}$	逻辑低电平输出电压	$I_{PGOOD} = 5\text{mA}$	●		75	400	mV
$t_{PGOOD(DELAY)}$	PGOOD 逻辑低电平消隐时间	差分 $V_{OSNS^+} - V_{OSNS^-}$ 电压退出 PGOOD 有效窗口到 PGOOD 变至逻辑低电平之间的延迟 (注 4)			12		μs

电特性 凡标注 ● 表示该指标适合整个内部工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ (注 2)。 $V_{IN} = V_{INH} = V_{INL} = 28\text{V}$ ，依据图 45 所示的典型应用，除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位	
电源中断 MOSFET 驱动器							
V_{VING}	用于电源中断 MOSFET (MSP) 的栅极驱动电压	$V_{IN} = 4.5\text{V}$, $0\text{A} \leq I_{OUT} \leq 10\text{A}$, V_{ING} 提供 $1\mu\text{A}$ 电流 $V_{IN} = 28\text{V}$, $0\text{A} \leq I_{OUT} \leq 10\text{A}$, V_{ING} 提供 $1\mu\text{A}$ 电流 $V_{IN} = 38\text{V}$, $0\text{A} \leq I_{OUT} \leq 10\text{A}$, V_{ING} 提供 $1\mu\text{A}$ 电流 $V_{IN} = 4\text{V}$ (从 4.5V 斜坡下降), $I_{OUT} = 0\text{A}$, V_{ING} 提供 $1\mu\text{A}$ 电流	● ● ● ●	11.5 35 45 10.5	13.3 38.4 48.4 11.5	15.5 41 51.5 14.2	V V V V
$I_{VING(UP)}$	V_{ING} 上拉电流	V_{ING} 连接至 V_{INGP} , 而且: $V_{IN} = 4.5\text{V}$, V_{ING} 被拉至 6.5V $V_{IN} = 28\text{V}$, V_{ING} 被拉至 30V	● ●	350 425	475 550	600 675	μA μA
$I_{VING_DOWN(CROWBAR ACTIVE,CROWBAR INACTIVE)}$	V_{ING} 下拉电流	V_{ING} 连接至 V_{INGP} , 拉至 33V , 而且: RUN 拉至 0V (CROWBAR 不工作) OV_{PGM} 拉至 0V (CROWBAR 工作)	● ●	3 24	20 27	30 30	mA mA
$t_{VING(OVP_DELAY)}$	V_{ING} OVP 下拉延迟	OV_{PGM} 采用 650mV 至 550mV 进行驱动, V_{ING} 放电响应时间	●		1.3	2.6	μs
$I_{VINGP(LEAK)}$	齐纳二极管漏电流	V_{INGP} 被驱动至 $(V_{INH} + 10\text{V})$			1		nA
$V_{VINGP(CLAMP)}$	齐纳二极管击穿电压	V_{INGP} 至 V_{INH} 电压差值; $I_{VINGP} = 5\text{mA}$			15		V
故障引脚和功能							
V_{OVPGM}	默认的输出过压设定值	OV_{PGM} 电开路	●	650	666	680	mV
$I_{OVPGM(UP)}$	OV_{PGM} 上拉电流	$OV_{PGM} = 0\text{V}$	●	-2.07	-2	-1.91	μA
$I_{OVPGM(DOWN)}$	OV_{PGM} 下拉电流	$OV_{PGM} = 1\text{V}$	●	0.945	1	1.06	μA
OV_{PTH}	输出过压保护起始门限	使 V_{OSNS}^+ 至 V_{OSNS}^- 电压差值斜坡上升, 直到 CROWBAR 输出逻辑高电平为止	●	647	666	683	mV
OV_{PERR}	输出过压保护起始误差	OV_{PTH} 和 V_{OVPGM} 之间的差异 ($OV_{PTH} - V_{OVPGM}$)	●	-12	0	12	mV
$t_{CROWBAR(OVP_DELAY)}$	CROWBAR 响应时间	OV_{PGM} 采用 650mV 至 550mV 进行驱动	●		400	500	ns
$V_{CROWBAR(OH)}$	CROWBAR 有效, 输出高电平	OV_{PGM} 拉至 0V 而且: $I_{CROWBAR} = -100\mu\text{A}$, $I_{INTVCC} = -20\text{mA}$ $I_{CROWBAR} = -4\text{mA}$, $I_{INTVCC} = -20\text{mA}$	● ●	4.3 4.2	4.65 4.55	5 4.9	V V
$V_{CROWBAR(OL)}$	CROWBAR 无效, 输出低电平	$I_{CROWBAR} = 1\mu\text{A}$	●		260	500	mV
$V_{CROWBAR(OVERSHOOT)}$	在 V_{INL} 启动和停机时的 CROWBAR 峰值电压过冲	V_{INL} 从 0V 斜坡上升或斜坡下降至 0V	●		550	900	mV
$V_{CROWBAR(TH)}$	CROWBAR 锁断门限	使 CROWBAR 斜坡上升, 直到 HYST 变至逻辑低电平为止	●	1.4	1.5	1.6	V
V_{TEMP}	TEMP 电压	RUN = 0V , $T_A = 25^\circ\text{C}$ RUN = 0V , $T_A = 125^\circ\text{C}$ (如需参考请见图 10)		950	980 585	1010	mV mV
$OT_{TH(INCEPTION)}$	TEMP 过热起始门限	使 TEMP 斜坡下降, 直到 HYST 输出逻辑 低电平为止	●	428	438	448	mV
$OT_{TH(RECOVER)}$	TEMP 过热恢复门限	使 TEMP 斜坡上升, 直到 HYST 输出逻辑 高电平为止	●	501	514	527	mV
$UVOV_{TH}$	UVLO/OVLO/IOVRETRY 欠压/过压起始门限	使 UVLO, OVLO 或 IOVRETRY 上升, 直到 HYST 变换其状态为止	●	488	500	512	mV

电特性 凡标注 \bullet 表示该指标适合整个内部工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ (注 2)。 $V_{IN} = V_{INH} = V_{INL} = 28\text{V}$ ，依据图 45 所示的典型应用，除非另有说明。

符号	参数	条件	最小值	典型值	最大值	单位	
$t_{UV\text{OVD}}$	UVLO/OVLO/IOVRETRY/TEMP 响应时间	$\pm 50\text{mV}$ 过驱动 (所有引脚) $\pm 5\text{mV}$ 过驱动，仅限 UVLO/OVLO/IOVRETRY 引脚 (注 4)	\bullet 50	25 125	100 500	μs μs	
$I_{UV\text{OV}}$	UVLO, OVLO 和 IOVRETRY 的输入电流	UVLO = 0.55V 或 OVLO = 0.45V 或 IOVRETRY = 0.45V	\bullet		± 30	nA	
$V_{\text{HOUSEKEEPING(UVLO)}}$	内务处理电路 UVLO	INTV _{CC} 上的电压，INTV _{CC} 逐渐上升 (注 4) 迟滞，INTV _{CC} 逐渐恢复 (注 4)	1.9 5	2 25	2.1 50	V mV	
$V_{\text{HYST(SWITCHING ON)}}$	HYST 电压 (M_{HYST} 关断，RUN 为逻辑高电平)	RUN 电开路 RUN = 1.8V	\bullet \bullet	4.9 1.85	5.1 2.1	5.25 2.35	V V
$V_{\text{HYST(SWITCHING OFF, RUN)}}$	HYST 电压 (M_{HYST} 关断，RUN 为逻辑低电平)	RUN = 0V	\bullet	170	350	480	mV
$V_{\text{HYST(SWITCHING OFF, FAULT)}}$	HYST 电压，禁止执行开关动作 (M_{HYST} 接通)	UVLO < UV _{OV} TH 或 OVLO > UV _{OV} TH 或 IOVRETRY > UV _{OV} TH 或 TEMP < OT _{TH(INCEPTION)} 或 CROWBAR > V _{CROWBAR(TH)} 或 DRV _{CC} < DRV _{CC(UVLO(FALLING))} (见图 62, 63)	\bullet	30	65	mV	
TMR_{UOTO}	超时和上电复位周期	$C_{\text{TMR}} = 1\text{nF}$ ，从故障清除到 HYST 被内部电路释放的时间	\bullet	5	9	14	ms
$V_{\text{LATCH(IH)}}$	LATCH 清除门限输入高电平		\bullet	1.2		V	
$V_{\text{LATCH(IL)}}$	LATCH 清除门限输入低电平		\bullet		0.8	V	
I_{LATCH}	LATCH 输入电流	$V_{\text{LATCH}} = 7.5\text{V}$	\bullet		± 1	μA	
$I_{\text{TMR(UP)}}$	TMR 上拉电流	$V_{\text{TMR}} = 0\text{V}$	\bullet	-1.2	-2.1	-2.8	μA
$I_{\text{TMR(DOWN)}}$	TMR 下拉电流	$V_{\text{TMR}} = 1.6\text{V}$	\bullet	1.2	2.1	2.8	μA
$V_{\text{TMR(DIS)}}$	定时器停用电压	参考于 INTV _{CC}	\bullet	-180	-270		mV
$OTBH_{\text{VIL}}$	OTBH 低电平输入电压		\bullet		0.4	V	
$OTBH_{\text{VZ}}$	当被置于电开路状态时的 OTBH 引脚电压	$-10\mu\text{A} \leq I_{\text{OTBH}} \leq 10\mu\text{A}$	\bullet	0.6	0.9	1.2	V
$I_{\text{OTBH(MAX)}}$	最大 OTBH 电流	OTBH 电短路至 SGND	\bullet		30	μA	

注 1： 高于“绝对最大额定值”部分所列数值的应力有可能对器件造成永久性的损害。在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

LTM4641 SW 绝对最大额定值 (40V) 通过在 $40V_{IN}$ 条件下调节 V_{OUT} 而于 ATE 中进行验证，验证以一种受控的方式进行以避免影响器件的可靠性或使用寿命。 $40V_{IN}$ 时的 SW 漏电流静态测试仅在控制 IC 晶圆级上进行。

注 2： LTM4641 在脉冲负载条件下进行测试以使 $T_J \approx T_A$ 。LTM4641E 保证在 0°C 至 125°C 的结温范围内满足规定性能要求。 -40°C 至 125°C 工作结

温范围内的指标通过设计、特性分析和统计过程控制中的相关性来保证。LTM4641I 的性能指标在 -40°C 至 125°C 的工作结温范围内得到保证。LTM4641MP 的指标在 -55°C 至 125°C 的完整工作温度范围内进行了测试并提供了相关的保证。请注意，与这些规格指标相符的最大环境温度由特定的工作条件与电路板布局、封装的额定热阻及其他环境因素共同决定。

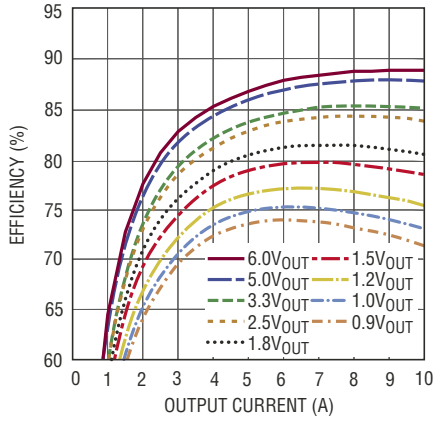
注 3： 参见对于不同的 V_{IN} 、 V_{OUT} 和 T_A 条件下的输出电流降额曲线。

注 4： 仅在晶圆级上进行 100% 的全面测试。

典型性能特征

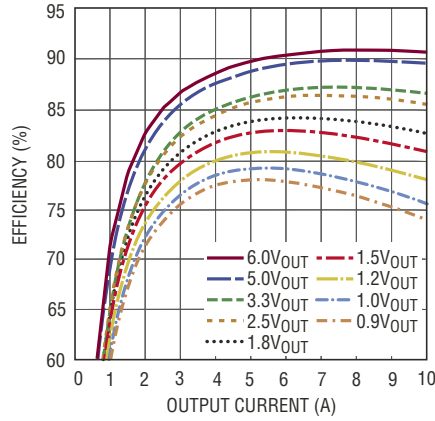
(图 45 所示电路采用 R_{ISET} [依据表 1] 和 R_{SET1A} , R_{SET1B} 及 R_{SET2} [依据表 2], 除非特别注明)

效率与负载电流的关系 (在 36V_{IN})



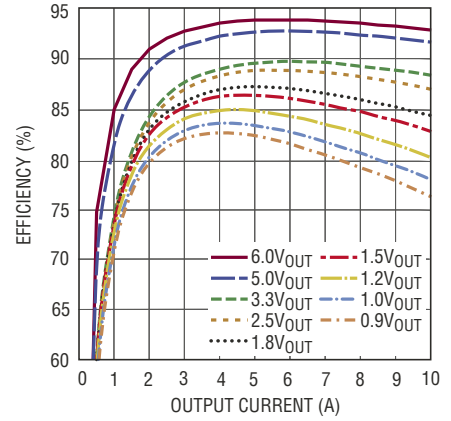
4641 G01

效率与负载电流的关系 (在 24V_{IN})



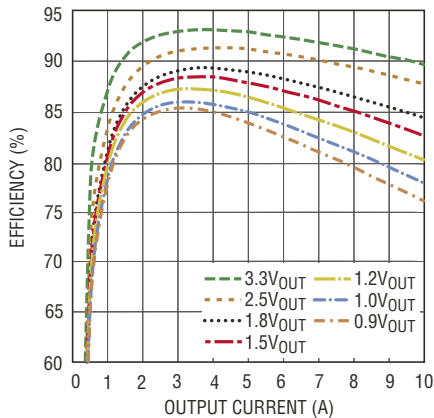
4641 G02

效率与负载电流的关系 (在 12V_{IN})



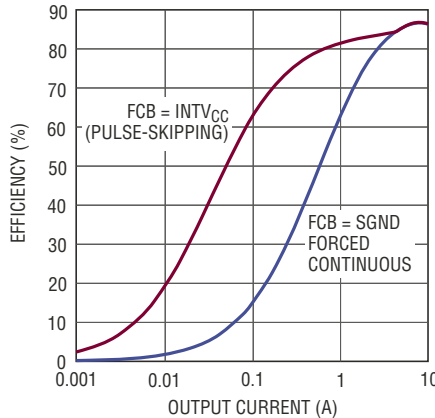
4641 G03

效率与负载电流的关系 (在 6V_{IN})



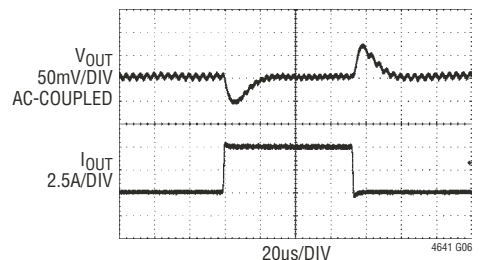
4641 G04

脉冲跳跃与强制连续模式的效率比较, 28V_{IN} 至 3.3V_{OUT}



4641 G05

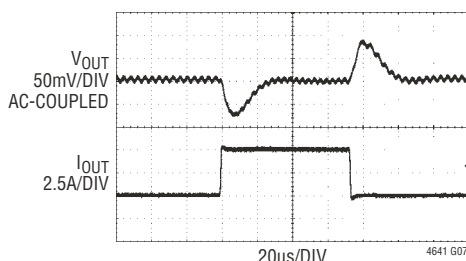
1V 瞬态响应, 38V_{IN}



0A TO 5A LOAD STEPS AT 5A/μs
FRONT PAGE CIRCUIT WITH
OV_{PGM} = OPEN CIRCUIT

4641 G06

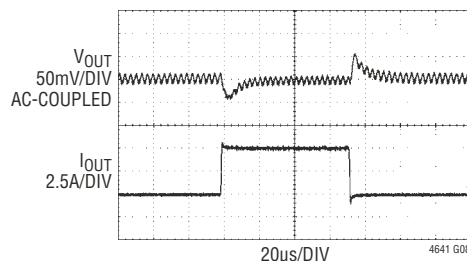
1V 瞬态响应, 4.5V_{IN}



0A TO 5A LOAD STEPS AT 5A/μs
FRONT PAGE CIRCUIT WITH
OV_{PGM} = OPEN CIRCUIT

4641 G07

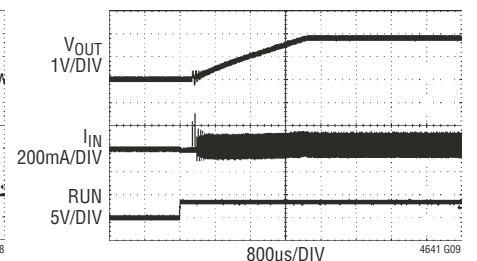
3.3V 瞬态响应, 28V_{IN} 至 3.3V_{OUT}



0A TO 5A LOAD STEPS AT 5A/μs
FIGURE 46 CIRCUIT

4641 G08

输出启动, 无负载



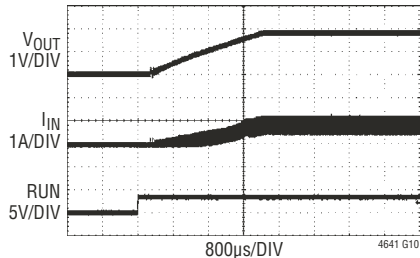
V_{IN} = 24V
C_{IN(MLCC)} = 2 × 10μF X7R

4641 G09

典型性能特征

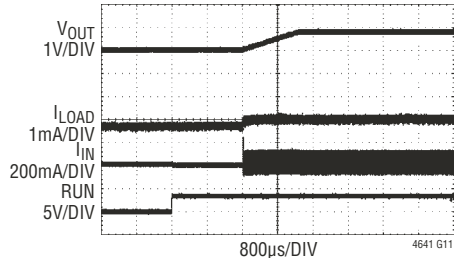
(图 45 所示电路采用 R_{fSET} [依据表 1] 和 R_{SET1A} , R_{SET1B} 及 R_{SET2} [依据表 2], 除非特别注明)

输出启动, 10A 负载



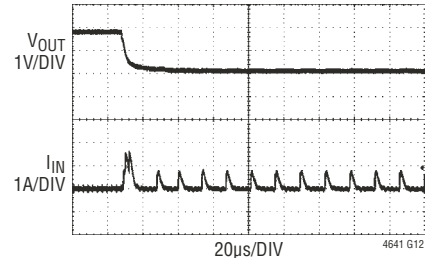
$V_{IN} = 24V$
 $C_{IN(MLCC)} = 2 \times 10\mu F \times 7R$

输出启动, 预偏置条件



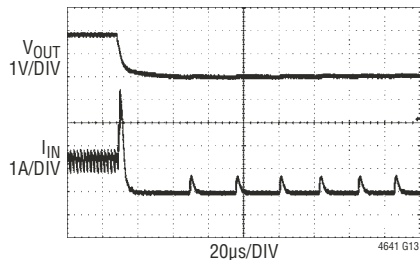
$V_{IN} = 24V$
 $C_{IN(MLCC)} = 2 \times 10\mu F \times 7R$

输出短路, 无初始负载



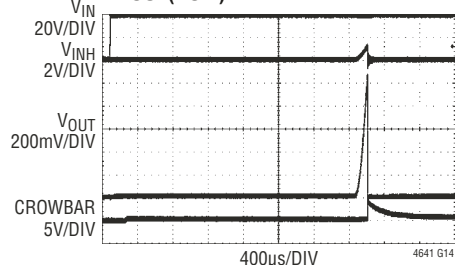
$V_{IN} = 24V$
 $C_{IN(MLCC)} = 2 \times 10\mu F \times 7R$

输出短路, 10A 初始负载



$V_{IN} = 24V$
 $C_{IN(MLCC)} = 2 \times 10\mu F \times 7R$

V_{INH} 短接至 SW 节点时的启动特性, $1V_{OUT(NOM)}$



FRONT PAGE CIRCUIT WITH V_{INH} SHORT
CIRCUITED TO SW PRIOR TO POWER-UP.
APPLYING UP TO $38V_{IN}$. NO LOAD

V_{INH} 短接至 SW 节点时的启动特性, $3.3V_{OUT(NOM)}$

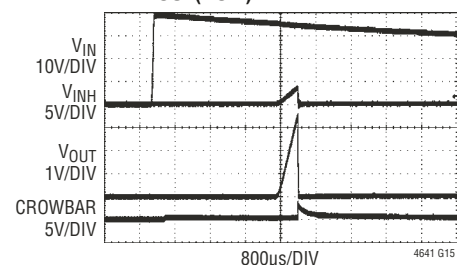


FIGURE 46 CIRCUIT WITH V_{INH} SHORT
CIRCUITED TO SW PRIOR TO POWER-UP.
APPLYING UP TO $38V_{IN}$. NO LOAD

V_{INH} 短接至 SW 节点时的自动重启, $3.3V_{OUT(NOM)}$

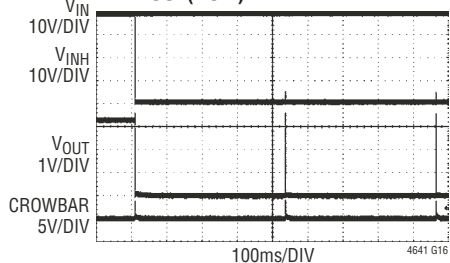
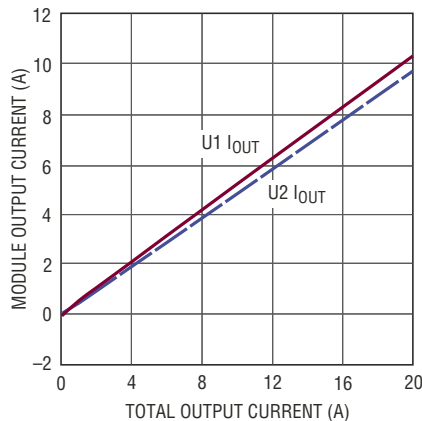


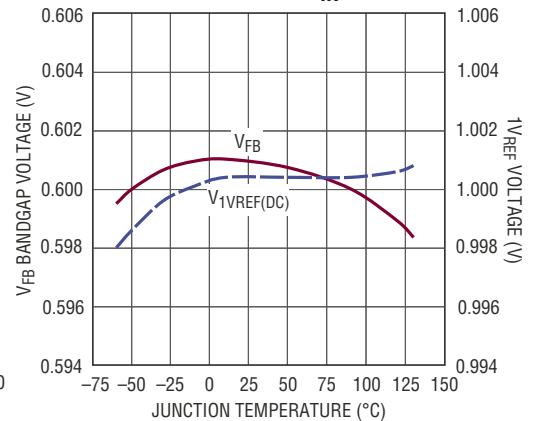
FIGURE 46 CIRCUIT, SHORT CIRCUITING V_{INH}
TO SW IN SITU, OPERATING AT $38V_{IN}$ AND
NO LOAD. LATCH CONNECTED TO $INTV_{CC}$ AND
 $C_{TMR} = 47nF$

并联模块, 均流性能。比照
图 66 所示电路。 $28V_{IN}$



4641 G17

控制 IC 带隙参考和 $1V_{REF}$ 电压与
温度的关系曲线。 $28V_{IN}$



4641 G18

引脚功能

SGND (A1-A3 ; B1-B3 ; C1-C4 ; K1, K3 ; L3 ; M1-M3) : 信号地引脚。这是用于所有模拟控制和低功率电路的返回接地通路。SGND 以一种有利于实现最佳内部信号完整性的方式连接至 μ Module 稳压器内部的 GND，因此，在用户的 PCB 布局中不应将 SGND 连接至 GND。如需了解有关 SGND 和布局的更多信息，请参见“应用信息”部分的“布局检查清单 / 实例”段落。所有的 SGND 引脚均在内部相互电连接。

HYST (A4) : 输入欠压迟滞设置引脚。该引脚一般用作输出，但也可用作输入。如果 LTM4641 固有的默认欠压闭锁 (UVLO) 设定值是令人满意的 ($4.5V_{IN(RISING, MAX)}$ 和 $4V_{IN(FALLING, MAX)}$)，则 HYST 可被置于电开路。见“应用信息”部分以定制 LTM4641 的 UVLO 门限。

当 RUN、UVLO、OVLO、IOVRETRY、TEMP、CROWBAR、INTV_{CC} 和 DRV_{CC} 引脚上的条件允许时，HYST 会输出高电平且具有中等上拉强度。此种情况下 LTM4641 的内部控制 IC 会正常工作以调节模块的输出电压 (除了任何锁断事件，OTBH 和 LATCH 引脚也会起对其有影响)。当检测到某种故障情况时，内部电路 (M_{HYST} ；见图 1) 把 HYST 驱动至逻辑低电平，而且 LTM4641 的输出被关断。HYST 可用作故障指示器。见“应用信息”部分。

当 RUN 引脚被拉至低电平时，HYST 引脚通过一个内部肖特基二极管拉至低电平。HYST 可由外部集电极开路 / 漏极开路电路直接驱动至低电平 (作为 RUN 引脚接口的一种替代)。然而，外部电路一定不得把 HYST 驱动至高电平，因为随意这么做有可能在 M_{HYST} 接通时导致 M_{HYST} 遭受热过应力。

TEMP (A5) : 功率级温度指示器和过热检测引脚。当被置于电开路时，TEMP 的电压将随着一个位置靠近 LTM4641 功率级的 NTC (负温度系数) 热敏电阻而变化。当 TEMP 引脚电平降至低于 438mV (对应于大约 145°C 的热敏电阻和功率级温度) 时，LTM4641 把 HYST 拉至低电平以禁止调节其输出电压。当 TEMP 随后超过 514mV (正常情况下对应于大约 10°C 的冷却迟滞) 时，可能会将 HYST

置为无效，这取决于 OTBH 设定值。(见“OTBH”和“应用信息”部分。)

如需停用 μ Module 稳压器的过热停机功能，则连接 TEMP 和 1V_{REF} 引脚。另外，热停机起始门限亦可修改，见“应用信息”部分。

IOVRETRY (A6) : 非闭锁输入过压门限设置引脚。当 IOVRETRY 超过 0.5V 时，LTM4641 把 HYST 拉至低电平以禁止其输出电压的调节。当 IOVRETRY 低于 0.5V 时，LTM4641 可恢复开关动作。倘若不需要非闭锁输入过压停机行为，则把该引脚连接至 SGND。不要将此引脚置于开路状态。

GND (A7-A12 ; B6-B8, B11-B12 ; C7-C8 ; D6-D8 ; E1-E8 ; F1-F12 ; G1-G12 ; H3-H9, H11-H12 ; J5-J12 ; K5-K6, K11-K12 ; L4-L6 ; M4-M6) : 用于输入和输出回流的电源地引脚。请参见“应用信息”部分的“布局检查清单 / 实例”段落。所有的 GND 引脚均在内部相互电连接。

UVLO (B4) : 输入欠压闭锁设置引脚。当 UVLO 低于 0.5V 时，LTM4641 把 HYST 拉至低电平以禁止调节其输出电压。当 UVLO 超过 0.5V 时，LTM4641 可恢复开关动作。不要把该引脚置于开路状态。

如采用 LTM4641 的默认 UVLO 设定 ($4.5V_{IN(RISING, MAX)}$ 和 $4V_{IN(FALLING, MAX)}$)，则应把 UVLO 引脚电连接至 1V_{REF} 或 INTV_{CC}。否则，可参见“HYST”和“应用信息”部分，以了解采用一个电阻分压器网络来实现个性化 UVLO 上升和 UVLO 下降设定值的相关内容。

OVLO (B5) : 输入过压锁断设置引脚。当 OVLO 超过 0.5V 时，LTM4641 把 HYST 拉至低电平以禁止调节其输出电压。如果 OVLO 随后降至低于 0.5V，模块的输出仍将保持锁断；除非 LATCH 引脚变换至高电平或 V_{INL} 重新上电，否则 LTM4641 不能恢复对输出电压的调节。倘若不需要输入过压锁断行为，则把该引脚电短路至 SGND。不要将此引脚置于开路状态。

引脚功能

CROWBAR (B9)：放电输出引脚。该引脚正常情况下为逻辑低电平，具有至 SGND 的中等下拉强度。

当检测到输出过压 (OOV) 情况时，LTM4641 的快速 OOV 比较器通过一个串联连接的内部二极管将 CROWBAR 拉至逻辑高电平。如果采用 LTM4641 的 OOV 功能，则应把 CROWBAR 连接至一个专为对模块的输出电压进行放电而配置的逻辑电平 N 沟道 MOSFET (图 1 中的 MCB) 的栅极。

此外，当 CROWBAR 的电压超过 1.5V 时，LTM4641 将锁断其输出，并把 HYST 闭锁在逻辑低电平 (见“HYST”)。

如果未采用 LTM4641 的 OOV 保护功能，则把 CROWBAR 置于电开路状态。

OV_{PGM} (B10)：输出过压门限设置引脚。该引脚上的电压负责设定 LTM4641 的快速 OOV 比较器之反相输入引脚的跳变门限。当被置于电开路时，LTM4641 内部的电阻器将按标称给 OV_{PGM} 施加 666mV (OV_{PTH}) 的偏置，这比控制环路努力为 LTM4641 的快速 OOV 比较器的反相输入引脚提供的标称 V_{FB} 反馈电压 (600mV) 高出 11%。上述电压分别成比例地对应于模块的 OOV 起始门限和 V_{OUT} 的标称调节电压。改变 OV_{PGM} 提供了一种调节 OOV 门限的手段；其 DC 偏置设定点可利用至外部组件的简单连接来严格控制 (见“应用信息”部分)。应尽可能缩短至这个敏感模拟节点的印制线排布长度。应最大限度地减小至该节点的杂散电容，除非按“应用信息”和“附录 F”中所述改变了 OOV 门限。

LATCH (C5)：锁断复位引脚。当出现锁断故障时，LTM4641 将关断其输出并把 M_{HYST} 锁定于导通状态以指示出现了某种故障情况 (见“HYST”)。对于锁断故障，如欲将 LTM4641 的响应方式配置为锁死，则把 LATCH 连接至 SGND。只要 LATCH 为逻辑低电平，LTM4641 将不会解除闭锁状态。可通过使 V_{INL} 重新上电或把 LATCH 从逻辑低电平变换至逻辑高电平来使模块恢复工作。另外，还允许把 LATCH 连接至 INTV_{CC}；这可将 LTM4641 配置为自动延时重启 (由 C_{TMR} 来设置 — 见“TMR”)。

如果在 LATCH 从逻辑低电平变换至逻辑高电平时不存在锁断故障，则 LTM4641 将立即解除闭锁状态。如果在 LATCH 为逻辑高电平时存在任何的锁断故障，则其在所有的锁断故障监视引脚于整个超时延迟期间满足操作上的有效状态之前，LTM4641 将不会解除闭锁状态。如果 LATCH 在该超时延迟结束之前变至逻辑低电平，则 LTM4641 将保持锁断状态且超时延迟被复位。通过在之后的某个时刻把 LATCH 拉至逻辑高电平，可以重新尝试解除 LTM4641 的闭锁状态。

以下是锁断故障条件：

- CROWBAR 启动 (见“CROWBAR”)
- 输入锁断过压故障 (见“UVLO”)
- 锁断过热故障 (当 OTBH 为逻辑低电平时；见“TEMP”和“OTBH”)

LATCH 是一个高阻抗输入，而且不得置于电开路状态。在智能系统中，LATCH 可由一个微控制器来驱动：用于解除 LTM4641 闭锁状态的一种合理的实现方案是把 LATCH 拉至逻辑高电平并持续最大预期超时延迟时间，之后，可观察 HYST 以了解 LTM4641 是否变至“已解除闭锁”的状态。

1V_{REF} (C6)：缓冲 1V 基准输出引脚。尽量减小该引脚上的电容，以确保 OV_{PGM} 和 TEMP 引脚在上电时及时地运作。绝对不得从外部给 1V_{REF} 加载，“应用信息”部分中有说明的场合除外。

V_{OUT} (C9-C12 ; D9-D12 ; E9-E12)：LTM4641 DC/DC 转换器功率级的电源输出引脚。所有的 V_{OUT} 引脚均在内部相互电连接。在这些引脚和 GND 引脚之间施加输出负载。建议把输出去耦电容直接布设在这些引脚和 GND 引脚之间。查看表 9。参见“应用信息”部分的“布局检查清单 / 实例”段落。

V_{ORB}⁺ (D1)：V_{OSNS}⁺ 回读引脚。该引脚连接至 μ Module 稳压器内部的 V_{OSNS}⁺。建议将该引脚 (与 V_{ORB}⁻ 形成差分对) 连接至一个测试点，以为用户提供一种在给 LTM4641

引脚功能

上电之前确认远端采样连接之完整性的方法。另外， V_{ORB}^+ 也可作为冗余反馈接线连接至用户母板上的 V_{OSNS}^+ 。

V_{ORB}^- (D2)： V_{OSNS}^- 回读引脚。该引脚连接至 μ Module 稳压器内部的 V_{OSNS}^- 。建议将该引脚 (与 V_{ORB}^+ 形成差分对) 连接至一个测试点，以为用户提供一种在给 LTM4641 上电之前确认远端采样连接之完整性的方法。另外， V_{ORB}^- 也可作为冗余反馈接线连接至用户母板上的 V_{OSNS}^- 。

OTBH (D3)：过热行为设置引脚。当检测到过热情况时 (见“TEMP”)，将 HYST 拉至逻辑低电平以禁止执行开关操作。如果 OTBH 连接至 SGND，则 LTM4641 把 HYST 闭锁于低电平。倘若 OTBH 被浮置，则输出电压调节可在过热状况被清除时恢复。

TMR (D4)：超时延迟定时器和上电复位 (POR) 设置引脚。在 TMR 和 SGND 之间连接一个电容器 (C_{TMR}) 可设置 LTM4641 的 POR 和超时延迟时间；每 nF 电容的延迟时间为 9ms。当 TMR 被置于电开路时的最小延迟时间约为 90 μ s。尽管它们使用同一个电容器，但上电复位定时器和超时延迟定时器彼此独立运作。任何非闭锁故障或闭锁故障都将使各自的定时器复位至满延迟时间，而不会影响另一个定时器。

由 C_{TMR} 电容器设置的超时延迟时间可通过将 TMR 拉至 INTV_{CC} 来取消。

RUN (D5)：运行 (接通/关断) 控制引脚。RUN 引脚电压低于 0.8V 时将关断模块。当该引脚的电压高于 2V 时，如果 HYST 未被 M_{HYST} 置为低电平，则使模块接通。LTM4641 在 HYST 和 INTV_{CC} 引脚之间包含一个适中的 (10k) 上拉电阻器，并在 RUN 和 HYST 之间布设了一个上拉肖特基二极管 (见图 1)。当 RUN 引脚被拉至逻辑低电平时，HYST 通过内部肖特基二极管拉至逻辑低电平。RUN 可兼容直接驱动 (图腾柱输出驱动) 及集电极开路 / 漏极开路接口。

V_{OSNS}^+ (H1)：至远端采样差分放大器的正输入。该引脚通过一个电阻器 (R_{SET1A}) 连接至输出电压远端采样点 (V_{OUT} 电位) 的正端。当调节输出电压时，LTM4641 控制环路把

V_{OSNS}^+ 和 V_{OSNS}^- 之间的差分电压驱动至 TRACK/SS 和 0.6V 两者当中较低的那个电压。 V_{OSNS}^+ 连接至模块内部的 V_{ORB}^+ (见“ V_{ORB}^+ ”)。对于某些输出电压设定值，可能需要在 V_{OSNS}^+ 和 V_{OSNS}^- 之间连接一个电阻器。(见“应用信息”部分：“设定输出电压”)。应最大限度地减小至该引脚的杂散电容，以保护输出电压反馈信号的完整性。

V_{OSNS}^- (H2)：至远端采样差分放大器的负输入。该引脚通过一个电阻器 (R_{SET1B}) 连接至输出电压远端采样点 (GND 电位) 的负端。当执行开关动作时，LTM4641 控制环路把 V_{OSNS}^+ 和 V_{OSNS}^- 之间的差分电压驱动至 TRACK/SS 和 0.6V 两者当中较低的那个电压。 V_{OSNS}^- 连接至模块内部的 V_{ORB}^- (见“ V_{ORB}^- ”)。对于某些输出电压设定值，可能需要在 V_{OSNS}^+ 和 V_{OSNS}^- 之间连接一个电阻器。(见“应用信息”部分)。应最大限度地减小至该引脚的杂散电容，以保护输出电压反馈信号的完整性。

SW (H10)：功率级的开关节点。主要用于测试目的，但可选择在 SW 和 GND 之间连接一个吸收电路 (以串联方式配置的电容器 C_{SW} 和电阻器 R_{SW}) 以降低辐射 EMI，代价则是电源转换效率略有下降。(见“应用信息”部分)。

COMP (J1)：电流控制门限和误差放大器补偿点。LTM4641 的谷值电流模式控制环路的电流比较器门限 (对应地，功率电感器电流的受控谷值) 将随着该控制电压的增加而增大。可以将 COMP 管脚引出至一过孔或者测试点以便于通过示波器观察其波形。不过，应最大限度地减小至该敏感模拟节点的杂散电容和走线长度。

f_{SET} (J2)：开关频率设定和调整引脚。该引脚直接连接至 LTM4641 内部控制 IC 的 I_{ON} 引脚。流入 I_{ON} 引脚的电流用于设置控制环路的单触发定时器和电源控制 MOSFET (M_{TOP}) 的导通时间。应最大限度地减小至该引脚的杂散电容和走线长度。

对于那些输出电压总是保持在 3V 或者 3V 以下的应用 (包括在电压轨跟踪期间)，需采用一个连接至 f_{SET} 引脚的电阻器进行导通时间调整。在其他情况下，可把 f_{SET} 置于开路状态。详见“应用信息”部分。

引脚功能

V_{INL} (J3)：输入电压引脚，为电源控制和逻辑偏置部分提供低电流通路。该引脚给 LTM4641 的内部 5.3V LDO 馈电 (见“INTV_{CC}”)。在该引脚和 GND 之间施加输入电压偏置。该引脚和 GND 之间需要一个去耦电容 (0.1μF 至 1μF)。此引脚负责为 LTM4641 的 DC/DC 控制器核心部分和内部内务处理 IC 供电。V_{INL} 的偏置电流也就是 INTV_{CC} 和 CROW-BAR 负载电流之和，大约在 5mA 之内。

如果采用 LTM4641 的高级输出过压 (OOV) 保护功能，则把 V_{INL} 连接至外部电源中断功率 MOSFET (在本产品手册首页的原理图上标记为“MSP”) 的漏极，或连接至一个单独的输入偏置电源。倘若不使用高级 OOV 保护功能，则 V_{INL} 和 V_{INH} 可直接连接至相同的输入电源。

如果有一个约 5V 的低功率辅助电源，则可以连接此电源直接给 V_{INL}、INTV_{CC} 和 DRV_{CC} 供电，以消除 LDO 的损耗。(见“应用信息”部分，图 47 和图 49。)

DRV_{CC} (J4)：功率 MOSFET 驱动器输入电源引脚。DRV_{CC} 一般连接至 INTV_{CC}。其电平必须保持在 INTV_{CC} 的两个二极管压降 (在 25°C 时为 2 • V_{BE} 或 1.2V 左右) 之内。DRV_{CC} 负责为内部 MOSFET 驱动器供电，后者连接至 LTM4641 功率级内部的开关 MOSFET (M_{TOP} 和 M_{BOT})。该引脚从 INTV_{CC} 单独引出，以便观察栅极驱动器电流，并允许使用一个约 5V 至 6V 的辅助偏置电源提供 MOSFET 驱动器偏置电流。可以利用一个具 50mA 峰值供电能力的外部电源给 INTV_{CC}/DRV_{CC} 引脚提供最高为 6V 的偏置电压 (绝对最大值)，以减少 LTM4641 的 INTV_{CC} LDO 损耗 (见“应用信息”部分和图 51)。当 DRV_{CC} 直接连接至 INTV_{CC} 时，则不需采用旁路电容，只有少数需要极快输出电压上升斜率的应用除外 (例如：在 TRACK/SS 上没有软启动电容器，或者接通上升时间不到 60μs 的轨跟踪电源轨)。否则建议对 GND 放置约 2.2μF 至 4.7μF X7R MLCC 局部旁路电容器。阻抗较高的电源有可能需要较大的旁路电容，以减少 V_{OUT} 启动期间的 DRV_{CC} 下降。

一个欠压闭锁检测器负责监视 DRV_{CC}。如果 DRV_{CC} 低于 4.2V 上升 (最大值) 和 3.5V 下降 (最大值)，则 HYST 被拉至低电平且开关动作被禁止。

FCB (K2)：强制连续/脉冲跳跃模式操作设置引脚。如将该引脚连接至 SGND，则在所有的输出负载条件下同步功率 MOSFET (M_{TOP} 和 M_{BOT}) 都将工作在强制连续模式。把此引脚连接至 INTV_{CC} 将使能脉冲跳跃模式操作：续流功率开关 MOSFET (M_{BOT}) 被关断，以避免输出电流 (I_{OUT}) 在轻负载时反向流动。更多详情请见附录 E。该引脚为高阻抗输入，一定不得置于电开路状态。

INTV_{CC} (K4)：内部 5.3V LDO 输出。LDO 依靠 V_{INL} 供电操作。INTV_{CC} 电源轨给低功率控制和内务处理电路施加偏置。INTV_{CC} 通常连接至 DRV_{CC}，以为连接至开关功率 MOSFET 的 MOSFET 驱动器供电。在该引脚上不需要布设去耦电容，除非它被用来给外部电路施加偏置 (不常见)；不要施加大于 4.7μF (±20% 容差) 的外部去耦电容。INTV_{CC}/DRV_{CC} 引脚可由外部电源驱动，电源电压最大为 6V (绝对最大值) 且具有 50mA 峰值供电能力，以消除由 LTM4641 的 V_{INL} 至 INTV_{CC} 线性稳压器所引起的功率损失 (见“应用信息”部分和图 51)。

V_{INH} (K7-10 ; L7-12 ; M7-8 , 11-12)：输入电压引脚，为 LTM4641 的功率变换级提供高电流通路。所有的 V_{INH} 引脚均在内部相互电连接。在可行的情况下，应专门用一个大的铜平面以把尽可能多的 V_{INH} 引脚相互连接起来。这将有助于在输入电源和 LTM4641 的功率级之间形成一个低阻抗电连接。另外，它还将提供一条用于把热量从 BGA 封装移除的散热通路，并最大限度地减小 LTM4641 针对给定应用的结温上升。

如果采用 LTM4641 的高级输出过压 (OOV) 保护功能，则采用一根短且宽的走线 (最好是一个足够承载 LTM4641 功率级之输入电流的小的铜平面) 把 V_{INH} 连接至外部电源中断功率 MOSFET (在本产品手册首页的原理图上标记为“MSP”) 的源极引脚。在此种应用情况下，不要采用任何旁路电容对 V_{INH} 引脚进行去耦。而是将所有的去耦电容直接布设在 MSP 的漏极和 GND 之间。

引脚功能

如果不使用 LTM4641 的高级 OOV 保护功能，务必利用局部陶瓷和大容量去耦电容将 V_{INH} 旁路至 GND (见“应用信息”部分)。

PGOOD (L1)：输出电压电源良好指示器。这是一个漏极开路逻辑输出引脚，当输出电压 (相应地，由输出电压分压产生，用于反馈环路的 V_{FB} 也会同比例变化) 超出了调节标称目标值的 $\pm 10\%$ 时，此引脚的电平将被拉至地。

TRACK/SS (L2)：输出电压跟踪和软起动设置引脚。该引脚具有一个 $1.0\mu\text{A}$ (典型值) 上拉电流源。可在该引脚和 SGND 之间布设一个电容器以调节输出电压软起动上升速率，电压上升时间由此电容决定，每 nF 电容 0.6ms 。或者，当一个外部电源轨道通过电阻分压网络给 TRACK/SS

引脚施加电压时，LTM4641 输出就能够跟踪外部电压，以满足“重合”及“比例式”电源轨电压排序的要求。见“应用信息”部分。

V_{ING} (M9)：栅极驱动输出引脚。如果利用 LTM4641 的高级输出过压 (OOV) 保护功能，则把 V_{ING} 连接至 V_{INGP} 以及负责给 V_{INH} 馈电的外部电源中断 N 沟道 MOSFET (在本产品手册首页的原理图上标记为“MSP”) 的栅极；否则将该引脚置于电开路状态。

V_{INGP} (M10)：栅极驱动保护引脚。如果利用 LTM4641 的高级 OOV 保护功能，则把 V_{INGP} 、 V_{ING} 以及负责给 V_{INH} 馈电的外部电源中断 N 沟道 MOSFET (MSP) 的栅极连接到一起；否则将该引脚置于电开路状态。

简化方框图

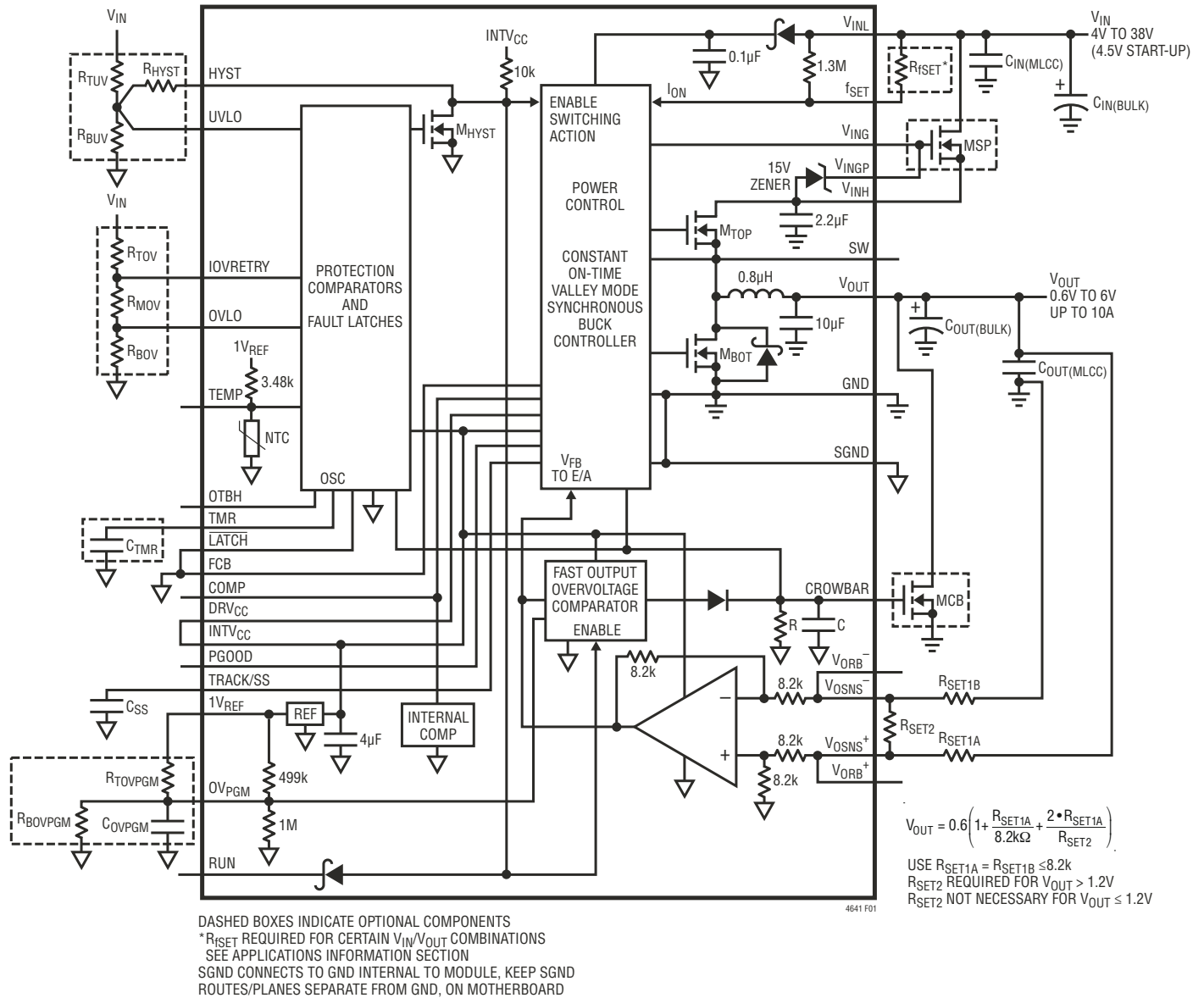


图 1：简化方框图 (比照“附录 A”中的“功能方框图”，图 62)

去耦要求

符号	参数	条件	最小值	典型值	最大值	单位
C _{IN} (MLCC) + C _{IN} (BULK)	外部输入电容器要求	I _{OUT} = 10A · 2 × 10μF 或 4 × 4.7μF		20		μF
C _{OUT} (MLCC) + C _{OUT} (BULK)	外部输出电容器要求	I _{OUT} = 10A · 3 × 10μF 或 6 × 47μF		300		μF

工作原理

引言

LTM4641 包含一个采用恒定导通时间电流模式控制方案的降压拓扑稳压器，包括具有高开关速度的内置功率 MOSFET 器件和一个功率电感器。在其最基本的配置中 (图 45)，该模块可充当一个独立的非隔离型开关模式 DC/DC 降压电源。它能够提供高达 10A 的输出电流，只需要少量的外部输入和输出电容器及输出反馈电阻器。支持的输出电压范围从 0.6V DC 至 6V DC。支持的输入电压范围则为 4V 至 38V，并具有 4.5V 的最大启动电压 (在整个温度范围内)。如果提供一个外部辅助偏置电源给 LTM4641 的控制及内务处理偏置输入引脚 V_{INL} ，则能在更低的输入电压下实现功率转换。“LTM4641 的简化方框图”见图 1。更为详细的“功能方框图”见附录 A 的图 62。

动机

在工业、汽车、航空和军事应用中，电气系统内部常见的脉冲负载条件和异常扰动会在标称电压为 24V DC 至 28V DC 的分布式总线 (28V DC 总线) 上引起剧烈变化的瞬态电压 (浪涌)。此类扰动的持续时间长度可在 1ms 至 1 分钟，其摆幅有时能达到 (或超过) 40V 及降至低于 6V。

尽管开关降压稳压器因其紧凑的尺寸和高效提供 DC/DC 电源转换之能力而受到普遍的关注，但 FMEA (失效模式与效果分析) 让人相信：没有办法降低从输入电源至输出之电短路的严重度等级和影响——当然，此种失效并不常发生。通过避免负载承受过大的电压应力 (即使在其高端开关 MOSFET 短路时也不例外)，LTM4641 向这种观念发起了挑战。

电源 μ Module 稳压器可靠性

首要的是，凌力尔特的 μ Module 产品遵守严格的测试和高可靠性控制、装配和制造工艺，这一点与凌力尔特对其所有其他产品的要求是一样的。此外，作为其“追求卓越”承诺的一部分，“凌力尔特质量控制”计划还定期更新其针对 LTM4600 系列产品的“可靠性数据”报告，以加入从正在进行及例行的公司内部测试 (关乎工作寿命、高加速应力、功率和温度循环、热冲击和机械冲击等等) 所获得的累积数据。如需查看最新的报告，请访问 <http://www.linear.com.cn/docs/13557>。

LTM4641 可利用极少的外部组件轻松支持高降压比。当实施附加的保护功能时，能比其他的 μ Module 稳压器多提供一层保障。

概述

当按图 16 所示进行配置时，LTM4641 可采用一个 4V 至 38V ($4.5V_{IN}$ 启动电压，最大值) 输入电压调节一个介于 0.6V 至 6V 之间的输出电压。

假如在输入电源 (V_{IN}) 和功率级输入引脚 (V_{INH}) 之间布设了一个任选的 N 沟道功率 MOSFET (MSP)，则 MSP 就成为了一个可复位的电子电源中断开关。MSP 的栅极由 V_{ING} 操作，而其栅极至源极电压则保证由一个内置 15V 齐纳二极管 (通过 V_{INGP} 来使用) 进行箝位。当处于开关动作状态时， V_{ING} 把 MSP 的栅极充电至比 V_{INH} 电位高 10V (典型值)，该电压适合驱动标准逻辑 MOSFET，MSP 被驱动打开后会把 V_{INH} 上拉至输入电源的电位。当 MSP 导通时，开关稳压器将 V_{INH} 电位降压至 V_{OUT} 。当 RUN 引脚被拉低或者 LTM4641 的内部电路检测到故障 (例如输出过压 [OVV] 情况) 时，开关动作会被禁止，同时 MSP 的栅极被放电且 MSP 关断。于是，输入电源与 LTM4641 的功率级输入 (V_{INH}) 断开。

应用信息 —— 电源特性

作为一个电源中断器，MSP为实现坚固的 OOV 保护提供了一个至关重要的元件：它消除了输入功率通过受损的功率级流至输出电压轨上的任何贵重负载的途径，即使在输入电源重新上电时也不例外。

为了在 V_{INH} 和功率级的 SW 开关节点之间提供更强的短路适应能力，可以选择在电源模块的输出端上布设一个作为 CROWBAR 装置的外部逻辑电平 N 沟道功率 MOSFET (MCB)。当检测到 OOV 情况时，CROWBAR 接通 MCB (在 500ns [最大值] 之内) 以对输出电容器进行放电，并把 LTM4641 功率级中的任何剩餘能量变换为微不足道的热量，否则这些能量将会把电荷注入输出电容器 (从而进一步增强其上的电压)，而贵重的负载就位于输出电容器之后。

LTM4641 电源模块内部的控制和监视电路可提供以下特性：

- 快速、准确的闭锁输出过压检测器 (<500ns 响应时间， $\pm 12\text{mV}$ 门限误差)
- N 沟道输出过压放电功率 MOSFET 驱动
- 准确的 ($\pm 2.4\%$) 非闭锁和可复位闭锁输入过压停机门限
- N 沟道过压电源中断 MOSFET 驱动
- 准确的 ($\pm 2.4\%$) 输入 UVLO 上升和 UVLO 下降门限
- 内置可调过热停机保护，可设置为闭锁 (可通过复位解除) 或非闭锁 (迟滞再启动) 响应
- 模拟温度指示器输出引脚
- 可调上电复位和延迟时间
- 可将闭锁响应类型更改为延迟自恢复响应
- 可并联以提供较高的输出功率
- POL 电压的差分远端采样
- 内部环路补偿

- 输出电流折返保护
- 可选的脉冲跳跃模式操作
- 输出电压软起动和电压轨跟踪
- 在预偏置条件下上电，且不会从输出电容器吸收电流
- 可调开关频率
- 电源良好指示器
- RUN 使能引脚

采用 LTM4641 和少量外部组件的新颖且简单的实现方案可提供浪涌穿越保护及电源中断 MOSFET 的过热检测。(实例可见图 47) 在“应用信息”部分的其馀段落里，将对利用 LTM4641 实现的上述特性按功能分组并加以说明。

电源 (V_{INH}) 和偏置 (V_{INL}) 输入引脚

LTM4641 的功率级 (V_{INH}) 和控制偏置 (V_{INL}) 输入引脚是单独引出的，旨在为实现更为精细的系统配置提供自由度，例如：全面利用 LTM4611 的高级输出过压 (OOV) 保护功能来为负载提供保护；(例如：首页上的示意图或图 46)；提供初步的输入浪涌穿越保护 (图 47)；利用一个低于 LTM4611 固有 UVLO 门限的电源轨 (在图 49 中采用的是一根 3.3V 总线) 来完成 DC/DC 降压转换。

如果 V_{INH} 和 V_{INL} 由单独的电压轨供电，则建议 V_{INL} 的上电早于 V_{INH} 或与之同步。 V_{INL} 应在 V_{INH} 超过 3.5V 的 2ms 之内具有一个最小 3.5V 的终值。“使 V_{INL} 的上电排序先于 V_{INH} 或与之重合”的建议与模块器件的可靠性没有任何关联，更多地是出于“确保 LTM4641 的控制部分在存在任何显著 V_{INH} 电压时能正常驱动 LTM4641 功率级中的 MOSFET”这一愿望。始终允许接入 V_{INL} 电压 (这与 V_{INH} 的状态无关)，不过应弄清在 V_{INH} 上未检测到 UVLO 状况。

应用信息 —— 电源特性

为防止控制部分在输入输出压差小于最小值的条件下尝试工作或在缺少 V_{INH} 电位的情况下就开始执行开关动作，建议设置一个高于图 4 所示最小压差曲线的 UVLO 下降设定值 (参见图 11)。

如图 47 所示，LT3010-5 用于为 V_{INL} 提供偏置，以在 V_{IN} 上存在 80V 瞬态电压时实现安全穿越。在该例中，由 D2 在失去 V_{IN} 的情况下为 V_{INL} 产生一条放电通路，从而实现 V_{IN} 的 UVLO 检测。

V_{INH} 和 V_{INL} 没有特殊的断电排序要求，只是当 V_{INH} 高于 3.5V 时 V_{INL} 应保持在高于 3.5V 的电平。

在图 45 和图 46 所示的电路中， V_{INL} 和 V_{INH} 的排序由 LTM4641 自身即可完成。

图 2 给出了图 47 所示电路的 V_{IN} 和 V_{INL} 的上电和下电波形 (区别是输出端接 1Ω 负载，同时将 TMR 连接到 INTV_{CC})。通过把 TMR 连接至 INTV_{CC}，取消了修整电容器 C_{TMR} (其通常在启动时产生一个上电复位 [POR] 延迟) 的作用。图 2 中看到的大约 3ms 的 V_{IN} 至 V_{OUT} 启动延迟时间源于 LTM4641 故障监视电路的 POR 和软起动电压上升时间 (C_{SS})。

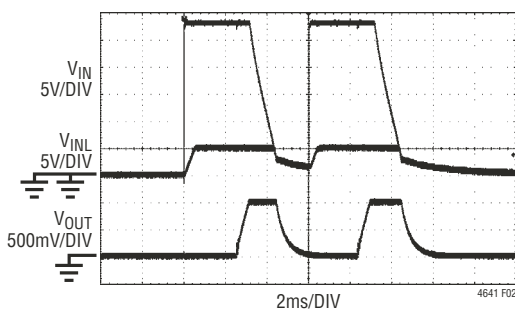


图 2：图 47 所示的电路的启动和停机波形。TMR 被连接至 INTV_{CC} 以突出显示无 POR 延迟的 V_{IN} 和 V_{INH} 排序。 1Ω 负载。

开关频率 (导通时间) 选择和电压压差标准 (可实现的 V_{IN} 至 V_{OUT} 降压比)

LTM4641 控制器采用电流模式恒定导通时间架构，在该架构中 COMP 电压对应于谷值电感器电流，控制环路在此电流条件下使内部高端功率 MOSFET (M_{TOP}) 导通并持续一

段与控制器的 I_{ON} 引脚电流成比例的时间 (参阅图 1)。稳压作用借助一种脉冲频率调制方案来保持。在负载瞬态上升期间，控制环路将拥有较高的电感器谷值电流以补偿输出电压的不足；有效开关频率将增加，直到输出电压恢复正常为止 (即使在过流情况下也不例外)。在负载瞬态下降期间，控制环路将拥有较低的电感器谷值电流以抵消过大的输出电压；有效开关频率将减小，直到输出电压恢复正常为止。控制环路通过出现在同步功率 MOSFET (M_{BOT}) 两端的电压信号 (当 M_{BOT} 导通时) 来获知电感器电流检测信息 (在业界这通常被称为 $R_{DS(ON)}$ 电流检测)。

单触发定时器 (以及功率控制 MOSFET M_{TOP}) 的导通时间由下式给出 (单位为秒)：

$$t_{ON} = \frac{0.7V \cdot 10pF}{I_{ION}} \quad (1)$$

式中的 I_{ION} 的单位为安培。对于 3V 以上的输出电压以及非电压轨跟踪应用，不需要外部 R_{fSET} 电阻器，而且 I_{ION} 电流 (单位：安培) 完全由 V_{INL} 电压 (单位：伏特) 和内部 $1.3M\Omega$ V_{INL} 至 f_{SET} 电阻器设定：

$$I_{ION} = \frac{V_{INL}}{1.3M\Omega} \quad (2)$$

在这种场合，LTM4641 的降压转换器功率级工作于满负载时的开关频率由下式给出 (单位：Hz)：

$$f_{SW} = \frac{V_{OUT}}{0.7V \cdot 1.3M\Omega \cdot 10pF} \quad (3)$$

式中的 V_{OUT} 是期望的输出电压，单位为伏特。

当设定高于 3V 的 V_{OUT} 时，如果需要则可使用一个外部 R_{fSET} 电阻器以获得更高的开关频率。通常，提高开关频率出于降低输出电压纹波和 / 或输出电容要求的期望，不过这将伴随着 DC/DC 转换效率的适度下降。实际上，由于非零最小关断时间、压差电压和可实现的最大工作开关频率的原因，最低可以采用多大的 R_{fSET} 阻值受到一些限制。

应用信息 —— 电源特性

当在 V_{INL} 和 f_{SET} 之间连接了一个位于 LTM4641 外部的 R_{fSET} 电阻器以减小默认的导通时间设定值时，总 I_{ON} 电流 (单位：安培) 由下式给出：

$$I_{ON} = \frac{V_{INL}}{1.3M\Omega} + \frac{V_{INL}}{R_{fSET}} = \frac{V_{INL}}{1.3M\Omega \parallel R_{fSET}} \quad (4)$$

式中 V_{INL} 的单位为伏特，而 R_{fSET} 的单位为 Ω 。 R_{fSET} 是小于或等于 $3V_{OUT}$ 的输出电压设定值以及电源轨跟踪应用所必需的。

LTM4641 支持的最小导通时间为 43ns (典型值)，但为留一定的安全裕量，应设置为 75ns (最大值)。因此，对于保守的设计来说， t_{ON} 应大于 75ns (典型值)。根据 (1) 式， I_{ON} 的设计值应小于 $93.3\mu A$ 。

当在 V_{INL} 和 R_{fSET} 之间布设了一个外部 R_{fSET} 电阻器 (而且 V_{INL} 和 V_{INH} 依靠相同的电源轨运作 —— 图 45 和图 46) 时，功率级工作于满负载时的开关频率由下式给出 (单位：Hz)：

$$f_{sw} = \frac{V_{OUT}}{0.7V \cdot (1.3M\Omega \parallel R_{fSET}) \cdot 10pF} \quad (5)$$

式中， R_{fSET} 的单位为 Ω ， V_{OUT} 为期望的标称输出电压 (单位：伏特)。

在一般情况下，降压转换器功率级在满负载时的开关频率由下式计算 (单位：Hz)：

$$f_{sw} = \frac{V_{OUT}}{V_{INH} \cdot t_{ON}} = \frac{V_{OUT} \cdot I_{ON}}{V_{INH} \cdot 0.7V \cdot 10pF} \quad (6)$$

有关下列主题的详细讨论请见附录 C。

- 开关控制器为什么应在一个高于内部 $1.3M\Omega$ V_{INL} 至 f_{SET} 电阻器单独产生的开关频率条件下 (即：利用 R_{fSET} 设置较短的接通时间) 运作

... 针对 3V 及 3V 以下的输出电压？

... 在电源轨跟踪应用中？

- 当 V_{INL} 和 V_{INH} 采用单独的电源运作时

... 为什么 R_{fSET} 一般应连接至 V_{IN} 电源而不是 V_{INH} (图 49)？

... 什么时候 R_{fSET} 可以连接至 V_{INH} (图 47)？

对于图 45、图 46、图 47 和图 51 中给出的应用电路形式：请见图 3，了解 R_{fSET} 的最大推荐值与目标输出电压的函数关系，以及与这些 R_{fSET} 阻值相对应的最终满载开关频率。

另外，也可以将图 3 理解为针对给定的目标输出电压提供最低的推荐开关频率。表 1 汇总了支持某些常用输出电压的 R_{fSET} 标称阻值；建议采用市面上常见的具有 $\pm 100ppm/^{\circ}C$ (或更佳) 温度系数的 $\pm 5\%$ (或更佳) 容差电阻器。

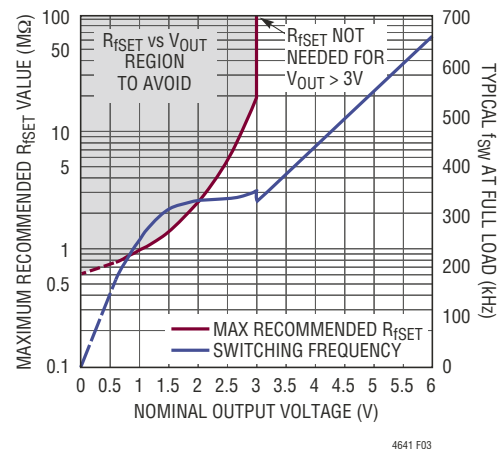


图 3：针对非电压跟踪应用的最大推荐 R_{fSET} (标称值)，以及最终的满负载工作开关频率与标称输出电压的关系

应用信息 — 电源特性

表 1：支持的 R_{fSET} 电阻器值与输出电压的关系 (针对非跟踪应用) — 以及最终的满负载开关频率 (比照图 45、图 46、图 47 和图 51 所示电路)

$V_{OUT(NOM)}$	R_{fSET} (M Ω) (最接近的 EIA 标准阻值)	f_{SW} (kHz)
0.6	0.787	175
0.7	0.825	200
0.8	0.887	215
0.9	0.931	235
1.0	1.00	255
1.2	1.13	285
1.5	1.43	315
1.8	2.00	325
2.0	2.55	330
2.5	5.76	335
大于 3.0	∞ (未用)	见图 2
3.3	∞ (未用)	360
5.0	∞ (未用)	550
6.0	∞ (未用)	660

在电源轨跟踪应用中，建议采用与输出电压斜坡下降期间需要调节的最低电压相对应的 R_{fSET} 值。例如：按照图 3，若需使 V_{OUT} 跟踪下降至 0.5V，则要求 R_{fSET} 不大于 750k Ω (标称值)。

假如需要较低的输出纹波电压和 / 或较低的输出电容，则允许使用低于图 3 和表 1 所示的 R_{fSET} 值。然而，应了解三项指导原则：

- I. 最小导通时间。确保 $I_{ION} < 93.3\mu A$ 。见 (1) 式和 (4) 式。
- II. 最小关断时间和压差操作。最小关断时间 $t_{OFF(MIN)}$ 是 LTM4641 完成下列任务所需的最短时间：接通其功率同步 MOSFET (M_{BOT})、触发控制环路的电流比较器、以及关断 M_{BOT} 。 V_{INH} 上的最小输入电压 (单位为伏特，在该电压条件下可以进行输出调节且仍能避免电压跌落) 由下式给出：

$$V_{IN(DROPOUT)} = V_{OUT} \cdot \left(1 + \frac{t_{OFF(MIN)}}{t_{ON}} \right) + R_{PS} \cdot I_{OUT} \quad (7)$$

式中：

- V_{OUT} 为标称输出电压 (单位：伏特)。
- $t_{OFF(MIN)}$ 为 M_{BOT} 在 M_{TOP} 被关断之后可处于导通状态的最小时长。对于保守型设计，可从“电特性表”中选用 300ns 的数值。
- t_{ON} 为功率控制 MOSFET (M_{TOP}) 的导通时间，其由流入 LTM4641 内部控制 IC 之 I_{ON} 引脚的电流来设置。
- R_{PS} 是模块功率级 (从 V_{INH} 至 V_{OUT}) 的串联电阻。对于 $V_{IN} \geq 6V$ ，该电阻小于 50m Ω ，即使在极限温度条件下 ($T_J \approx 125^\circ C$) 也不例外。对于 $V_{IN} < 6V$ ，由于 $INTV_{CC}$ 电压的下降以及 M_{TOP} 栅极驱动强化的对应减低，有效串联电阻增加。实际上，将模块的输出连接至负载的铜平面和 / 或导线中的印刷电路板 (PCB) 和 / 或电缆的电阻增加了 R_{PS} 的有效值。
- I_{OUT} 是 V_{OUT} 上的负载电流 (单位：安培)。

对于图 45、图 46 和图 47 所示的应用电路形式：用于避免在 $3V < V_{OUT} \leq 6V$ 条件下出现电压跌落的最小可容许 V_{INH} 工作电压示于图 4。图中的曲线是认识到以下两点的结果，其一是在确实出现压差时 $V_{IN(DROPOUT)} = V_{INH}$ (忽略 MSP 压降)，其二则是 (1) 式和 (2) 式产生了一个反映 t_{ON} 与 V_{INH} 之间函数关系的表达式。如果 DRV_{CC} 小于其 5.3V 的标称值 (例如：当 $V_{IN} < 6V$ 和 DRV_{CC} 偏置由 $INTV_{CC}$ 提供时)，则 M_{TOP} 在其导通时间里所得到的强化将不太完全。图 4 示出了在低线路输入电压条件下 DRV_{CC} 对 R_{PS} 的影响。

- III. 可达到的最大 f_{SW} 。对于给定的导通时间 (t_{ON} ，单位：秒)，可达到的最大开关工作频率 (单位 Hz) 可简单地由下式求得：

$$f_{MAX} = \frac{1}{t_{ON} + t_{OFF(MIN)}} \quad (8)$$

式中的 $t_{OFF(MIN)}$ 可采用 300ns 的保守值。

应用信息 — 电源特性

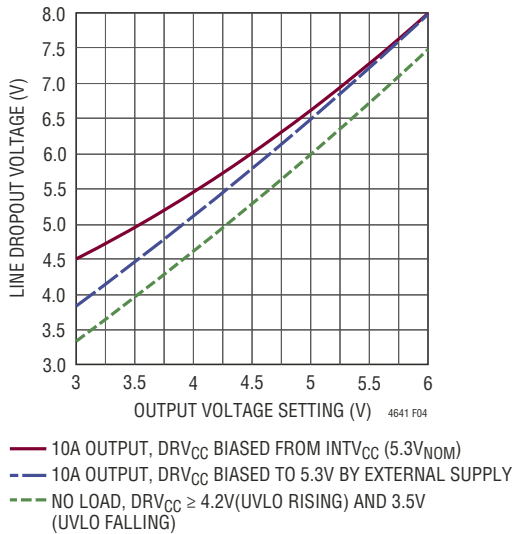


图 4：无负载及满负载时线路输入压差电压与输出电压的关系。
 图 45、图 46 和图 47 电路应用。R_{fSET} = 开路，R_{SET1A}、
 R_{SET1B}、R_{SET2} 值设定针对 V_{OUT} ≥ 3V 的情况。

鉴于 PFM 控制方案在瞬态负载上升期间增加开关频率（至高达 f_{MAX}）以保持调节作用，故设计指引是：将稳态工作频率 f_{SW} 设定为低于 f_{MAX}。此外，当 LTM4641 处于低于最小压差工作状态时，转换器的开关频率为 f_{MAX}。

最好是避免在小于最小压差情况下运作，因为控制环路将把 COMP 设定为高电平以使 M_{TOP} 达到尽可能高的占空比。如果输入电压在 COMP 已确定电平的情况下以一个足够高的转换速率“迅速抬升”，则控制环路有可能无法提供满意的抗电网扰动能力。

参考图 11 以把 LTM4641 的 UVLO 下降响应设定在高于计算得出的 V_{IN(DROPOUT)} 电压；当 V_{IN} < V_{IN(DROPOUT)} 时，这将禁止执行开关动作。系统设计师必须考虑电压纹波及输入电源和 V_{INH} 引脚之间的任何线路电压下降（还有电源中断 MOSFET，即 MSP [假如使用的话] 两端的电压降）。

设定输出电压；差分远端采样放大器

一个内置的差分远端采样放大器可在负载点 (POL) 上实现精准调节，并对系统的输出通路中的任何电压降进行补偿：LTM4641 的输出 DC 电压在整个电压、负载和温度范围内的总偏差优于 ±1.5%。

POL 和模块反馈检测引脚之间的基本反馈连接示于图 5。

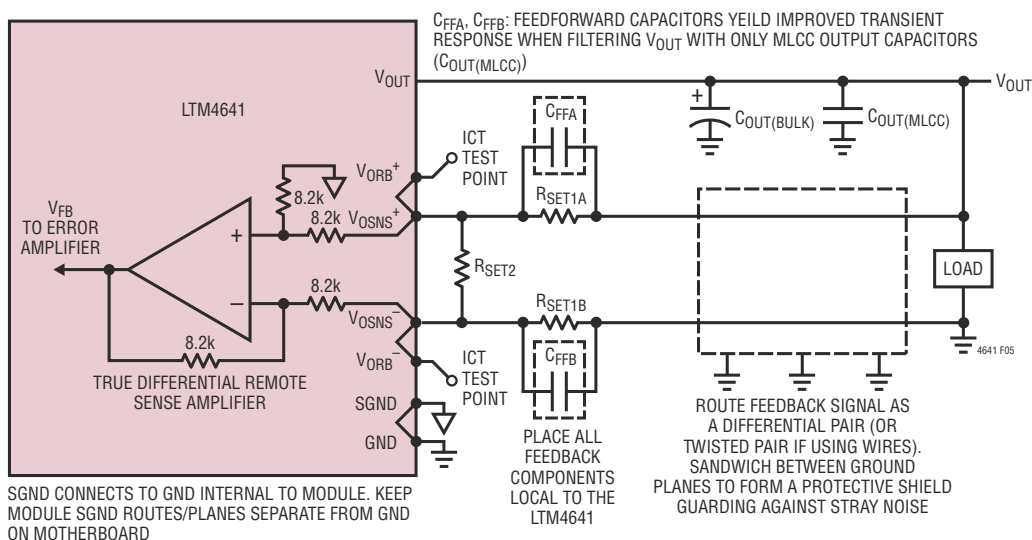


图 5：基本的反馈远端采样连接和方法；设定输出电压

应用信息 — 电源特性

POL 上的输出电压通过一个对称阻抗分压器网络进行差分检测。在图 1 和图 5 中，我们看到控制环路通过调节输出电压使得差分 V_{OSNS}^+ 至 V_{OSNS}^- 反馈信号电压为 TRACK/SS 引脚电压和稳压器标称带隙电压 (600mV) 两者当中较低的那个。该对称阻抗分压器网络中的电阻器接法和数值设定了输出电压。

远端采样引脚 (V_{OSNS}^+ 、 V_{OSNS}^-) 在模块内部具有至回读引脚 (V_{ORB}^+ 、 V_{ORB}^-) 的备用连接线。回读引脚提供了一种在母板 ICT (电路在线测试) 期间查验反馈信号连接完整性的方法。在输入电压上电之前查验至输出电压的反馈信号连接的完整性，其重要性不可低估。例如，若一个或两个反馈引脚由于制造装配缺陷的原因处于悬空状态，或者远端采样引脚相互短接，那么控制环路和过压检测器电路将对实际的输出过压情况一无所知。折衷的反馈连接会产生非常现实的危险：(1) 由于缺少负反馈，因此控制环路使 M_{TOP} 以尽可能高的占空比处于导通状态；(2) LTM4641 的保护电路对任何问题都无所察觉。在生产环境中，当代的 ICT 能够轻松发现此类填充或装配误差；而在实验室或原型设计环境中，欧姆计可以完成这项工作。

对于许多同时采用了 MLCC 和大容量 (低 ESR 钽或聚合物) 输出电容器的应用而言，负责将 POL 的电压反馈至模块的对称阻抗分压器网络只需采用电阻器 R_{SET1A} 和 R_{SET1B} 构成 (针对 $1.2V_{OUT}$ 或更低的输出电压)。对于超过 $1.2V_{OUT}$ 的输出电压，必须接入 R_{SET2} 。 R_{SET1A} 和 R_{SET1B} 应始终具有相同的标称阻值。当分别把标称值相等的前馈电容器 C_{FFA} 和 C_{FFB} 与 R_{SET1A} 和 R_{SET1B} 进行了电并联安装时，只采用 MLCC 输出电容器的应用 (见下页上的“输出电容器和环路稳定性”) 将表现出改善的瞬态响应。

建议 R_{SET1A} 、 R_{SET1B} 和 R_{SET2} 采用 0.1% 容差 (或更好) 的电阻器 (具有适合 PCB 工作温度范围的电阻温度系数)，以确保由电阻值偏差引起的输出电压误差可为应用所接受。具 $\pm 25\text{ppm}/^\circ\text{C}$ 及更佳 T.C.R. 的 SMT 电阻器在市场上很容易购得。

对于低于或等于 $1.2V_{OUT}$ 的输出电压设定值，不需要 R_{SET2} ，而 R_{SET1A} 和 R_{SET1B} 由下式给出：

$$R_{SET1A} = R_{SET1B} = \left(\frac{V_{OUT}}{0.6V} - 1 \right) \cdot 8.2\text{k}\Omega \quad (9)$$

对于高于 $1.2V_{OUT}$ 的输出电压，应将 R_{SET1A} (和 R_{SET1B}) 设定为等于 $8.2\text{k}\Omega$ (如果 $8.2\text{k}\Omega$ 对于用户来说是一个不方便的阻值，则可设定为一个较小的阻值)，于是 R_{SET2} 由下式得出：

$$R_{SET2} = \frac{2 \cdot R_{SET1A}}{\frac{V_{OUT}}{0.6} - \frac{R_{SET1A}}{8.2\text{k}\Omega} - 1} \quad (10)$$

对于 R_{SET1A} (和 R_{SET1B})，始终允许选择一个小于 (9) 式计算值的阻值，然后利用 (10) 式计算一个有效的 R_{SET2} 阻值，只要 R_{SET1A} 和 R_{SET1B} 是专为承受较高的功率耗散而设计即可。

当 V_{OUT} 处于调节状态时， V_{OSNS}^+ 和 V_{OSNS}^- 上的电压分别由下面的公式给出：

$$V_{VOSNS}^+ = \left(\frac{0.6V}{(8.2\text{k}\Omega \parallel R_{SET1A} \parallel R_{SET2})} + \frac{\Delta V_{GND}}{R_{SET1A}} \right) \cdot (R_{SET1A} \parallel 16.4\text{k}\Omega) \quad (11)$$

和

$$V_{VOSNS}^- = V_{VOSNS}^+ - 0.6V \quad (12)$$

ΔV_{GND} 是 POL 上的地与 LTM4641 的 SGND 引脚之间的电压降 (单位：伏特)。该电压降通常完全是输出通路中的 $I \cdot R$ 压降的结果，当吸收最大的负载电流时，该电压降达到最大：

$$\Delta V_{GND} = V_{GND(POL)} - V_{SGND(LTM4641)} \quad (13)$$

应用信息 —— 电源特性

在确定了 R_{SET1A} 、 R_{SET1B} 和 R_{SET2} 后，利用下式再次核对输出电压设定值：

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_{SET1A}}{8.2k\Omega} + \frac{2 \cdot R_{SET1A}}{R_{SET2}} \right) \quad (14)$$

针对常见输出电压的一些 R_{SET1A} 、 R_{SET1B} 和 R_{SET2} 推荐阻值列于表 2。

表 2：针对某些常见输出电压的 R_{SET1A} 、 R_{SET1B} 和 R_{SET2} 推荐阻值 (比照图 5 的反馈连接)。

V_{OUT}	R_{SET1A} , R_{SET1B}	R_{SET2}
0.6V	0 Ω	∞ (未用)
0.7V	1.37k Ω	∞ (未用)
0.8V	2.74k Ω	∞ (未用)
0.9V	4.12k Ω	∞ (未用)
1.0V	5.49k Ω	∞ (未用)
1.2V	8.2k Ω	∞ (未用)
1.5V	8.2k Ω	33.2k Ω
1.8V	8.2k Ω	16.5k Ω
2.0V	8.2k Ω	12.4k Ω
2.5V	8.2k Ω	7.5k Ω
3.3V	8.2k Ω	4.7k Ω
5.0V	8.2k Ω	2.61k Ω
6.0V	8.2k Ω	2.05k Ω

有关下列主题的详细讨论，请见附录 D：

- 采用一个对称电阻器网络的基本原理是什么？
- 如果我无法将差分采样反馈线用 GND 加以屏蔽，应该怎么做？(我预计在反馈信号中存在差模噪声？)
- 如果模块和负载相隔很大的距离 (约 50cm 或更大) 或负载电流流过一个电缆组件或电源连接器，我应该怎么做？(我预计在反馈信号中存在共模噪声？)

输入电容器

LTM4641 模块应连接至一个低 AC 阻抗的 DC 输出电压源。必须在外部提供 MLCC 输入旁路电容器，并尽可能地靠近模块 (见图 43)。如果未采用外部 MOSFET MSP

(图 45)，则应把 2 个 10 μ F 或 4 个 4.7 μ F 陶瓷电容器直接连接在 V_{INH} 和 GND 引脚之间。如果采用了 MSP (图 46、图 47 和图 49)，则 MSP 必须布设在尽可能靠近 LTM4641 V_{INH} 引脚的地方，而且应将 2 个 10 μ F 或 4 个 4.7 μ F 陶瓷电容器直接电连接在 MSP 的漏极和 GND 之间 (见图 44)。可采用一个 47 μ F 至 100 μ F 的表面贴装型大容量电容器对输入电源旁路提供补充，并能在滤除功率级的纹波电流方面分担任何局部陶瓷电容器的工作负荷。倘若采用低阻抗电源平面以使 V_{IN} 靠近模块，则输入源阻抗将足够低，这样大容量电容器将不再需要。当布设仅采用 MLCC (超低 ESR 电容) 进行旁路的长输入引线或走线 (低 ESR 电感) 而形成一个欠阻尼 LC 谐振回路时，需要一个局部大容量输入电容器。

若忽略电感器峰至峰电流纹波，则输入电容器的 RMS 电流可按下式估算：

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta} \cdot \sqrt{D \cdot (1-D)} \quad (15)$$

式中的 η 为 LTM4641 模块的电源转换效率，D 为 M_{TOP} 的占空比导通时间。大容量电容器可以是一个开关电源额定型铝电解电容器或聚合物电容器。

对于降压转换器， M_{TOP} 的开关占空比可按下式估算：

$$D = \frac{V_{OUT}}{V_{IN}} \quad (16)$$

输出电容器和环路稳定性 / 环路补偿

电流模式恒定导通时间架构可实现非常高的输入至输出降压比和引人注目的瞬态响应。另外，它还在过流情况下实现了逐周期快速电流限制和折返电流限制。LTM4641 采取内部补偿方式，以在所有的操作条件下均实现稳定性。

必须选择具有足够低有效串联电阻 (ESR) 的输出电容器 $C_{OUT(BULK)}$ 和 $C_{OUT(MLCC)}$ ，以满足输出电压纹波要求并为负载提供局部旁路。虽然 LTM4641 可提供快速瞬态响

应用信息 —— 电源特性

应，但 POL 上的输出电压依赖于存储在陶瓷电容器 $C_{OUT(MLCC)}$ 储电器中的就近电荷，以分别最大限度地减小高 di/dt 瞬态负载上升和下降的最初几微秒时间里的电压下降和过冲。如果采用 $C_{OUT(BULK)}$ ，则其可由低 ESR 钽电容器或低 ESR 聚合物电容器构成；这些电容器可充当一个局部储电器，以在负载瞬变过程中为 MLCC 补充电荷。也可以只使用 $C_{OUT(MLCC)}$ ，不过，此时应在远端采样反馈通路中安装使用前馈电容器 C_{FF} ，以获得优化的瞬态响应（见图 5 的反馈连接）。

$C_{OUT(MLCC)}$ 陶瓷电容器至少应是 X5R 型材料。当 PCB 工作温度不超过 85°C 和 125°C 时，建议分别采用 X5R 型和 X7R 型 MLCC。在业界，这两种材料均以其各自的工作温度范围内具有相对较低的电容变化 ($\pm 15\%$) 而著名。然而，X5R 和 X7R MLCC 在施加 DC 电压时确实呈现出显著的电容损失，而且容易遭受老化效应的影响，在所有的系统设计中必须对此加以考虑。详情可查阅电容器制造商提供的技术规格。

典型的输出电容范围介于 $200\mu\text{F}$ 和 $800\mu\text{F}$ 之间。如需进一步抑制输出纹波（或者动态负载或电压瞬变期间的输出电压偏差），则系统设计师在决定是否需要额外的输出滤波时应谨慎从事。

在表 9 中，就各种不同工作条件下的输出电容器选择提供了指引。该表针对瞬态负载阶跃性能优化了总的有效 ESR 和总的体电容。考虑了稳定性标准。如果需要，可使用凌力尔特的 LTpowerCAD™ 设计工具进行瞬态仿真和稳定性分析。

脉冲跳跃模式与强制连续模式

在那些非常希望于轻负载条件下实现高 DC/DC 转换效率的应用中（例如：输入电源为电池时），应采用脉冲跳跃模式操作。脉冲跳跃模式操作可防止功率从输出电容器流至输入电源。不过需要了解的是，由于 M_{BOT} 在轻负载时最终执行的是异步操作，因此和工作于强制连续模式相比，采用脉冲跳跃模式的应用有可能需要额外的输入电容和 / 或一个较高的 OV_{PGM} 设定值。

脉冲跳跃模式通过把 FCB 连接至 $INTV_{CC}$ 来起动。强制连续模式则是通过将 FCB 连接至 SGND 来起动。

必需意识到，在脉冲跳跃模式中及超轻负载下（比如：低于 20mA 输出），由于以一个较慢的速率进行电荷泵浦（旨在节能），因此 V_{ING} 电压有可能表现为锯齿波形。

有关脉冲跳跃模式工作原理的更多信息请见附录 E。

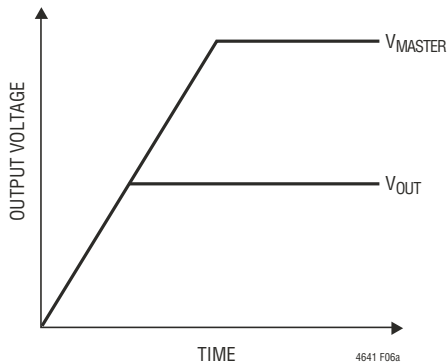
软起动、电源轨跟踪和预偏置启动

TRACK/SS 引脚可用于对 LTM4641 稳压器的输出进行软起动，或使 LTM4641 的输出电压以“重合”或“比例制”的方式跟踪另一个电源轨。当 RUN 或 HYST 为低电平时，TRACK/SS 引脚放电。当 RUN 或 HYST 被释放时，TRACK/SS 提供 $1\mu\text{A}$ 的电流。

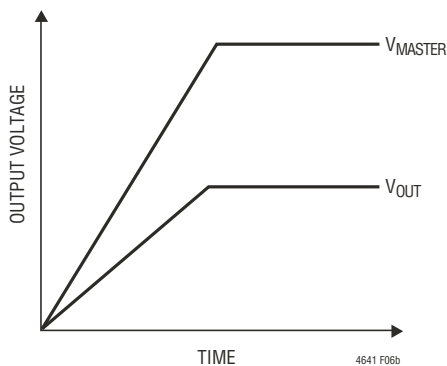
当在该引脚上施加一个软起动电容器 C_{SS} 时，电流源负责产生每 nF 电容 0.6ms 的输出电压接通时间。功率级为高阻抗 (M_{TOP} 和 M_{BOT} 关断)，直到 TRACK/SS 引脚电压超过 V_{FB} （远端采样差分放大器的输出电压）为止。这允许在预偏置输出电压条件下执行上电操作，而不会从输出电容器吸收电流。当 TRACK/SS 超过控制 IC 的 600mV 带隙电压时， V_{FB} 被调节在 600mV 且 V_{OUT} 达到其标称输出电压。

应用信息 —— 电源特性

图 6 示出了 LTM4641 的输出 (V_{OUT}) 分别以“重合”和“比例制”的方式跟踪一个主电源轨 (V_{MASTER}) 的理想化输出电压波形。



(6a) 重合跟踪



(6b) 比例制跟踪

图 6：两种不同的输出电压跟踪模式

如需针对重合或比例制跟踪来配置 LTM4641，则按照与非跟踪型应用相同的方式开始设计：

- (1) 确定适合于最终的“满幅” (FS) 输出电压的 R_{SET1A} 、 R_{SET1B} 和 R_{SET2} 阻值。
- (2) 确定保证输出电压斜坡下降至期望值所需的 R_{fSET} 电阻器。例如：若需要 V_{OUT} 在跟踪主电源轨的同时斜坡下降至 0.8V，则从表 1 获知 R_{fSET} 的推荐值为 887k Ω 左右。如果不需要斜坡下降跟踪，则可根据表 1 (或图 3) 及 LTM4641 生成之电源轨的 FS 输出电压来选择 R_{fSET} 。

- (3) 以与非跟踪型应用相同的方式为设计选择输出电容器和输入电容器。

为达到重合式电源轨跟踪要求，需认识到：当主电源轨的输出电压达到跟踪电源轨的 FS 电压时，LTM4641 (从电源轨) 的 TRACK/SS 引脚必需为 600mV。这可以通过以下方法来满足：使用一个由 R_{TAC} 和 R_{TBC} 构成的电阻分压器网络，将 V_{OUT_MASTER} 连接至 LTM4641 (从电源轨) 的 TRACK/SS 引脚，分压网络的低电平端接至 LTM4641 (从电源轨) 的 SGND。在图 7 和图 8 中，U1 产生一个主电源轨，U2 产生一个跟随 U1 之输出的重合跟踪电源轨。选择适当的 R_{TAC} 和 R_{TBC} 阻值以使：

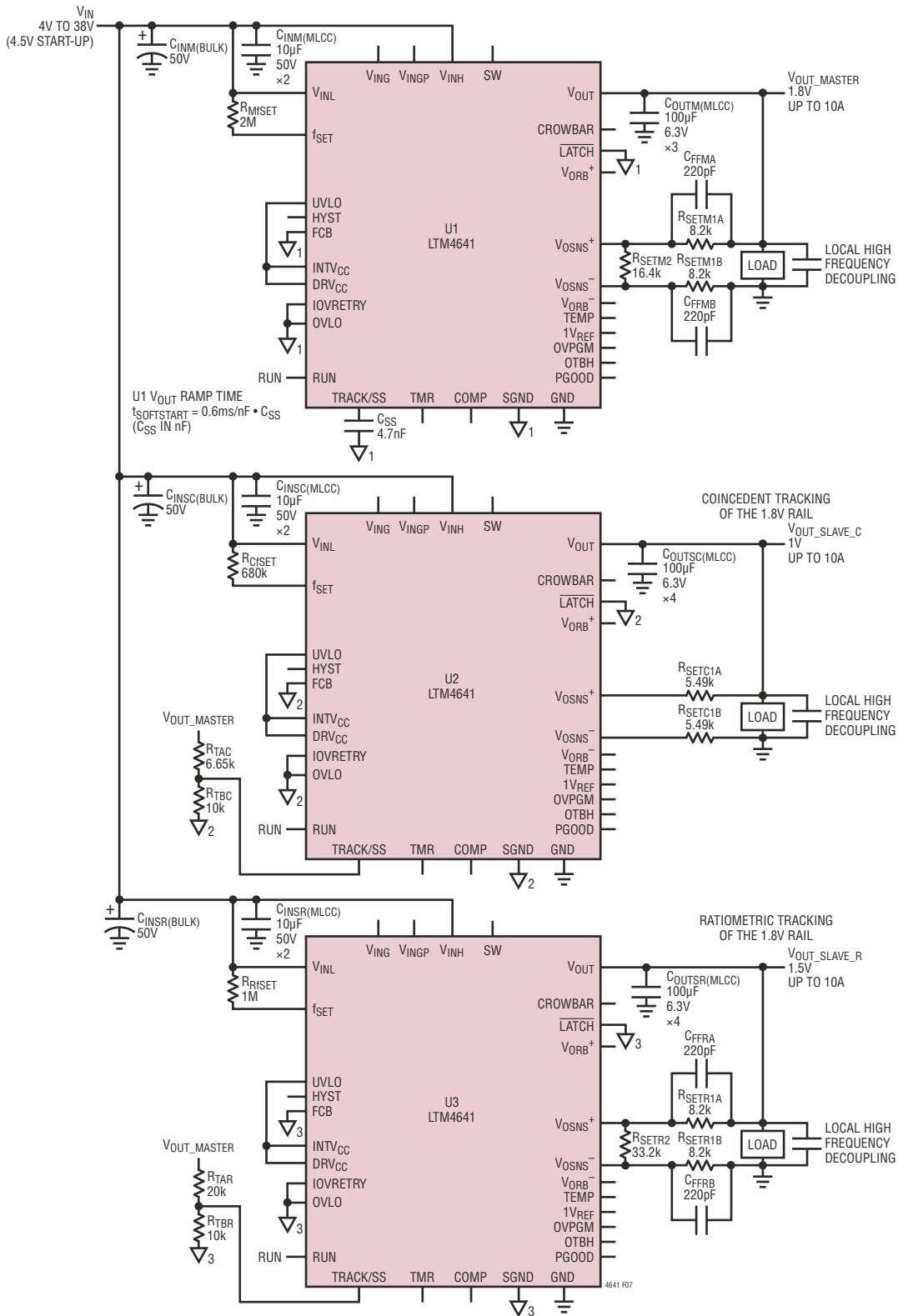
$$R_{TAC} = \left(\frac{V_{OUT_SLAVE_C (FS \text{ OUTPUT})}}{0.6V} - 1 \right) \cdot R_{TBC} \quad (17)$$

在图 7 的示例电路中，由 U1 产生的主电源轨输出电压为 1.8V。重合跟踪电源轨由 U2 产生，并具有 1V 的标称满幅输出电压。所确定的 R_{TAC} 和 R_{TBC} 值应使得：当 U1 的输出达到 1V 时，U2 的 TRACK/SS 引脚达到约 600mV；将 R_{TBC} 选为 10k Ω 时，得出 $R_{TAC} = (1V/0.6V - 1) \cdot 10k\Omega$ ，即大约 6.65k Ω 。对于这项任务，通常选择 10k 或更小的电阻器阻值，以使由 TRACK/SS 上的 1 μ A 电流源所引起的 R_{TAC}/R_{TBC} 网络中的电压失调误差足够小。

为达到比例制电源轨跟踪要求，需认识到：当主电源轨的输出电压达到其最终的满幅值时，LTM4641 (从电源轨) 的 TRACK/SS 引脚必需为 600mV。这可以通过以下方法来满足：使用一个由 R_{TAC} 和 R_{TBC} 构成的电阻分压器网络，将 V_{OUT_MASTER} 连接至 LTM4641 (从电源轨) 的 TRACK/SS 引脚，分压网络的低电平端接至 LTM4641 (从电源轨) 的 SGND。在图 7 和图 8 中，U3 产生了一个跟随 U1 之输出的比例制跟踪电源轨。选择适当的 R_{TAR} 和 R_{TBR} 的阻值以使：

$$R_{TAR} = \left(\frac{V_{OUT_MASTER (FS_OUTPUT)}}{0.6V} - 1 \right) \cdot R_{TBR} \quad (18)$$

应用信息 — 电源特性



U1, U2 AND U3 SGND ($\nabla_1, \nabla_2, \nabla_3$) CONNECT TO GND INTERNAL TO THEIR RESPECTIVE MODULES. KEEP SGND ROUTES/PLANES OF MODULES SEPARATE FROM EACH OTHER AND FROM GND ON MOTHERBOARD

图 7 : LTM4641 执行“重合”及“比例制”电源轨跟踪的实例 (比照图 8 所示波形)

应用信息 —— 电源特性

在图 7 的实例电路中，由 U1 产生的主电源轨输出电压 1.8V。比例制跟踪电源轨由 U3 产生，并具有 1.5V 的满幅输出电压。所确定的 R_{TAR} 和 R_{TBR} 值应使得：当 U1 的输出达到其终值 (1.8V) 时，U3 的 TRACK/SS 引脚达到约 600mV：将 R_{TBR} 选为 10k Ω 时，得出 $R_{TAR} = (1.8V/0.6V - 1) \cdot 10k\Omega$ ，即大约 20k Ω 。对于这项任务，通常选择 10k 或更小的电阻器阻值，以使由 TRACK/SS 上的 1 μ A 电流源所引起的误差足够小。

图 8 示出了按图 7 电路配置之模块 (在 V_{OUT_MASTER} 上有 6 Ω 负载，而在 $V_{OUT_SLAVE_C}$ 和 $V_{OUT_SLAVE_R}$ 输出上没有负载) 的输出电压波形的示波器截屏。

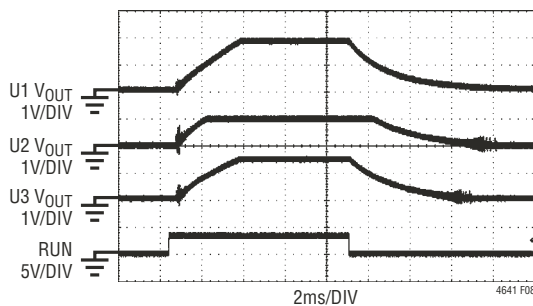


图 8：U1、U2 和 U3 的输出电压波形 (比照图 7 所示电路)

对于不需要跟踪或排序的应用，建议在 TRACK/SS 上施加至少 100pF 的电容，这对应于大约 60 μ s 的输出电压启动上升时间。产生的软启动过程将限制启动输入浪涌电流和输出电压过冲。

INTV_{CC} 和 DRV_{CC}

LTM4641 模块内部具有一个 5.3V 低压差稳压器，其输入通过一个肖特基二极管从低电流输入电压偏置引脚 V_{INL} 馈送。作为输出的 INTV_{CC} 用于给控制和内务处理电路以及 MOSFET 驱动器供电，而且将在 V_{INL} 上存在偏置时立即启动和运行。DRV_{CC} 是 MOSFET 驱动器电路的电源输入引脚。在大多数场合中，将 INTV_{CC} 连接至 DRV_{CC}。INTV_{CC}

稳压器能连续提供高达 30mA 的电流，这足以以为 DRV_{CC} 供电，即使在 LTM4641 的最高推荐开关频率下也不例外 (6V_{OUT} 条件)。

在高输入电压条件下，LDO 中的功率损失会相当大，其由下式给出：

$$P_{LOSS(INTV_{CC_LDO})} = (V_{INL} - 5.3V) \cdot (5mA + I_{DRV_{CC}}) \quad (19)$$

当一个大约 5V 至 6V 的电源轨通过一个肖特基二极管连接至 INTV_{CC}/DRV_{CC} 引脚时 (如图 51 中的电路所示)，该功率损失实际上可以消除。这是因为 LDO 只能朝着向上的方向牵拉 INTV_{CC} 的电压，这就是说，当 INTV_{CC} 超过 LDO 控制环路的稳压设定点时，串联传输元件关断。图 52 至 55 中的红外热像示出了通过采用这种方法使封装表面温度降低了最长达 5 $^{\circ}$ C。当 INTV_{CC}/DRV_{CC} 由外部辅助电源轨 (或 V_{OUT}) 供电时，需在 V_{INL} 和 V_{INL} 之间以及 INTV_{CC}/DRV_{CC} 和 V_{INL} 之间提供一条二极管“或”通路，对此重要性应予注意。这可确保正确的 MOSFET 驱动器工作特性，而与 V_{INL} 相对于 V_{AUX} 的消失 / 出现无关 (在电源轨斜坡上升 / 斜坡下降的任意组合或序列中)。位于 LTM4641 内部负责从 V_{INL} 给 LDO 馈电的串联连接肖特基二极管确保了正确的 MOSFET 驱动器和内部逻辑电路的工作特性，即使在 V_{INL} 快速放电和恢复的情况下亦是如此。

一个负责监视 DRV_{CC} 电压的内务处理电路在 DRV_{CC} 超过 4.05V 之前禁止执行开关动作。一旦开关动作开始，则允许 DRV_{CC} 在开关动作被禁止之前下降至 3.35V。DRV_{CC} 电压监视器具有抗干扰特性，如图 12 所示。

DRV_{CC} 电流与开关频率成比例。对于具有极快输出电压启动的应用 (例如：TRACK/SS 上的 $C_{SS} < 100pF$ ，或对接通时间 $< 60\mu s$ 的非常快电压轨进行轨跟踪)，可以想像，开关频率在启动时或许会接近 f_{MAX} ，不过持续时间很短暂 (见 (8) 式)。当在此类应用中采用 INTV_{CC} 给 DRV_{CC} 施加偏置时，INTV_{CC} 有可能需要额外的旁路电容以安全度过

应用信息 —— 电源特性

DRV_{CC} 上的合成电流浪涌。INTV_{CC} 可利用高达 4.7 μ F (\pm 20% 容差) 的外部去耦电容进行旁路。

1V_{REF}

LTM4641 内部的一个内务处理 IC 可产生一个 $1V \pm 1.5\%$ 的基准电压。该电压基准的产生独立于控制 IC 的 600mV 带隙电压。1V_{REF} 应仅用于改变快速 OOV 比较器的 OV_{PGM} 门限编程电压 (见“快速输出过压比较器门限”部分) 或借助一个具超高电阻 (在 250°C 时为 470k Ω , B 值 < 5000K) 的 NTC 来实现一个辅助过热检测器, 采用图 47 所示的方式。建议不要给 1V_{REF} 施加超过 $\pm 100\mu$ A 的负载。

1V_{REF} 必须在启动时快速确立以对 OV_{PGM} 施加正确的偏置, 所以不应将外部电容加至该引脚。为尽量减小对于 OV_{PGM} 电压的扰动, 建议不要进行 1V_{REF} 的动态阶跃加载。图 9 示出了 1V_{REF} 对于一个具 100A/s 转换速率的 0 μ A 至 100 μ A 阶跃负载的阶跃响应, 以及对于 OV_{PGM} 电压波形的最终影响。

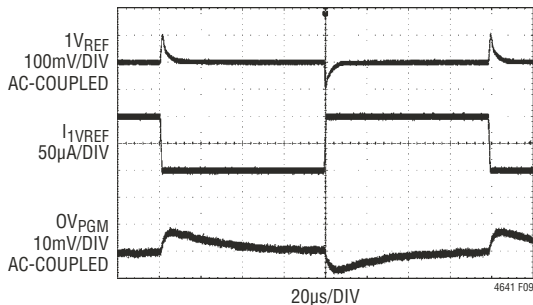


图 9：1V_{REF} 对于以 100A/s 速率施加的 0 μ A \leftrightarrow 100 μ A 负载阶跃的响应, 以及 OV_{PGM} 的扰动和恢复。图 43 所示电路。不要随意地给 1V_{REF} 加载

TEMP、OTBH 和过热保护

如在图 1 中所见, 一个 1V_{REF} 和 SGND 之间的电阻器-NTC-分压器网络产生了 TEMP, 即模拟温度指示器引脚。该引脚的电平在 25°C 及更低温度下为 0.98V 左右, 而在 125°C 时则为大约 585mV。结温、NTC 电阻和 TEMP 电压之间的关系曲线图见图 10。

另外, TEMP 引脚还间接地连接至一个比较器输入, 该比较器的输出能将 HYST 拉至低电平以禁止开关动作。如果 TEMP 降至低于 438mV (对应于大约 147°C 的结温), 则开关动作被禁止。如果 OTBH 在 TEMP 降至 438mV 以下时为逻辑低电平, 则会触发锁断过热事件。在“启动 / 停机”部分详细说明了出现锁断事件之后如何重启。倘若 OTBH 在 TEMP 降至 438mV 以下时开路, 则会触发非闭锁过热事件: 开关动作可在器件冷却且 TEMP 引脚升高至高于 514mV (对应于大约 136°C 的结温) 时恢复。

LTM4641 的过热保护功能用于在短暂过载情况下保护器件。应了解: LTM4641 的额定节温为 125°C (绝对最大值), 当过热保护功能电路运行时表明结温超过了 125°C。在规定的最大工作结温条件下连续运作有可能损害器件的可靠性。

通过把 TEMP 连接至 1V_{REF} 可停用过热保护电路。借助适当的线性电路分析, 可采用图 10 和图 62 (附录 A) 中的信息来改变过热起始和恢复门限。如果需要的话, 可以提高或降低这些门限, 前者通过在 TEMP 和 1V_{REF} 之间加设一个电阻器来实现, 而后者则通过在 TEMP 和 SGND 之间施加一个电阻器来实现。过热比较器包含内置的滤波处理电路, 从而产生了如图 12 所示的抗干扰特性。

应用信息 —— 输入保护特性

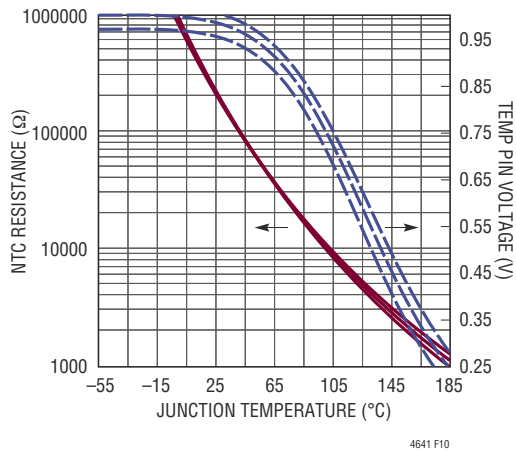


图 10：NTC 电阻与结温和最终 TEMP 电压的关系。示出了标称值和计算极限值的曲线

输入监视引脚：UVLO、IOVRETRY、OVLO

UVLO 引脚信号直接馈入一个比较器的反相输入端，其跳变门限为 0.5V。UVLO 引脚的工作特性是非闭锁故障的一个实例：当 UVLO 引脚电平降至 0.5V 以下时，HYST 引脚被拉至低电平且开关动作被禁止；当 UVLO 引脚电平超过 0.5V 时，HYST 引脚变至逻辑高电平且可恢复开关动作。IOVRETRY 和 OVLO 引脚信号均直接馈入比较器的同相输入端，其跳变门限为 0.5V。IOVRETRY 引脚的工作特性也是非闭锁故障引脚的一个例子：当 IOVRETRY 引脚电平超过 0.5V 时，HYST 引脚被拉至低电平且开关动作被禁止；当 IOVRETRY 引脚电平降至 0.5V 以下时，可恢复开关动作。OVLO 引脚的工作特性是锁断故障引脚的一个实例：当 OVLO 引脚电平超过 0.5V 时，HYST 引脚被拉至低电平且开关动作被禁止；当 OVLO 随后降至低于 0.5V 时，HYST 引脚保持低电平闭锁状态，开关动作将直到锁存器复位才会恢复。出现锁断事件之后如何重启在“启动 / 停机”部分进行详细说明。

这三个引脚为调整 LTM4641 的某些工作特性赋予了更多的灵活性。UVLO 引脚输入主要用于设定定制的 UVLO 上升和 UVLO 下降门限，并利用至 HYST 引脚的高阻抗连接来获得迟滞。有的时候，LTM4641 默认的 UVLO 上升和 UVLO 下降门限 ($4.5V_{IN}$ 上升 [最大值] 和 $4V_{IN}$ 下降 [最大

值]) 并不合适。例如：运用定制的 UVLO 设定值以在进入可能小于最小压差的工作区之前禁止开关动作会很方便 (图 51)。如果存在输入电压下降的问题，则或许期望设定一个非常大的 UVLO 迟滞。当采用一个辅助电源轨给 V_{INL} 施加偏置时，强烈建议定制 UVLO 以监视向 V_{INH} 馈电的电源 (图 49)。

另外，UVLO 引脚输入也可用于如图 47 所示的新颖电路解决方案：以检测 MSP 中的过热事件 (利用一个靠近电源中断 MOSFET [MSP] 的外部 NTC 进行检测)；并通过禁止开关动作和关断 MSP (直到 MOSFET 恢复正常温度为止) 来对 MSP 过热做出响应。

IOVRETRY 用于设定输入电压 (V_{IN}) 门限，一旦其门限被超过，开关动作会被禁止，但不是锁断。OVLO 也用于设定输入电压 (V_{IN}) 门限，不同的是 OVLO 设定的门限被超过后开关动作会被锁断。如同 UVLO 引脚一样，IOVRETRY 和 OVLO 引脚亦可以多种方式使用。

参阅附录 A 可更为详细地了解 UVLO/IOVRETRY/OVLO 引脚的功能。

把 V_{IN} 连接至 UVLO、HYST、IOVRETRY 和 OVLO 之组件的最常见布局示于图 11。

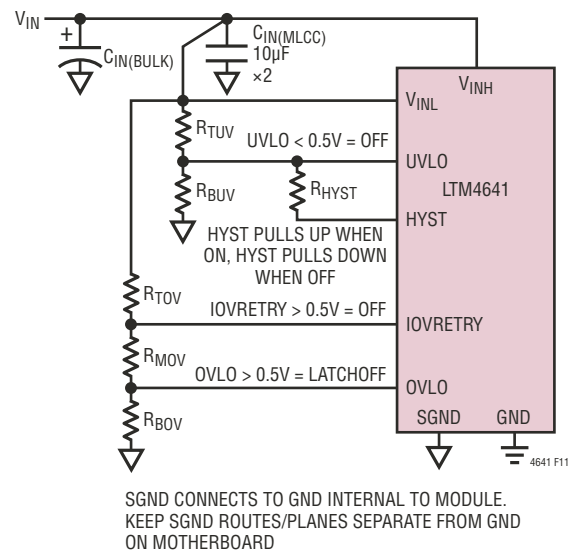


图 11：设定 LTM4641 的定制 UVLO 上升和 UVLO 下降门限、非闭锁输入过压门限、以及闭锁输入过压门限

应用信息 — 输入保护特性

需要预先定义的变量如下：

- V_{SU} ： V_{IN} 启动电压 (单位：伏特)。这是定制的 UVLO 上升电压。
- V_{SD} ： V_{IN} 停机电压 (单位：伏特)。这是定制的 UVLO 下降电压。
- V_{HYST} ：当开关动作在进行之中且刚好在输入电压 (V_{IN}) 降至低于 V_{SD} 之前时，HYST 引脚上的电压值 (单位：伏特)。
- R_{HYST} ：迟滞设定电阻器。若使用，则建议 R_{HYST} 取 $1M\Omega$ 或更大的阻值，这样外部负载对 HYST 电压所产生的影响便可忽略不计。
- V_{OV} ：高于该输入电压将发生锁断输入过压事件。
- V_{RT} ：高于该输入电压将发生非闭锁输入过压事件。

接着，由下式得出 R_{TUV} 和 R_{BUV} ：

$$R_{TUV} = \frac{V_{SU} - V_{SD}}{V_{HYST}} \cdot R_{HYST} \quad (20)$$

和

$$R_{BUV} = \frac{UV_{OV_{TH}}}{\frac{V_{SU} - UV_{OV_{TH}}}{R_{TUV}} - \frac{UV_{OV_{TH}}}{R_{HYST}}} \quad (21)$$

根据“电特性”表， $UV_{OV_{TH}}$ 的标称值为 0.5V。需要对上面公式中所使用的 V_{HYST} 数值做更为细致的考虑。审查图 1 并评估安放了 LTM4641 之特定应用的系统细节。从“电特性”表可知，当 $V_{INL} \geq 6V$ 时 $INTV_{CC} = 5.3V$ ；而且我们发现，当开关动作进行时 HYST 引脚上的电压为 $V_{HYST}(SWITCHING_ON)$ (标称值为 5.1V)。然而应注意到，假如 RUN 引脚被 3.3V 逻辑电路驱动至高电平，则 V_{HYST} 将比 3.3V 高出一个肖特基二极管正向压降，在该场合中 V_{HYST} 将为 3.6V。如果 V_{SD} 定为低于 $6V_{IN}$ ，则必须考虑到： V_{HYST} 的上拉电压 $INTV_{CC}$ 将随着 V_{INL} 而下降。例如：当 $V_{INL} = 4.5V$ 输入时， $INTV_{CC}$ 的标称值为 4.3V

($V_{INTV_{CC}}(LOWLINE)$)，而且可推断 (在该情形下) V_{HYST} 将更接近于 4.1V (当 RUN 浮置时)。

由于 HYST 具有中等偏弱的上拉强度 (通过 $10k\Omega$ 上拉至 $INTV_{CC}$)，且希望 HYST 信号的任何加载对 HYST 逻辑高输出电平的影响极小 (< 约 50mV)，因而最好在 HYST 和 UVLO 之间采用高阻抗 (约 $1M\Omega$) 迟滞设定电阻器 (当期望采用定制 UVLO 设定值时)。

定制 UVLO 启动和停机输入电压设定值可利用下式复核：

$$V_{SU} = UV_{OV_{TH}} \cdot \left(\frac{R_{TUV}}{R_{BUV} \parallel R_{HYST}} + 1 \right) \quad (22)$$

$$V_{SD} = V_{SU} - \frac{V_{HYST}}{R_{HYST}} \cdot R_{TUV} \quad (23)$$

如欲设定输入过压 (闭锁和非闭锁) 门限，则首先选择 I_{DIV} 的大小，即 $R_{TOV}/R_{MOV}/R_{BOV}$ 电阻分压器串在超高线路电压条件下连续吸收的电流。 $10\mu A$ 至 $20\mu A$ 是通常选择的电流值。

于是，分压器串的总电阻由下式得出：

$$R_{TOT} = \frac{V_{OV}}{I_{DIV}} \quad (24)$$

接着，利用下式求出输入过压分压器中的电阻器阻值：

$$R_{BOV} = \frac{R_{TOT} \cdot UV_{OV_{TH}}}{V_{OV}}, \quad (25)$$

$$R_{MOV} = UV_{OV_{TH}} \cdot R_{TOT} \cdot \left(\frac{1}{V_{RT}} - \frac{1}{V_{OV}} \right), \quad (26)$$

$$R_{TOV} = R_{TOT} - R_M - R_B \quad (27)$$

用户有可能会尝试重新整理这些公式以首先使 R_{TOV} 的值固定，并随后计算 R_{MOV} 和 R_{BOV} 。然而，(通常) 由于超高线路输入电压至这些具 0.5V 左右门限之引脚的大分压比，在先行固定了 R_{TOV} 的阻值之后将 R_{MOV} 和 R_{BOV} 取整

应用信息 — 输入保护特性

为最接近的 EIA 标准阻值，常常会显著改变一个或全部两个参考于 V_{IN} 的过压门限。更为有效的做法是：按照所示的顺序完成 (24) 式至 (27) 式的计算，并采取迭代法 (如果有必要) 以逐步逼近并找到合适的 (EIA 标准) 电阻器阻值。

锁断输入过压门限可利用下式复核：

$$V_{OV} = UV_{OVTH} \cdot \left(\frac{R_{TOV} + R_{MOV}}{R_{BOV}} + 1 \right) \quad (28)$$

非闭锁过压门限可由下式复核：

$$V_{RT} = UV_{OVTH} \cdot \left(\frac{R_{TOV}}{R_{MOV} + R_{BOV}} + 1 \right) \quad (29)$$

由于 LTM4641 的内务处理 IC 内置了滤波电路，因此 UVLO、IOVRETRY 和 OVLO 引脚不需要任何的滤波器电容。其产生的抗干扰特性如图 12 所示。

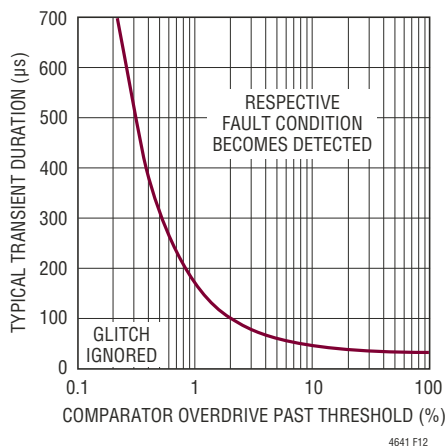


图 12：瞬变持续时间与比较器过驱动抗干扰性能特征的关系。
受监视的信号：UVLO、IOVRETRY、OVLO、TEMP、CROWBAR 和 DRV_{CC}

启动 / 停机和运行使能；上电复位和超时延迟时间

LTM4641 是一款功能丰富和通用的独立型 DC/DC 转换器系统，并包括多个内置的电源监视器。可为用户提供多个监视器的输入以进行系统定制 (UVLO、OVLO、IOVRETRY 和 TEMP)。

当以下条件得到满足时，LTM4641 对其输出进行上电：

- RUN 超过 1.25V (标称值；2V，过热)；上电复位 (POR) 和超时延迟时间不适用于 RUN。
- 所有的非闭锁故障监视器引脚均在整个 POR 延迟时间里处于其正常状态，该延迟时间可由 C_{TMR} (TMR 引脚上的电容器) 来设定。上述引脚及其有效操作门限需遵循以下条件：
 - a. $DRV_{CC} > 4.05V$ 。在图 45 和 46 所示的电路中，这可在 $V_{INL} \geq 4.5V$ (最小值) 的情况下得到保证。在图 49 中，此项要求在辅助偏置电源超过 4.05V 时得到满足。
 - b. $UVLO > 500mV$
 - c. $IOVRETRY < 500mV$
 - d. $TEMP > 514mV$ (当 OTBH 处于开路状态时)
- 不存在锁断故障情况，而且 LTM4641 未因任何先前检测到的锁断故障条件而处于“锁断状态”。如果发生 / 曾发生锁断故障状况，则必须由一个逻辑高电平 \overline{LATCH} 信号解除 LTM4641 的闭锁状态：如果所有的锁断故障监视引脚在 \overline{LATCH} 从逻辑低电平变换至高电平时均处于正常状态，则 LTM4641 将立即解除闭锁；而如果有任何的锁断故障监视引脚在 \overline{LATCH} 为逻辑高电平时处于异常状态，那么此后若所有的锁断故障监视引脚都恢复正常状态，并且持续超过延迟时间 (可由 C_{TMR} 来设定) 时 \overline{LATCH} 仍处于高电平，则 LTM4641 解除闭锁。上述的引脚及其有效操作门限须遵循以下条件：
 - a. $OVLO < 500mV$
 - b. $TEMP > 514mV$ (当 OTBH 为逻辑低电平时)
 - c. $CROWBAR < 1.5V$

POR 和超时延迟时间为每 nF C_{TMR} 电容 9ms。如果未使用 C_{TMR} ，则超时延迟时间大约为 90µs。

应用信息 —— 负载保护特性

如果出现任何的非闭锁故障情况，则内部电路将 HYST 拉至低电平并禁止执行开关动作。功率级将为高阻抗，直到满足上述的启动条件为止。倘若出现任何的锁断故障情况，则 HYST 被闭锁于低电平且开关动作被禁止，直到 LTM4641 解除闭锁状态 (通过把 $\overline{\text{LATCH}}$ 拉至逻辑高电平) 或 V_{INL} 功率再循环 (INTV_{CC} 降至低于 2V) 为止。

通过将 $\overline{\text{LATCH}}$ 置于逻辑高电平 (例如：连接至 INTV_{CC}) 并利用 C_{TMR} 设定打嗝重试超时延迟时间 (见图 47)，LTM4641 可配置为在一个可调的超时延迟时间之后自主地重新启动 (而不是表现出锁断行为)。应注意的是，使用 C_{TMR} 也引起了 POR 行为，但 POR 定时器和超时延迟定时器是独立运作的。通过把 TMR 引脚拉至 INTV_{CC} 可以取消 C_{TMR} 的作用。

如果出现以下任何情况则禁止执行开关动作：

- RUN 低于 1.15V (标称值；0.8V，过热)。不是故障；未施加 POR 或超时延迟时间。
- 出现任何的非闭锁故障：
 - a. DRV_{CC} 降至 3.35V 以下。在图 45 和图 46 所示的电路中，这发生在 $V_{\text{INL}} < 4\text{V}$ (最大值) 之时。
 - b. UVLO 降至 0.5V 以下。
 - c. IOVRETRY 超过 0.5V。
 - d. TEMP 在 OTBH 电开路时降至低于 438mV。
- 出现任何的锁断故障：
 - a. OVLO 超过 0.5V。
 - b. CROWBAR 超过 1.5V。
 - c. TEMP 在 OTBH 为逻辑低电平时降至低于 438mV。

LTM4641 的状态图见附录 B。针对任何操作情形的启动和停机机理在状态图中做了标注。TEMP 和 DRV_{CC} 引脚具有内置迟滞。UVLO、IOVRETRY、OVLO、TEMP、CROWBAR 和 DRV_{CC} 引脚连接至具内置抗干扰能力和图 12 所示特性的比较器。

过流折返保护

LTM4641 具有过流保护 (OCP) 功能。当 V_{OUT} 与 GND 之间发生短路时，内部电流比较器门限在短路期间折返以减小输出电流，并逐步降至其标称值的大约 1/3 (通常从 24A 降至 8A)。如欲从折返电流限制模式恢复，则必需消除过载或低阻抗短路。折返电流限制动作在软启动和跟踪启动期间被停用。

电源良好指示器和闭锁输出过压保护

如果输出电压在一个 12 μs “消隐时间”之后仍超出标称值的 $\pm 10\%$ ，则内部过压和欠压比较器将漏极开路 PGOOD 输出设定为逻辑低电平。该消隐时间允许输出电压经历短暂的偏移 (例如：由于大的负载阶跃瞬变所致)，而不会误触发 PGOOD。当输出电压返回至 (或进入) 电源良好窗口 (具大约 2% 至 3% 的迟滞) 时，PGOOD 输出会立即恢复正常状态 (无消隐时间)。假如反馈电压超过了 PGOOD 的有效上限，则同步功率 MOSFET (M_{BOT}) 接通 (无消隐时间) 以试图通过 LTM4641 的功率电感器将电流从输出吸收至 GND，直至输出电压回到 PGOOD 有效区为止。如果输出电压超过了由 OV_{PGM} 设定的一个可调门限 (其默认值对应于标称值 + 11%)，则 LTM4641 立即 (500ns 响应时间，最大值) 将其 CROWBAR 输出拉至逻辑高电平，并锁断其输出电压：功率级变至高阻抗，且 M_{TOP} 和 M_{BOT} 均关断并处于锁断状态；此外，MSP 的栅极被快速 (< 2.6 μs 响应时间，最大值) 拉至 V_{INH} 电位，以使输入电源电压与模块的功率级断接。出现锁断事件之后的如何重启在“启动 / 停机”部分进行详细说明。

在检测到输出过压时接通同步 MOSFET 是一种基本和广泛使用的输出过压保护方案，在电源和半导体控制 IC 行业中很常见。它能够在严重的负载电流突降过程中提供适当的过压保护，但在真正发生故障时 (例如高端功率开关 MOSFET 短路)，对负载所能提供的保护却非常有限。而且，在此类方案中，过压检测门限往往依赖于电源输出调节所使用的带隙电压参考。对于需要提供绝佳输出过压和负载保护的应用而言，则要求利用输出放电 MOSFET、

应用信息 — 负载保护特性

MCB 和电源中断开关 (MSP) 来实现该性能，而且 LTM4641 采用一个独立的基准电压 ($1V_{REF}$) 以产生 OOV 门限。

电源中断 MOSFET (MSP)、CROWBAR 引脚和输出 CROWBAR MOSFET (MCB)

若控制环路反馈用的 V_{FB} 信号超过 OV_{PGM} 电压 (加上或减去 OVP_{ERR})，在 500ns (最大值) 之内，即可检测到 OOV 事件，而且 CROWBAR 输出摆动至足够高以接通位于 V_{OUT} 上的可选放电器件 (MCB)。在检测到 OOV 之后不超过 2.6 μ s 的时间里， V_{ING} 被放电，而且电源中断开关 MSP (可选) 会使 LTM4641 的功率级与输入电源断接。

当 MCB 和 MSP 配合使用时 (如图 46 中的电路所示)，LTM4641 能为高降压比的降压转换器提供同类最佳的保护，包括通常被忽视，但理论上可能会发生的失效模式：输入和输出在开关节点短路。在检测到 OOV 时立即接通 MCB 有助输出电容器的放电，并通过将 LTM4641 功率级中的剩馀能量转换为热量来避免输出电压出现任何进一步正向偏移；与此同时，关断 MSP 去除了电流在输入电源和输出之间流动的通路，从而可避免危险的 (输入) 电压到达昂贵的负载。

应当注意的是，当检测到 OOV 事件时，CROWBAR 不会无限期地保持在高电平 (等效地，MCB 不会被无限期地置于接通状态)。不管是由于内部电路还是外部电路的原因，拉高 CROWBAR (高于 1.5V 标称值) 的动作将引起一个锁断响应和 V_{ING} 的强放电；在 CROWBAR 信号持续时间超过抗干扰时间阈值，HYST 被闭锁于低电平且开关动作被禁止 (见图 12)。快速 OOV 比较器的输出通过一个隔离 PN 二极管馈入 CROWBAR 输出端上的一个 10nF 电容器；连接至 CROWBAR 的内部电路将其自身呈现为一个大约 10k Ω 的负载 (见附录 A 中的图 62)。使用 PN 二极管和

10nF 电容器提供了一种将 CROWBAR 输出保持在逻辑高电平 (即使在 OOV 持续时间非常短暂的情况下) 的方法，并确保超过锁断检测电路的抗干扰时间阈值。10k Ω 负载和 10nF 电容器为 MCB 在 CROWBAR 启动之后可以处于导通状态的持续时间提供了一个上限：400 μ s，即 4 个时间常数。这次，MCB 栅极上的寄生电容可能会使这个时间略微增加。

应注意到：当 HYST 为低电平时，由一个肖特基二极管对快速 OOV 比较器 (见附录 A) 的同相输入进行箝位。(当 RUN 为低电平时，至快速 OOV 比较器的同相输入由两个串联的肖特基二极管进行箝位)。这与开关动作执行时的情况有所不同，后者的快速 OOV 比较器同相输入一般为 V_{FB} 信号。所以应当注意到当开关动作被禁止时，CROWBAR 输出也是被禁止的。

出现锁断事件之后的重启在“启动 / 停机”部分进行详细说明。

MCB 的安放位置应靠近负载的大多数的大容量电容和 MLCC 局部旁路电容器。CROWBAR 应采用较宽的 (20 密耳，即 0.5mm) 信号走线连接至 MCB 的栅极，以为在检测到 OOV 故障时接通 MCB 提供所需的峰值驱动电流。在 MCB 接通的瞬间，它通常会从输出电容器 (主要是负载附近的) 吸收几百安培的电流。当 MCB 关断时，输出电容器和 MCB 之间铜平面的寄生电感中可能已经形成的感应磁场不会立即消失，而该感应磁场的崩溃会在输出电容器和负载的两端引起一个负电压。将 MCB 布设在靠近大多数输出电容器的地方可最大限度地减小该寄生电感，从而减小最终产生的负电压尖峰值。

必须依据下列标准来选择 MCB：

- MCB 必须是一个逻辑电平 N 沟道 MOSFET
- MCB 的漏极至源极额定值必须大于最大输出电压 $V_{OUT(PEAK,OOV_DETECTED)}$

应用信息 —— 负载保护特性

- 当 CROWBAR 变至逻辑高电平时，MCB 中的峰值漏极电流将由 $V_{OUT(PEAK, OOV_DETECTED)}/R_{DS(ON)}$ 得出。峰值漏极电流及其持续时间一定不得超过 MOSFET 的最大安全工作区；参阅 MOSFET 供应商的产品手册。MCB 导通时间的上限为 400 μ s。然而，这种最坏情况导通时间仅出现在 V_{OUT} 上的电容极其大的时候。MCB 可以传导超高漏极电流的时间长度还受限于 $4 \cdot R_{DS(ON)} \cdot C_{OUT(TOTAL)}$ 。在大多数应用中输出电容都是足够低的，因此 MCB 流过超高漏极电流的时长不超过几微秒，如本产品手册首页上的插图所示。
- 在任何时候 MCB 的结温都一定不得超过其规定的最大值。参阅 MOSFET 供应商的产品手册以了解器件针对“单触发”热瞬变特性或“单脉冲”功率处理能力。MCB 会承受的峰值功率为 $V_{OUT(PEAK, OOV_DETECTED)}^2/R_{DS(ON)}$ 。

如果采用了 MCB 且预计 \overline{LATCH} 将变换至高电平（以解除 LTM4641 的闭锁状态）或连续保持逻辑高电平（以在故障清除之后实现 LTM4641 的自动重启），则需认识到：MCB 在 CROWBAR 动作期间所承受的峰值功率有可能不再是单脉冲。于是，为防止此类应用中的热过应力，建议采用 C_{TMR} 为 MOSFET 设定一个合理的冷却周期。此外，也可以设置一个在检测到 MCB 温度过高时将 LTM4641 关断的电路：对图 47 所示电路稍做修改，RT1 将布设在尽可能靠近 MCB（而不是 MSP）的地方，而 R1、R2 和 R3 将通过实验来确定。参阅 MOSFET 供应商的产品手册，以了解最大额定结温及针对重复脉冲功率的器件热特性。

当使用 MSP 时，将 V_{ING} 连接至 V_{INGP} 和 MSP 的栅极。参见“输入电容器”部分（前文），以了解采用 MSP 时的输入旁路之相关信息。

必须按照下列标准来选择 MSP：

- MSP 可以是一个标准或电平 N 沟道 MOSFET。

- MSP 的漏极至源极击穿电压必须大于最大输入电源电压。参阅 MOSFET 供应商的产品手册并考虑温度的影响。
- 为了支持非常快速的输出电压接通（例如：不到 1ms 的斜坡上升），MSP 应迅速接通以急速拉高 V_{INH} 。因此，推荐的栅极输入电容 (C_{ISS}) 低于 4.7nF（越小越好）。
- MSP 必须要能在不变得过热的情况下把最大的输入电流传导至 LTM4641 的功率级。应选择合适的 MOSFET 封装尺寸和 $R_{DS(ON)}$ 以产生合理的 MOSFET 结温升幅。应注意： $I_{Q(VINH)}$ 在低线路电压操作期间是最高的。

对于较高的输出电压（例如：5V），利用一个对地的 SCR 来烧断串联输入保险丝是一种有效的过压保护方案，但是在转换器的输出端上布设一个放电 MOSFET 在输出电压箝位方面则更为有效。对于相同的电流，功率 MOSFET 的电压降要比 SCR 的 PN 结电压降小得多。这里未提供采用 LTM4641 的 SCR 型电路。建议在演示电路板上（例如：DC1543）对感应或模拟过压事件进行评估，以确保最终结果与用户的预期相符。

快速输出过压比较器门限

LTM4641 内部包含一个 499k Ω 和 1M Ω 电阻分压网络以及 1V_{REF} 电压源，这部分电路给 OV_{PGM} 施加 666mV 的偏置。该引脚直接连接至快速 OOV 比较器的反相输入，设定跳变门限，控制环路的反馈电压 V_{FB} 将必须超过该门限以使 CROWBAR 变至逻辑高电平。前文已说过：控制环路对 M_{TOP} 进行脉冲频率调制以将 V_{FB} 驱动至 TRACK/SS 引脚电平或 600mV 带隙基准电压两者当中较低的那个。当 TRACK/SS（因而也包括输出电压）完全达到满幅时， OV_{PGM} 上的 666mV 代表了高于标称输出电压 11% 的 OOV。如欲提高 OOV 门限，可在外部将一个电阻器连接在 1V_{REF} 和 OV_{PGM} 之间；如需降低 OOV 门限，则可在外部将一个电阻器连接在 OV_{PGM} 和 SGND 之间。此外，通过把现有的（内部） OV_{PGM} 电阻分压器与一个外部电阻分压器（例如：由低 T.C.R. $\pm 0.1\%$ 容差电阻器组成）相并联，

应用信息 — EMI 性能

还可使 OV_{PGM} 跳变电压比其默认设定值更加准确。参见附录 F，了解有关怎样调节或增加快速 OOV 比较器跳变门限精度的详细信息。

开关节点：SW 引脚

SW 引脚连接到 LTM4641 功率级中的功率 MOSFET 的中点。

在 SW 和 GND 之间连接一个串联 RC 网络可抑制由开关电流通路中的寄生电感和电容所引起的高频 (约 30MHz+) 开关节点振铃。该 RC 网络被称为减振器电路，因为它可抑制寄生元件的谐振，而代价是功率损耗有所升高。

如欲使用减振器，那么首先需要选择给其分配多少功率以及可为布设减振器提供多大的 PCB 面积。例如：若 PCB 空间允许使用一个低电感 1W 电阻器 (保守地降额至 600mW [P_{SNUB}])，则减振器网络中的电容器 (C_{SW}) 由下式计算：

$$C_{SW} = \frac{P_{SNUB}}{V_{INH(MAX)}^2 \cdot f_{SW}} \quad (30)$$

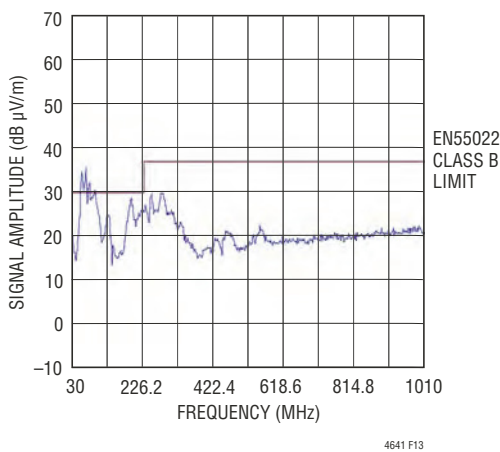


图 13：LTM4641 采用 $12V_{IN}$ 产生 $5V_{OUT}/10A$ 时的辐射发射扫描。DC1543 硬件未安装减振器网络。 $f_{SW} = 550kHz$ 。 $C_{IN(BULK)} = 2 \times 100\mu F$ ， $C_{IN(MLCC)} = 4 \times 10\mu F$ X7R + $2 \times 4.7\mu F$ X7R。在一个 10 米容器中进行测量。准峰值检测法。

式中的 $V_{INH(MAX)}$ 是应用中功率级 (V_{INH}) 的输入将承受的最大输入电压， f_{SW} 是 DC/DC 转换器的满载工作开关频率。 C_{SW} 应是 NPO、COG 或者 X7R 型 (或更好的) 材料。

减振器电阻器 (R_{SW}) 阻值由下式给出：

$$R_{SW} = \sqrt{\frac{5nH}{C_{SW}}} \quad (31)$$

减振器电阻器应为低 ESL，并能承受减振器电路中存在的脉冲电流。一个介于 0.7Ω 和 4.2Ω 之间的阻值是符合标准的。

在图 13 至 16 中对比了采用和未采用减振器时 LTM4641 (在 DC1543) 的 EMI 性能。在所实例中，减振器网络最多可将 EMI 信号幅度降低大约 5dB。

另外，引出 SW 引脚还可以允许在 LTM4641 功率级 (V_{INH}) 的输入与其开关节点之间人为短路，从而以硬件的方式模拟高端 MOSFET 故障，评估 LTM4641 的性能。

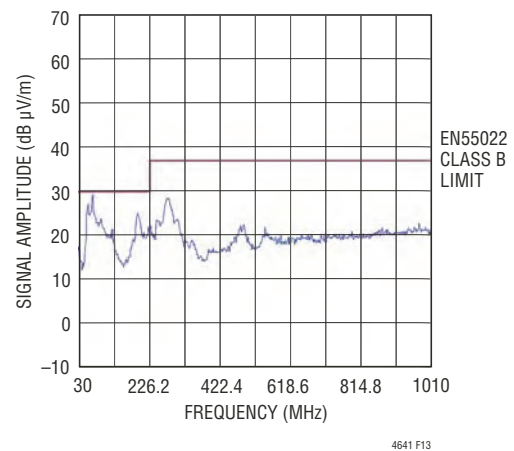
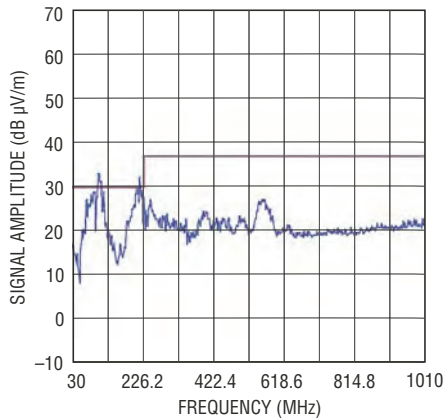


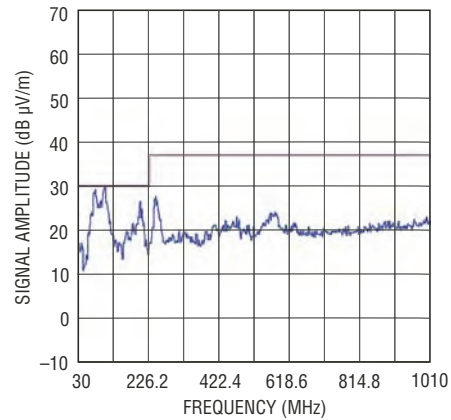
图 14：LTM4641 采用 $12V_{IN}$ 产生 $5V_{OUT}/10A$ 时的辐射发射扫描。DC1543 硬件将减振器网络直接安装在 SW 探测点和 GND 之间， $C_{SW} = 10nF$ ， $R_{SW} = 1\Omega$ (1W 额定功率)。 $f_{SW} = 550kHz$ 。 $C_{IN(BULK)} = 2 \times 100\mu F$ ， $C_{IN(MLCC)} = 4 \times 10\mu F$ X7R + $2 \times 4.7\mu F$ X7R。在一个 10 米容器中进行测量。准峰值检测法。

应用信息 — EMI 性能



4641 F15

图 15：LTM4641 采用 $24V_{IN}$ 产生 $2.5V_{OUT}/10A$ 时的辐射发射扫描。DC1543 硬件未安装减振器网络。 $f_{SW} = 335kHz$ 。
 $C_{IN(BULK)} = 2 \times 100\mu F$ ， $C_{IN(MLCC)} = 4 \times 10\mu F X7R + 2 \times 4.7\mu F X7R$ 。在一个 10 米容器中进行测量。准峰值检测法。



4641 F16

图 16：LTM4641 采用 $24V_{IN}$ 产生 $2.5V_{OUT}/10A$ 时的辐射发射扫描。DC1543 硬件将减振器网络直接安装在 SW 探测点和 GND 之间， $C_{SW} = 2.2nF$ ， $R_{SW} = 2.2\Omega$ (1W 额定功率)。 $f_{SW} = 335kHz$ 。 $C_{IN(BULK)} = 2 \times 100\mu F$ ， $C_{IN(MLCC)} = 4 \times 10\mu F X7R + 2 \times 4.7\mu F X7R$ 。在一个 10 米容器中进行测量。准峰值检测法。

应用信息 — 多模块并联操作

对于要求 10A 以上负载电流的负载，可以把多个 LTM4641 并联起来以提供更大的输出电流。在图 56 和 66 给出的实例中，示出了 4 个或 2 个 LTM4641 并联操作以分别输送 40A 或 20A 负载电流、同时提供可靠的输出过压保护的情形。

LTM4641 不支持相位交错或时钟同步，因此当模块并联时在输出电压纹波频率上没有纹波电流抵消作用和放大作用。所以，应预料到并联应用在输出电压波形中包含拍频，而且拍频包含于反射输入电流中。例如：若一个模块自由运作于 400kHz，而其同类的并联模块自由运作于 410kHz，则传导 EMI 成分将不仅包括开关基础频率 (400kHz 和 410kHz)，而且还包括一个拍频 (这两个频率之差，即 10kHz)。倘若期望衰减反射输入电流，系统设计师可在每个 LTM4641 的输入端上增加一个外部 LC (或“ π ”型) 滤波器。

LTM4641 器件是一种电流模式控制型器件，因此并联模块表现出优良的均流特性。这有助于平衡功率损耗并减小并联模块之间的温差。

当并联 LTM4641 的输出时，应把下面的引脚连接至所有对应的 LTM4641 引脚：

- V_{OUT}
- GND
- V_{INH}
- V_{INL}
- HYST (用以实现启动和停机的同步)
- TRACK/SS
- COMP (用以实现均流)
- CROWBAR (用以实现输出过压响应的同步)
- \overline{LATCH} (用以在锁断事件之后使所有的模块复位)
- V_{ING} ，假如使用 MSP

应用信息 —— 多模块并联操作

- V_{OSNS}^+ ，与 V_{OSNS}^- 差分传送；采用 GND 屏蔽
- V_{OSNS}^- ，与 V_{OSNS}^+ 差分传送；采用 GND 屏蔽
- PGOOD，如果采用

把任何一个模块的 RUN 引脚拉至低电平都将把所有模块的 HYST 引脚拉至低电平，以终止开关操作和输出电压调节。当并联 LTM4641 输出时，每个模块都应在其附近安放自己的 R_{fSET} 电阻器（假如需要），以设定与输出电压设定值相一致的导通时间 (I_{ION})（比照表 1 和图 3）。定制 UVLO 设定值、闭锁和非闭锁输入过压门限、以及输出过压门限只需在一个 LTM4641 上进行配置。INTV_{CC} 和 DRV_{CC} 应在每个模块上单独地相互连接（图 56 和 66），或者，如果利用一个辅助偏置电源轨给 DRV_{CC} 供电，则把图 51 所示的方法应用于每个模块。

如果采用 MSP，则只需把一个 V_{INGP} 连接至 MSP 的栅极。在不引入大环路面积的情况下，源极引脚至所有模块的 V_{INH} 之间的走线连接在绘制版图时可能难以实现；在实际布局时，也许需要在每个 LTM4641 功率级的输入端上采用一个 MSP MOSFET。而且在现实中，对 V_{OSNS}^+ 和 V_{OSNS}^- 至多个模块的接线进行屏蔽会很困难，因此，建议在每个模块的远端采样输入引脚附近放置差模滤波元件 (C_{DM1} 、 C_{DM2})。

应注意，并联远端采样放大器施加在反馈信号上的负载将改变用于设定输出电压的公式，具体如下。

当并联 n 个模块时，对于 $V_{OUT} \leq 1.2V$ ，应选择不大于下式计算值的 R_{SET1A} ：

$$R_{SET1A} = R_{SET1B} = \left(\frac{V_{OUT}}{0.6V} - 1 \right) \cdot \left(\frac{8.2k\Omega}{n} \right) \quad (32)$$

对于 $V_{OUT} > 1.2V$ ，应选择不大于下式计算值的 R_{SET1A} ，由下式计算：

$$R_{SET1A} = R_{SET1B} = \frac{8.2k\Omega}{n} \quad (33)$$

然后，可由下式确定 R_{SET2} ：

$$R_{SET2} = \frac{2 \cdot R_{SET1A}}{\frac{V_{OUT}}{0.6} - n \cdot \frac{R_{SET1A}}{8.2k\Omega} - 1} \quad (34)$$

输出电压设定值可利用下式进行复核：

$$V_{OUT} = 0.6V \left(1 + n \cdot \frac{R_{SET1A}}{8.2k\Omega} + \frac{2 \cdot R_{SET1A}}{R_{SET2}} \right) \quad (35)$$

工作期间模块 V_{OSNS}^+ 引脚上的电压变为：

$$V_{VOSNS+} = \left(\frac{0.6V}{\frac{8.2k\Omega}{n} \parallel R_{SET1A} \parallel R_{SET2}} + \frac{\Delta V_{GND}}{R_{SET1A}} \right) \cdot \left(R_{SET1A} \parallel \frac{16.4k\Omega}{n} \right) \quad (36)$$

在多模块并联场合中， V_{OSNS}^- 和 ΔV_{GND} 仍分别由 (12) 和 (13) 式给出。

最后，应了解 TRACK/SS 网络上的总充电电流将为 $n \cdot 1\mu A$ 。

应用信息 —— 热考虑和输出电流降额

热考虑和输出电流降额

本产品手册“引脚配置”部分报告的热阻与 JESD 51-12 标准所规定的参数是一致的，且旨在与有限元分析 (FEA) 软件建模工具配合使用，其充分利用热建模及仿真的结果。以及与在 μ Module 封装 (此封装安装于一块 JESD 51-9 标准 [“用于面积阵列表面贴装型封装热测量的测试板”] 定义的硬件测试板上) 上进行的硬件评估的相关性。提供这些热系数的动机见 JESD 51-12 (“报告和使用电子封装热信息的指引”)。

许多设计师可能会选择使用实验室设备和某种测试载具 (比如：演示板) 来预测 μ Module 稳压器在其应用中于各种电气和环境操作条件下的热性能，以补充 FEA 工作。如果未采用 FEA 软件，“引脚配置”部分报告的热阻其本身与提供热性能的指引并无关联；而产品手册中提供的降额曲线则可以提供与客户应用直接相关的精准指导，并能使热性能与客户特有的应用联系起来。

“引脚配置”部分给出了 4 种在 JESD 51-12 标准明确定义的热系数；这些系数援引或改述如下：

1. θ_{JA} (从结点至环境的热阻) 是在一立方英尺的密封外壳中测量的自然对流结点至环境空气热阻。这种环境有时被称为“静止空气”，尽管自然对流导致了空气的移动。这个热阻值是在把器件安装于一块 JESD 51-9 标准定义的测试板上确定的，并不反映实际的应用或可行的操作条件。

2. $\theta_{JCbottom}$ (从结点至产品外壳底面的热阻) 是在所有的组件功率耗散均流过封装底面的情况下确定的。在典型的 μ Module 中，大量的热量都从封装的底面流出，但总会有些热量流出至周围的环境中。因此，该热阻值可用于比较封装，但测试条件通常与用户的应用不相匹配。

3. θ_{JCtop} (从结点至产品外壳顶面的热阻) 是在几乎所有的组件功率耗散均流过封装顶面的情况下确定的。由于典型 μ Module 的电连接皆位于封装的底面，所以很少有哪种应用的运作会让大部分热量从结点流至器件顶面的。和 $\theta_{JCbottom}$ 一样，此热阻值可用于比较封装，但测试条件通常与用户的应用不相匹配。

4. θ_{JB} (从结点至印刷电路板的热阻) 是几乎所有的热量都通过 μ Module 的底面流入电路板时的结点至电路板热阻，而且实际上是 $\theta_{JCbottom}$ 与器件底面通过焊点并通过电路板一部分的热阻之和。电路板温度是在与封装相距规定距离的情况下测量的 (采用双面、双层电路板)。JESD 51-9 标准对这种电路板做了说明。

图 17 给出了上述热阻的图示；用蓝色表示的电阻包含在 μ Module 稳压器的内部，而用绿色表示的电阻则位于 μ Module 封装的外部。

实际情况是，读者应当清楚一点：JESD 51-12 标准所规定或者“引脚配置”部分所提供的 4 个热阻参数中的任一个或几个都无法表现或传达 μ Module 稳压器的正常操作条件。例如：在标准的板载应用中，器件的总功率损耗 (热量) 绝

应用信息 —— 热考虑和输出电流降额

对不会像标准分别针对 θ_{JcTop} 和 $\theta_{JcBottom}$ 所做的定义那样 100% 地全部通过 μ Module 封装的顶面或底面进行热传导。实际上，功率损耗是同时在两个方向上散逸离开封装，假定没有散热器和气流，则大部分的热量将流入电路板。

需要注意的是：在 LTM4641 的内部存在着多个耗散功率的功率器件和组件，因此组件或芯片不同节点的热阻与总体封装功率损耗之间并不呈精确的线性关系。为了在不牺牲建模简单性的情况下适应这种复杂性，同时又不忽视现实情况，我们采取的方法是：采用 FEA 软件建模和受控环境箱中的实验测试对本产品手册中提供的热阻值进行了合理的定义和关联处理：(1) 一开始，采用 FEA 软件准确地构建 LTM4641 和所用 PCB 的几何结构，并附带所有正确的材料系数和准确的功率损耗源定义；(2) 该模型可模拟一种符合 JESD 51-9 和 JESD51-12 标准的软件定义 JEDEC

环境，以预测功率损耗热流和不同接口处的温度读数，从而能计算 JEDEC 标准定义的热阻值；(3) 该模型和 FEA 软件被用来评估具有散热器和气流的 LTM4641；(4) 在运用软件模型求解和分析了这些热阻值并模拟各种不同的操作条件之后，通过全面彻底的实验室评估重现了仿真条件，将热电偶放置于一个受控环境箱之内，并以与仿真时相同的功率损耗来运作器件。该过程和审慎调查的结果产生了一组降额曲线，这些曲线在本产品手册后面的部分提供，另外还在本产品手册的“引脚配置”部分中提供了与其密切相关的 JESD 51-12 标准所定义的 θ 值。

可将分别示于图 18、19 和 20 中的 6V、3.3V 和 1.5V 功率损耗曲线与图 21 至 42 中的负载电流降额曲线配合起来使用，以计算 LTM4641 在各种不同的散热和气流情况下的近似 θ_{JA} 热阻。这些热阻代表了基于 DC1543 硬件的 LTM4641 的性能；其采用了 2 盎司外层铜箔和 1 盎司内

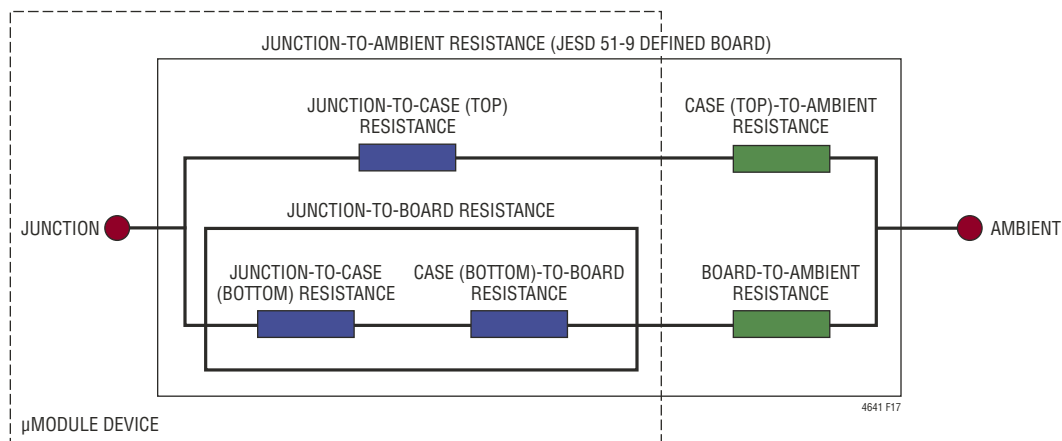


图 17：JESD 51-12 热系数的图示

应用信息 —— 热考虑和输出电流降额

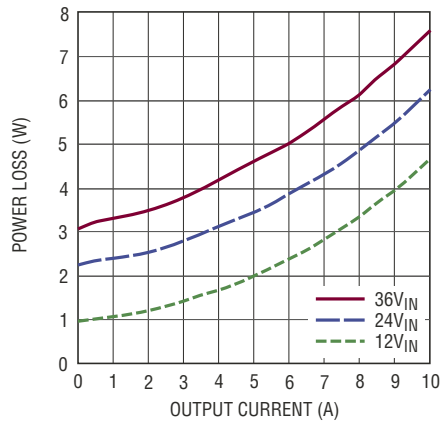
层铜箔的 96mm x 87mm x 1.6mm 四层 FR4 PCB。功率损耗曲线是在室温条件下获得的，并以乘积因子随环境温度而增加。这些近似因子列于表 3。(对于中间温度，利用内插法来计算该因子。) 降额曲线是以 10A 输出电流和 40°C 环境温度为起点绘制的。输出电压为 6V、3.3V 和 1.5V。选择这些电压旨在使相关的热阻包括较低和较高输出电压范围。热模型通过在一个受控温箱中的多次温度测量以及热建模分析而得到。在环境温度增加的同时，具有和不具有气流、以及采用和未采用散热器 (用导热胶带加以固定) 的情况下均会监测结温。在分层气流中，尽管其构造和外形明显不同，但在表 7 中评估的 BGA 散热器 (并利用表 8 列出的导热胶带固定至 LTM4641) 产生的散热性能却非常相似。在降额曲线中考虑到了功率损耗随环境温度变化而增加这一因素。在使环境温度上升的同时，通过降低输出电流或功率而将结温保持在约 120°C (最大值)。当环境温度升高时，减小输出电流将降低模块的内部损耗。120°C 的监测结温减去工作环境温度将确定所能容许的模块温升。如图 38 中的实例所示，负载电流在 81°C 左右的环境温度下降额至约 8A (无空气或散热器)，而且该 36V_{IN} 至 1.5V_{OUT}/8A_{OUT} 条件下的功率损耗约为 3.1W。3.74W 损耗是利用约 3.1W 的室温损耗 (从 36V_{IN} 至 1.5V/8A 功

率损耗曲线 [图 20] 获得) 和 81°C 环境温度下的 1.205 乘法因子而得。如果从 120°C 的结温减去 81°C 的环境温度，然后把这 39°C 的温差除以 3.74W，则可得出 10.4°C/W 的 θ_{JA} 热阻，这与表 6 给出的数值非常一致。表 4、5 和 6 提供了针对 6V、3.3V 和 1.5V 输出以及具有和不具有气流与散热器情况的等效热阻。表 4、5 和 6 中针对不同条件推导出的热阻可与作为环境温度之函数的功率损耗计算值相乘，以得出环境温度基础上的温升，从而获知最大结温。室温条件下的功率损耗可从“典型性能特征”部分中的效率曲线获得，并利用上面的环境温度乘积因子进行调节。

表 3：功率损耗乘积因子与环境温度的关系

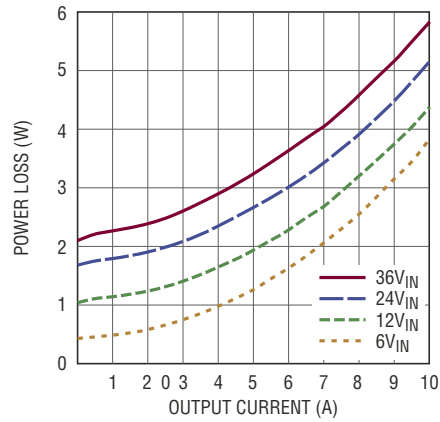
环境温度	功率损耗乘积因子
高达 40°C	1.00
50°C	1.05
60°C	1.10
70°C	1.15
80°C	1.20
90°C	1.25
100°C	1.30
110°C	1.35
120°C	1.40

应用信息 — 热考虑和输出电流降额



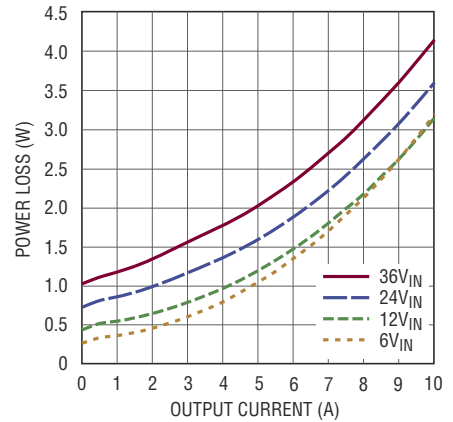
4641 F18

图 18 : 6V_{OUT} 功率损耗，
f_{SW} = 660kHz，满负载，
FCB 连接至 SGND



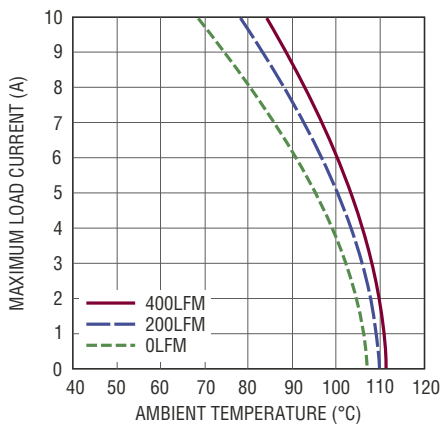
4146 F19

图 19 : 3.3V_{OUT} 功率损耗，
f_{SW} = 360kHz，满负载，
FCB 连接至 SGND



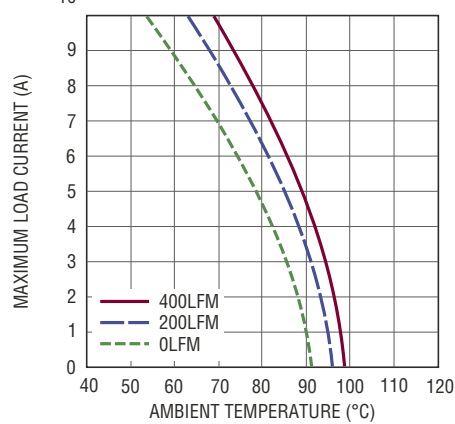
4641 F20

图 20 : 1.5V_{OUT} 功率损耗，
f_{SW} = 315kHz，满负载，
FCB 连接至 SGND



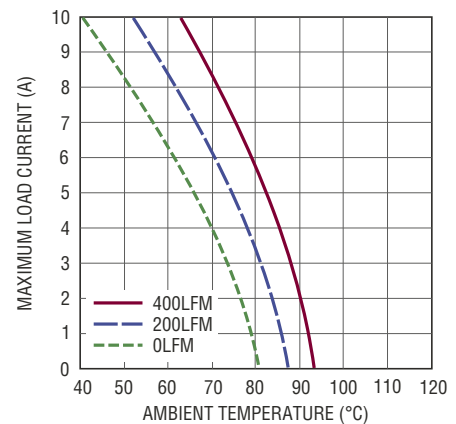
4146 F21

图 21 : 12V_{IN} 至 6V_{OUT}，无散热器，
f_{SW} = 660kHz，满负载



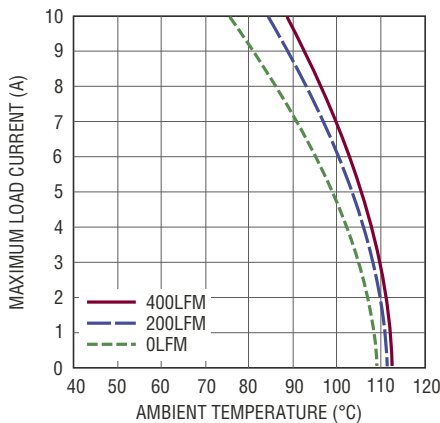
4146 F22

图 22 : 24V_{IN} 至 6V_{OUT}，无散热器，
f_{SW} = 660kHz，满负载



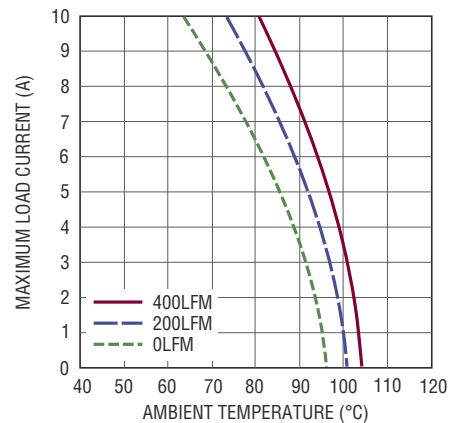
4146 F23

图 23 : 36V_{IN} 至 6V_{OUT}，无散热器，
f_{SW} = 660kHz，满负载



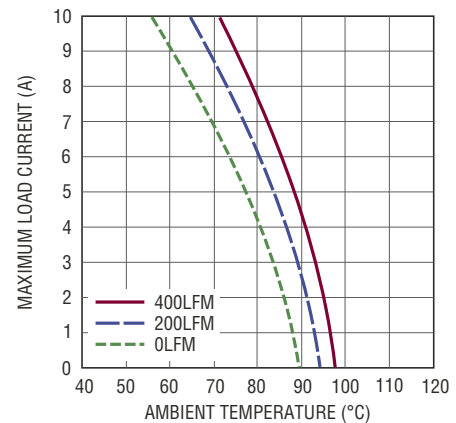
4146 F24

图 24 : 12V_{IN} 至 6V_{OUT}，有散热器，
f_{SW} = 660kHz，满负载



4146 F25

图 25 : 24V_{IN} 至 6V_{OUT}，有散热器，
f_{SW} = 660kHz，满负载



4146 F26

图 26 : 36V_{IN} 至 6V_{OUT}，有散热器，
f_{SW} = 660kHz，满负载

应用信息 — 热考虑和输出电流降额

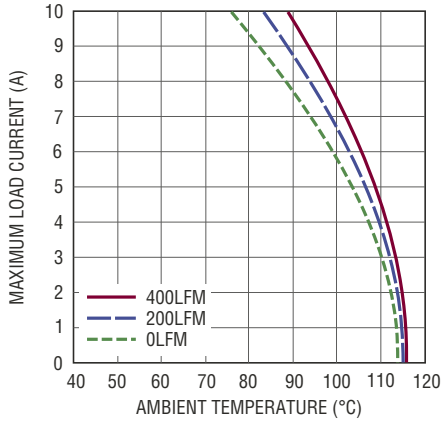


图 27 : 6V_{IN} 至 3.3V_{OUT}, 无散热器, f_{SW} = 360kHz, 满负载

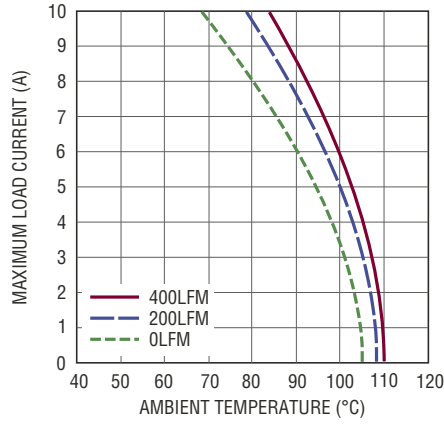


图 28 : 12V_{IN} 至 3.3V_{OUT}, 无散热器, f_{SW} = 360kHz, 满负载

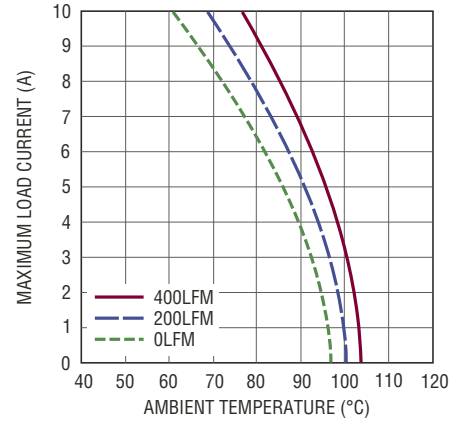


图 29 : 24V_{IN} 至 3.3V_{OUT}, 无散热器, f_{SW} = 360kHz, 满负载

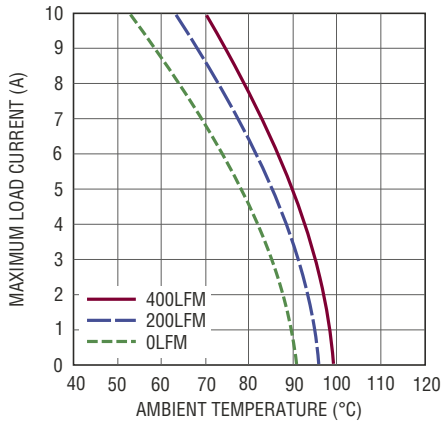


图 30 : 36V_{IN} 至 3.3V_{OUT}, 无散热器, f_{SW} = 360kHz, 满负载

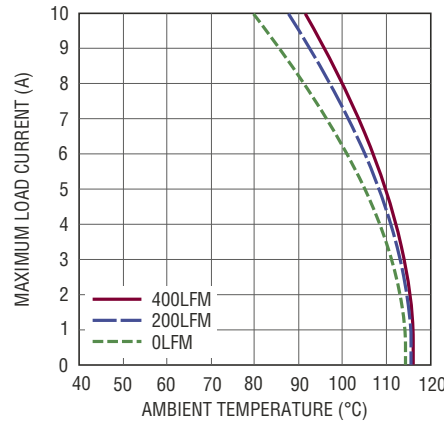


图 31 : 6V_{IN} 至 3.3V_{OUT}, 有散热器, f_{SW} = 360kHz, 满负载

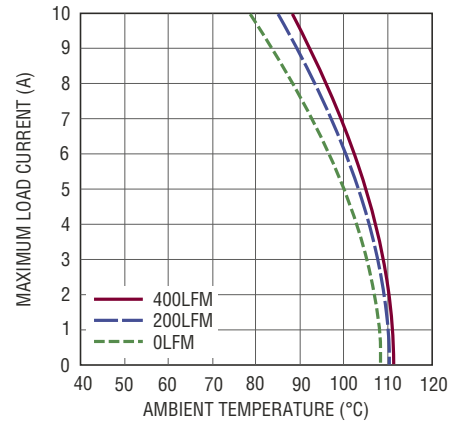


图 32 : 12V_{IN} 至 3.3V_{OUT}, 有散热器, f_{SW} = 360kHz, 满负载

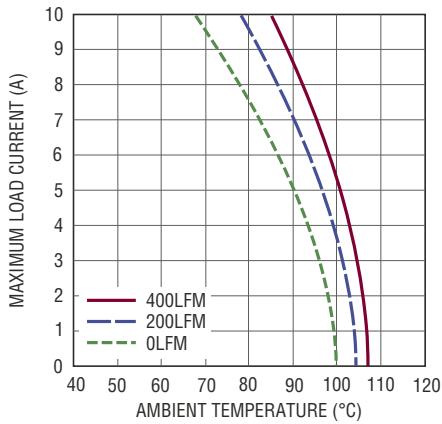


图 33 : 24V_{IN} 至 3.3V_{OUT}, 有散热器, f_{SW} = 360kHz, 满负载

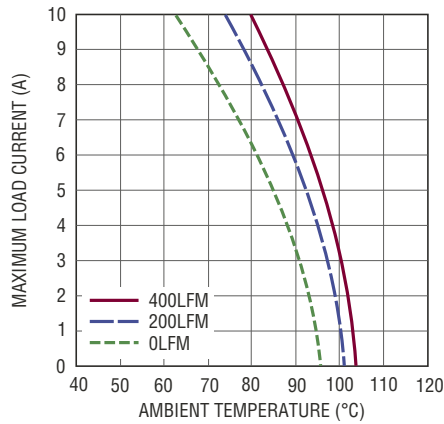


图 34 : 36V_{IN} 至 3.3V_{OUT}, 有散热器, f_{SW} = 360kHz, 满负载

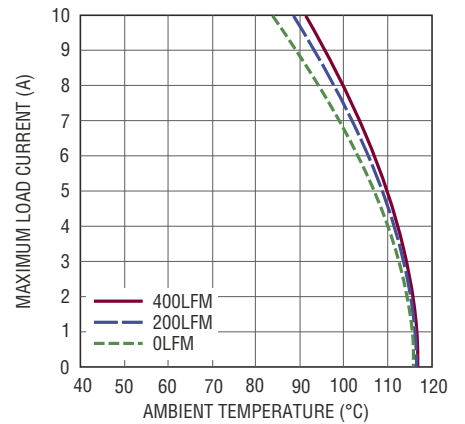


图 35 : 6V_{IN} 至 1.5V_{OUT}, 无散热器, f_{SW} = 315kHz, 满负载

应用信息 — 热考虑和输出电流降额

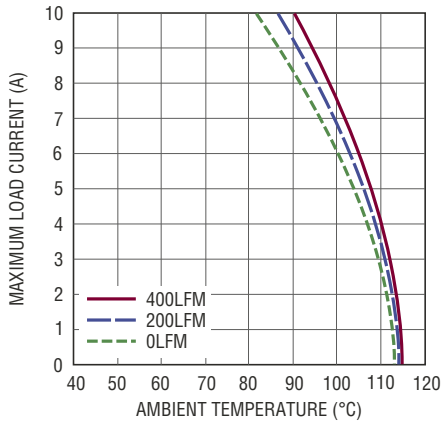


图 36 : 12V_{IN} 至 1.5V_{OUT}，无散热器，
f_{SW} = 315kHz，满负载

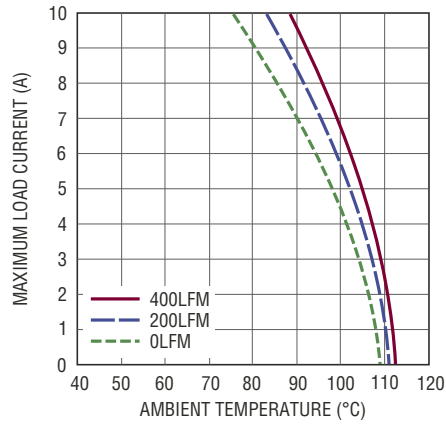


图 37 : 24V_{IN} 至 1.5V_{OUT}，无散热器，
f_{SW} = 315kHz，满负载

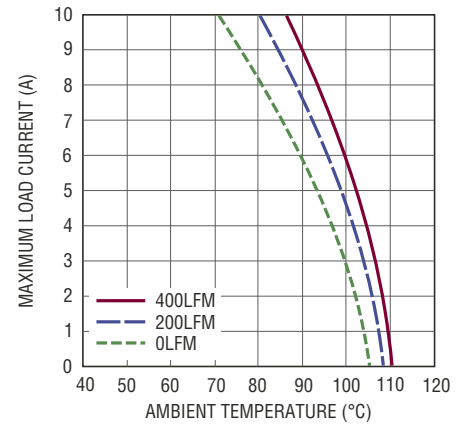


图 38 : 36V_{IN} 至 1.5V_{OUT}，无散热器，
f_{SW} = 315kHz，满负载

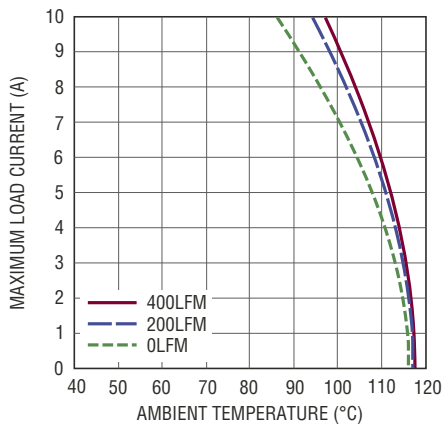


图 39 : 6V_{IN} 至 1.5V_{OUT}，有散热器，
f_{SW} = 315kHz，满负载

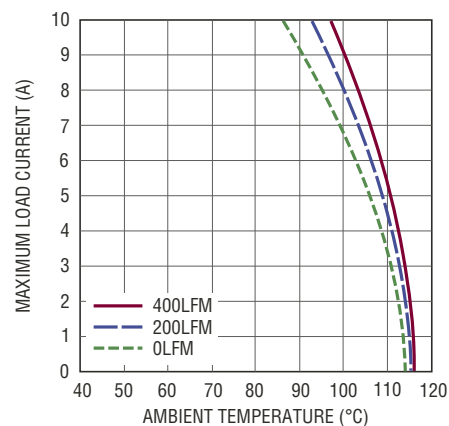


图 40 : 12V_{IN} 至 1.5V_{OUT}，有散热器，
f_{SW} = 315kHz，满负载

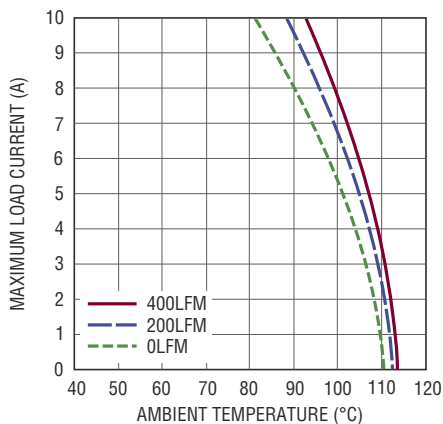


图 41 : 24V_{IN} 至 1.5V_{OUT}，有散热器，
f_{SW} = 315kHz，满负载

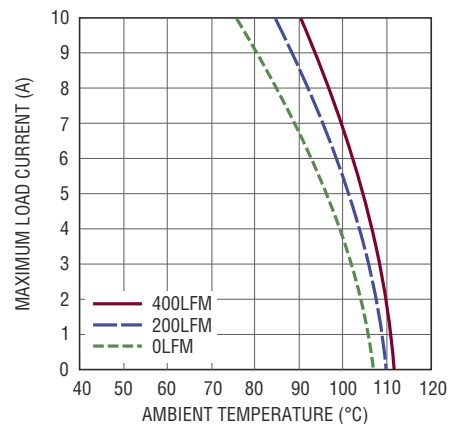


图 42 : 36V_{IN} 至 1.5V_{OUT}，有散热器，
f_{SW} = 315kHz，满负载

应用信息 —— 热考虑和输出电流降额

表 4：6V 输出，标称开关频率为 660kHz (满负载)

降额曲线	V _{IN}	功率损耗曲线	气流 (LFM)	散热器	θ _{JA} (°C/W)
图 21 至图 23	12V, 24V, 36V	图 18	0	无	10.1
图 21 至图 23	12V, 24V, 36V	图 18	200	无	8.2
图 21 至图 23	12V, 24V, 36V	图 18	400	无	6.8
图 24 至图 26	12V, 24V, 36V	图 18	0	BGA 散热器	8.1
图 24 至图 26	12V, 24V, 36V	图 18	200	BGA 散热器	6.5
图 24 至图 26	12V, 24V, 36V	图 18	400	BGA 散热器	5.5

表 5：3.3V 输出，标称开关频率为 360kHz (满负载)

降额曲线	V _{IN}	功率损耗曲线	气流 (LFM)	散热器	θ _{JA} (°C/W)
图 27 至图 30	6V, 12V, 24V, 36V	图 19	0	无	10.4
图 27 至图 30	6V, 12V, 24V, 36V	图 19	200	无	8.4
图 27 至图 30	6V, 12V, 24V, 36V	图 19	400	无	7.1
图 31 至图 34	6V, 12V, 24V, 36V	图 19	0	BGA 散热器	8.6
图 31 至图 34	6V, 12V, 24V, 36V	图 19	200	BGA 散热器	6.8
图 31 至图 34	6V, 12V, 24V, 36V	图 19	400	BGA 散热器	5.8

表 6：1.5V 输出，标称开关频率为 315kHz (满负载)

降额曲线	V _{IN}	功率损耗曲线	气流 (LFM)	散热器	θ _{JA} (°C/W)
图 35 至图 38	6V, 12V, 24V, 36V	图 20	0	无	10.3
图 35 至图 38	6V, 12V, 24V, 36V	图 20	200	无	8.4
图 35 至图 38	6V, 12V, 24V, 36V	图 20	400	无	7.2
图 39 至图 42	6V, 12V, 24V, 36V	图 20	0	BGA 散热器	9.0
图 39 至图 42	6V, 12V, 24V, 36V	图 20	200	BGA 散热器	7.0
图 39 至图 42	6V, 12V, 24V, 36V	图 20	400	BGA 散热器	5.8

表 7：散热器供应商 (采用导热胶带预先附装)

散热器制造商	器件型号	网址
Wakefield Engineering	LTN20069	www.wakefield.com
Aavid Thermalloy	375424B00034G	www.aavid.com

表 8：导热胶带供应商

导热胶带制造商	器件型号	网址
Chomerics	T411	www.chomerics.com

应用信息 — 输入电容表

表 9：瞬态性能 (典型值) 与推荐输出电容的关系。图 45 和图 46 所示电路

V _{OUT}	C _{OUT} (MLCC)		C _{OUT} (BULK)	
	供应商	器件型号	供应商	器件型号
≤ 3.3V	AVX	12106D107MAT2A (100μF, 6.3V, 1210 外壳尺寸) 12066D226MAT2A (22μF, 6.3V, 1206 外壳尺寸)	Sanyo POSCAP	6TPE680MI (680μF, 6.3V, 18mΩ, ESR, D4 外壳尺寸)
	Taiyo Yuden	JMK325BJ107MM-T (100μF, 6.3V, 1210 外壳尺寸) JMK316BJ226ML-T (22μF, 6.3V, 1206 外壳尺寸)		
	TDK	C3225X5R0J107MT (100μF, 6.3V, 1210 外壳尺寸) C3216X5R0J226MT (22μF, 6.3V, 1206 外壳尺寸)		
> 3.3V	AVX	1206YD226MAT2A (22μF, 16V, 1206 外壳尺寸)	Sanyo POSCAP	10TPF150ML (150μF, 10V, 15mΩ, ESR, D3L 外壳尺寸)
	Taiyo Yuden	LMK316BJ476ML-T (47μF, 10V, 1206 外壳尺寸) EMK316BJ226ML-T (22μF, 16V, 1206 外壳尺寸)		
	TDK	C3216X5R1A476M (47μF, 10V, 1206 外壳尺寸) C3216X5R1C226M (22μF, 16V, 1206 外壳尺寸)		

V _{OUT} (V)	V _{IN} (V)	R _{ISET} (MΩ)	R _{SET1A} , R _{SET1B} (kΩ)	R _{SET2} (kΩ)	C _{IN} (陶瓷)	C _{IN} * (大容量)	C _{OUT2} (陶瓷)	C _{OUT1} (大容量)	C _{FFA} , C _{FFB}	负载阶跃 转换速率 (A/μs)	瞬态压降, 0A 至 5A 负载阶跃 (mV)	瞬态, 峰至峰, 0A 至 5A 至 0A 阶跃 (mV _{PK-PK})	恢复时间 (μs)
0.9	5, 12, 24, 36	0.931	4.12	–	2 × 10μF	100μF	3 × 22μF	680μF	–	5	60	130	25
0.9	5, 12, 24, 36	0.931	4.12	–	2 × 10μF	100μF	4 × 100μF	–	–	5	60	140	25
1	5, 12, 24, 36	1.00	5.49	–	2 × 10μF	100μF	3 × 22μF	680μF	–	5	65	135	25
1	5, 12, 24, 36	1.00	5.49	–	2 × 10μF	100μF	4 × 22μF	–	–	5	70	150	25
1.2	5, 12, 24, 36	1.13	8.2	–	2 × 10μF	100μF	3 × 22μF	680μF	–	5	70	140	25
1.2	5, 12, 24, 36	1.13	8.2	–	2 × 10μF	100μF	4 × 100μF	–	–	5	80	170	30
1.5	5, 12, 24, 36	1.43	8.2	33.2	2 × 10μF	100μF	3 × 22μF	680μF	–	5	75	155	30
1.5	5, 12, 24, 36	1.43	8.2	33.2	2 × 10μF	100μF	4 × 100μF	–	220pF	5	90	190	30
1.8	5, 12, 24, 36	2.00	8.2	16.5	2 × 10μF	100μF	3 × 22μF	680μF	–	5	80	170	40
1.8	5, 12, 24, 36	2.00	8.2	16.5	2 × 10μF	100μF	3 × 100μF	–	220pF	5	100	215	30
2.5	5, 12, 24, 36	5.76	8.2	7.5	2 × 10μF	100μF	3 × 22μF	680μF	–	5	100	230	50
2.5	5, 12, 24, 36	5.76	8.2	7.5	2 × 10μF	100μF	3 × 100μF	–	220pF	5	140	290	30
3.3	5, 12, 24, 36	–	8.2	4.7	2 × 10μF	100μF	3 × 22μF	680μF	–	5	140	275	60
3.3	5, 12, 24, 36	–	8.2	4.7	2 × 10μF	100μF	3 × 100μF	–	100pF	5	200	420	30
5	12, 24, 36	–	8.2	2.61	2 × 10μF	100μF	2 × 22μF	150μF	220pF	5	220	450	50
5	12, 24, 36	–	8.2	2.61	2 × 10μF	100μF	3 × 47μF	–	100pF	5	250	570	30
6	12, 24, 36	–	8.2	2.05	2 × 10μF	100μF	2 × 22μF	150μF	220pF	5	240	500	55
6	12, 24, 36	–	8.2	2.05	2 × 10μF	100μF	3 × 47μF	–	100pF	5	300	660	30

* 大容量电容在 V_{IN} 具有非常低输入阻抗的情况下为可选的。

应用信息 —— 安全性和布局指引

安全性考虑

LTM4641 模块未提供 V_{IN} 至 V_{OUT} 隔离。没有安放内置熔丝。如果需要的话，应提供一个额定值为最大输入电流两倍的慢熔断熔丝。LTM4641 支持过流保护和两种过压保护（见“电源良好指示器和闭锁输出过压保护”部分）。

布局检查清单 / 实例

LTM4641 的高集成度使得 PCB 电路板的布局非常简单和容易。为了优化其电气和热性能，有些布局考虑仍然是必不可少的。图 43 和 44 分别示出了针对图 45 和图 46 中所示电路的推荐布局。

- 查阅下面的文件以了解器件焊盘图形和模板设计：
<http://www.linear.com.cn/docs/40146>。
- 演示板 DC1543 的光绘文件可通过以下网址下载：
<http://www.linear.com.cn/demo>
- 在模块的正下方采用一个整体的铜 GND 平面。这将有助于形成至输入电源和输出负载的回流通路。另外，这还将提供一条用于把热量从 BGA 封装移除的散热路径，并最大限度地减小 LTM4641 在给定应用中的结温升幅。为了在各种应用中保持一致的纹波和噪声，仅在模块的下方连接输出 GND 平面（其将负载侧返回电流回传至模块）和输入 GND 平面（其将模块返回电流回传至输入电源）。
- 为大电流通路使用大的 PCB 铜面积，包括 V_{INH} 和 V_{OUT} 。
- 在靠近 V_{INH} 、GND 和 V_{OUT} 引脚的地方布设高频陶瓷输入和输出电容器，以最大限度地降低高频噪声。 V_{INH} 例外：若采用 MSP，则：(1) 把 MSP 布设在尽可能靠近 LTM4641 V_{INH} 引脚的地方，以及 (2) 将 MSP 的漏极（而不是 V_{INH} ）旁路至 LTM4641 的 GND 引脚。只需在紧邻 LTM4641 的 V_{OUT} 和 GND 引脚的地方安放一个或两个高频 MLCC ($C_{OUT}(MLCC)$)，以尽量降低靠近电源的高频噪声。应把大多数 $C_{OUT}(MLCC)$ 布设在靠近负载之处以提供高质量的旁路。
- 为了最大限度地减小过孔传导损耗并降低模块的热应力，应采用多个过孔来实现顶层与其他电源层之间的互连。
- 不要将过孔直接置于任何焊盘的下方，除非过孔被覆盖或涂覆。
- 为连接至信号引脚的组件采用一个分离的 SGND 接地铜平面。连接至 SGND 的组件应放置在尽可能靠近模块的地方，并采用长度和宽度极小的走线进行排布以实现最佳的抗噪声性能。
- 请注意，在模块上有两组 SGND 引脚：一组由 A1-A3、B1-B3、C1-C4 (A1 像限) 形成；第二组则由引脚 K1、K3、L3 和 M1-M3 形成 (M1 像限)。上佳的 PCB 设计惯例是提供一个把所有的 A1 像限 SGND 引脚连接在一起的铜平面以及另一个将所有的 M1 像限 SGND 引脚连接在一起的铜平面。在 PCB 布局中无需把这两组 SGND 的铜平面相互连接，因为所有的 SGND 引脚在模块的内部彼此之间是电相连的。
- 不要把任何的 SGND 引脚或 SGND 平面连接至 GND 平面；在模块的内部已经进行电星形连接。
- 对于并联模块操作，可参见“多模块并联操作”部分，那里罗列了跨并联模块互连的引脚。图 56 和 66 分别示出了 4 个和 2 个 LTM4641 器件并联运作的情形。将信号走线（非电源）布设在内部电路层上，并用 GND 平面覆盖信号走线以避免其遭受噪声的损害。更为有效的做法是：用相邻的 GND 平面或布线把含有信号走线的内部电路层上的模块至模块信号接线包围起来，并按照一定的频率打地过孔到相邻的屏蔽层。这种做法在 PCB 内部形成了一种等效于“同轴电缆”的结构，而且在使敏感信号与噪声源相隔离这方面十分有效。保持 V_{OSNS}^+/V_{OSNS}^- 引脚对的差分布线。

应用信息 —— 安全性和布局指引

- 把所有的反馈组件布设在尽可能靠近模块的地方，并将布局的最高优先级给予电容器 C_{FFA} 、 C_{FFB} 、 C_{CMA} 、 C_{CMB} 和 C_{DM} (如果采用)，次高的优先级则赋予 R_{SET1A} 、 R_{SET1B} 和 R_{SET2} (如果采用)。更多详情请见“应用信息”部分中的图 5 和“附录 D”中的图 64。在负载和模块之间保持远端采样线路的差分布线。利用 PCB 内部的 GND 将远端采样线路包围起来以形成一种“同轴电缆”结构 (只要不超过布局所允许的范围)。可参见在

DC1543 的第三层布设 VOUT/GND 远端采样引脚对的一个例子。

- 为简化填充验证、以及测试和调试活动，可考虑利用简短的走线将 LTM4641 的控制信号传送至局部测试点、测试焊盘或测试过孔 (按照 PCB 布局空间的允许)。公司内部生产部门及合同制造商都会乐于获得至 IC 或 μ Module 稳压器的所有非低阻抗 ($\geq 10\Omega$) 引脚的电连接，以改善电路在线测试 (ICT) 覆盖范围。

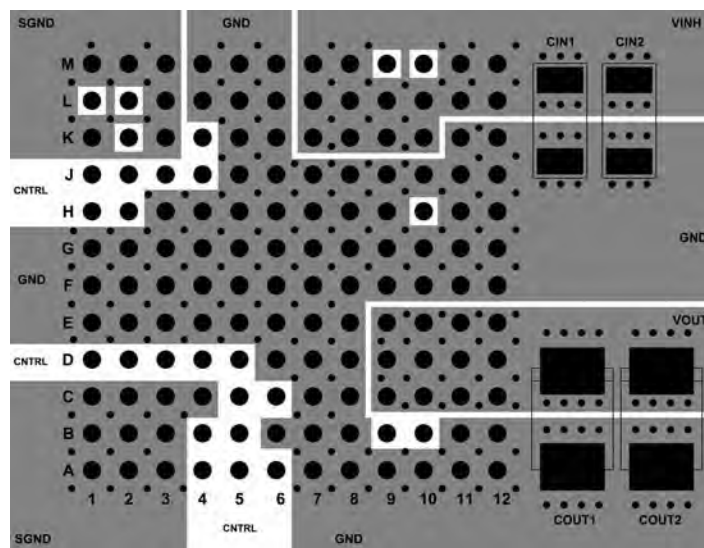


图 43：推荐的 PCB 布局，图 45 所示电路。从封装的顶部观看 LTM4641。

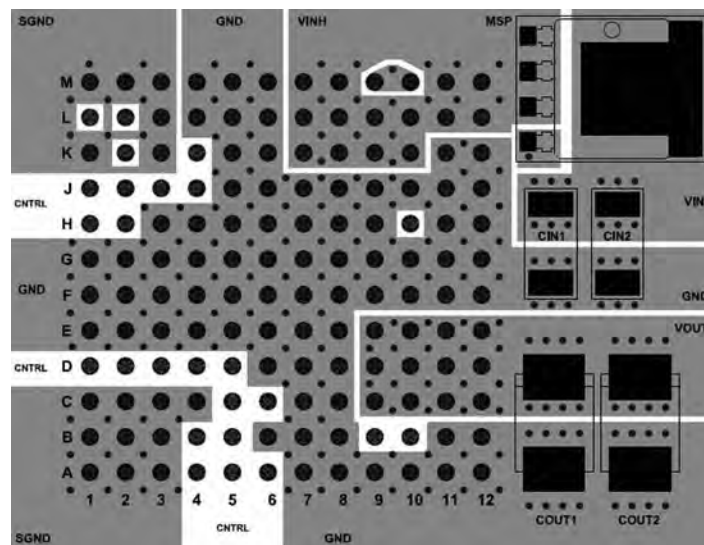


图 44：推荐的 PCB 布局，图 46 所示电路。从封装的顶部观看 LTM4641。

典型应用

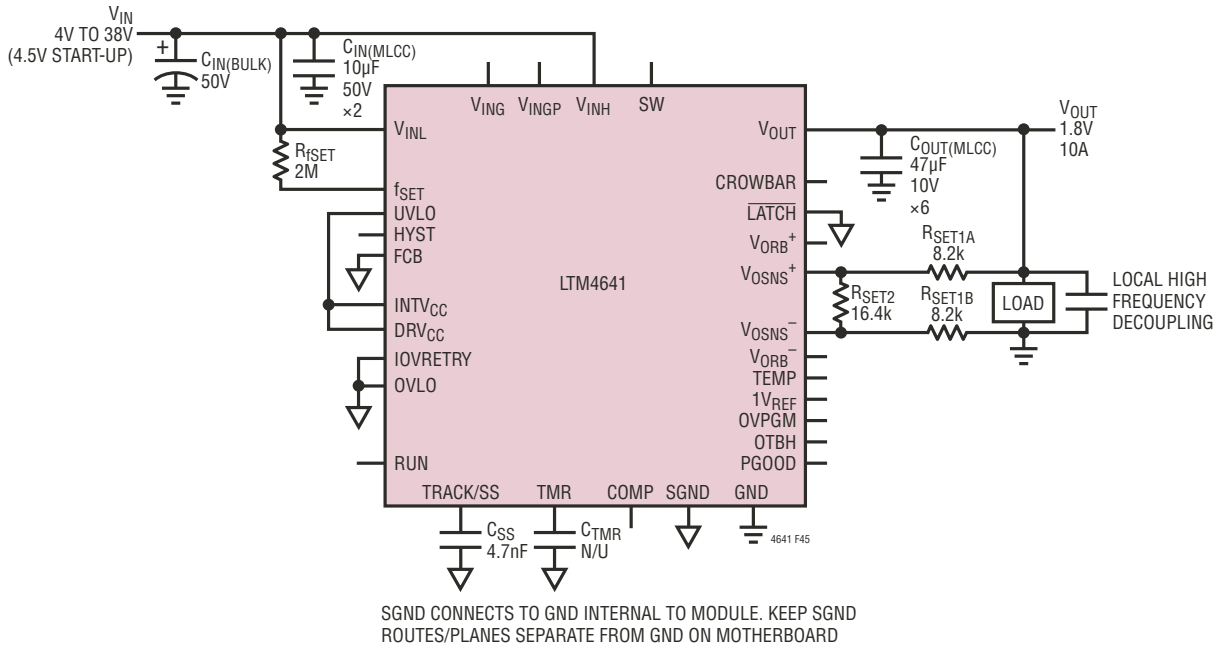


图 45 : 4V_{IN} 至 38V_{IN}, LTM4641 基本配置, 1.8V 输出 (10A)

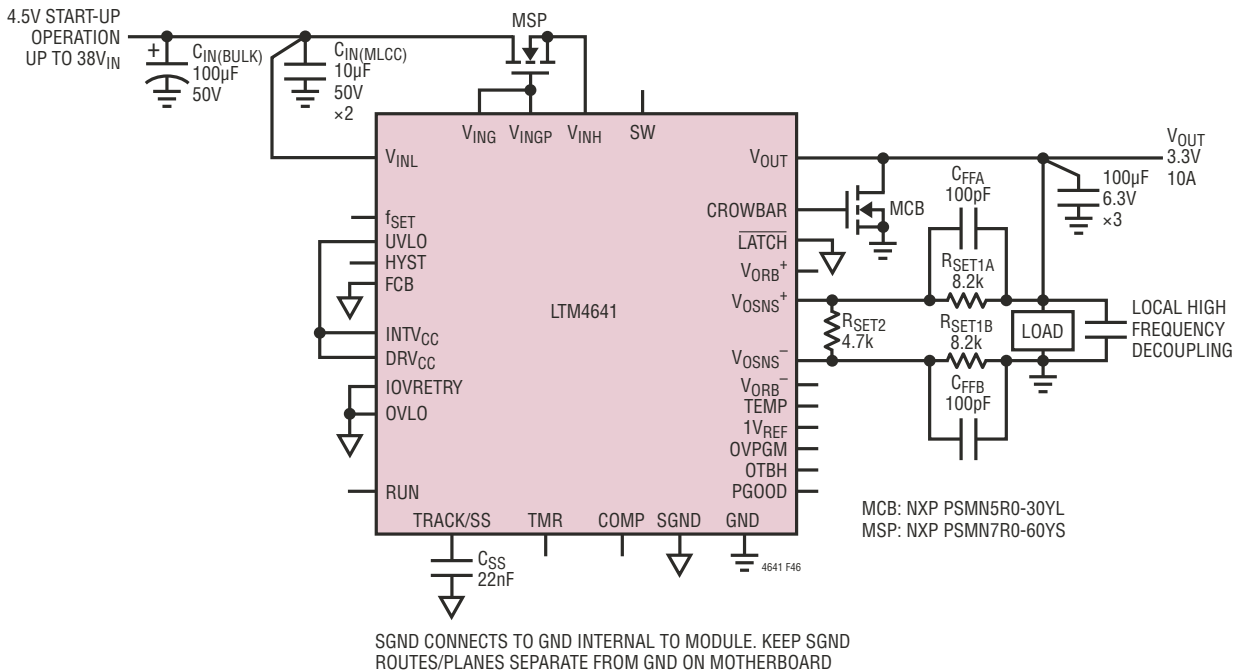


图 46 : LTM4641 提供 3.3V 输出 (10A), 并利用高达 38V_{IN} 提供稳健的输出过压保护。压差操作有可能出现在 4.8V_{IN} 以下。参见图 11 以执行定制的 UVLO 上升/下降设定值, 从而避免压差操作。

典型应用

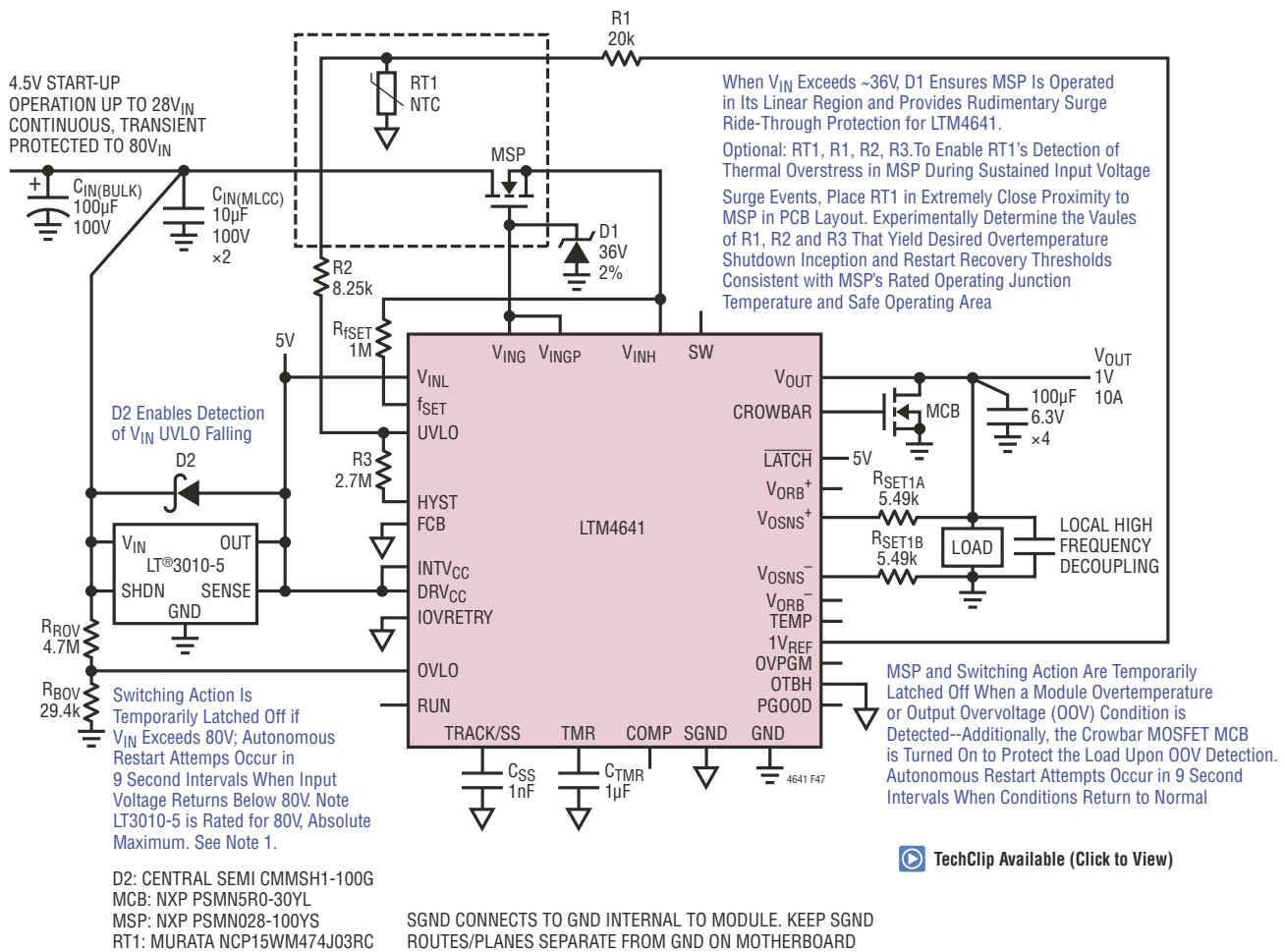


图 47 : LTM4641 产生 1V 输出 (10A), 可提供针对高达 $80V_{IN}$ 瞬变的浪涌保护。
TMR = INTV_{CC} 时的启动和停机波形示于图 2

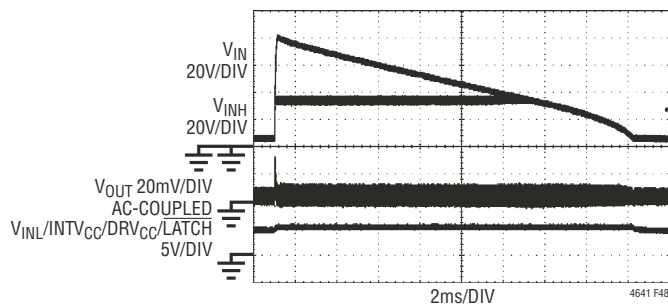


图 48 : 图 47 所示电路穿越 $80V_{IN}$ 瞬变并向负载提供 $1V_{OUT}/10A$ 时的示波器瞬像

典型应用

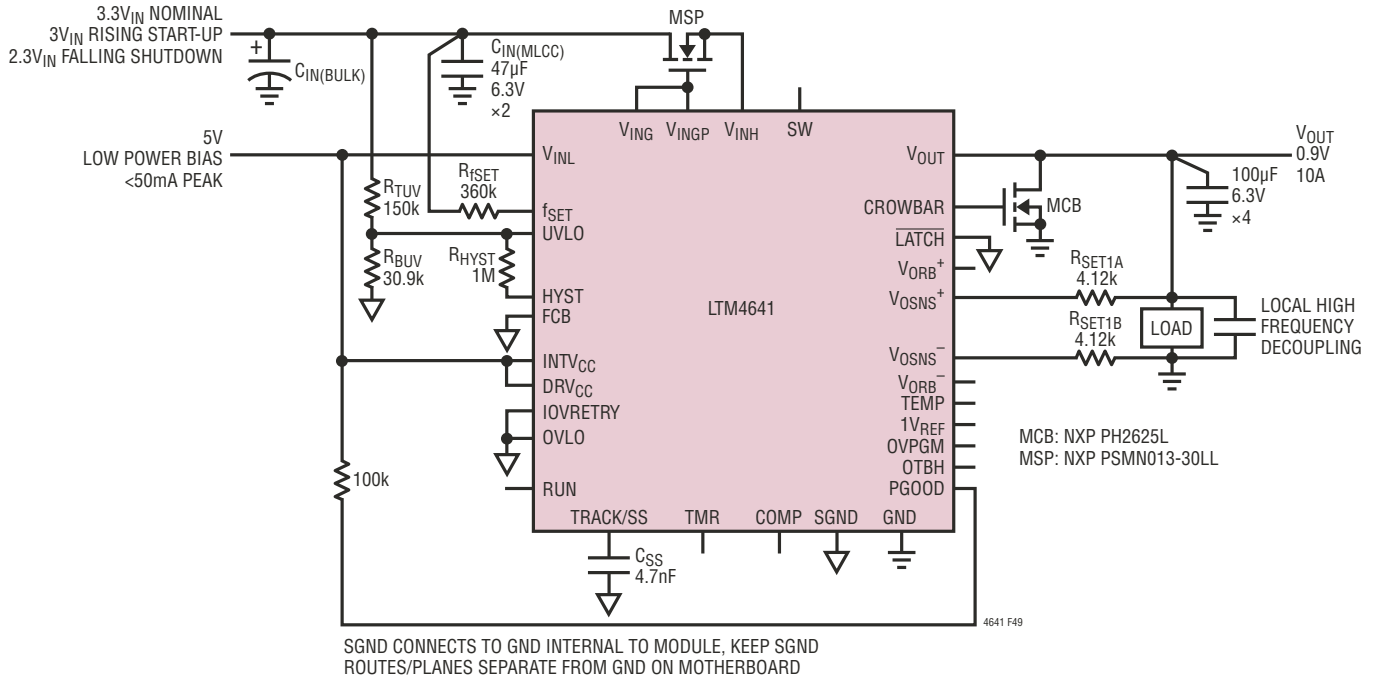


图 49：LTM4641 采用 3.3V_{IN} 产生 0.9V_{OUT} (10A)，并提供高级输出过压保护功能。依靠一个低功率辅助 5V 电源轨给 V_{INL}、INTV_{CC} 和 DRV_{CC} 施加偏置

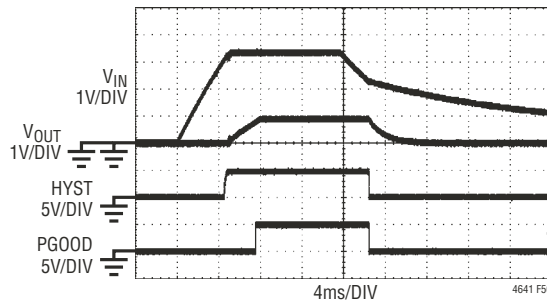
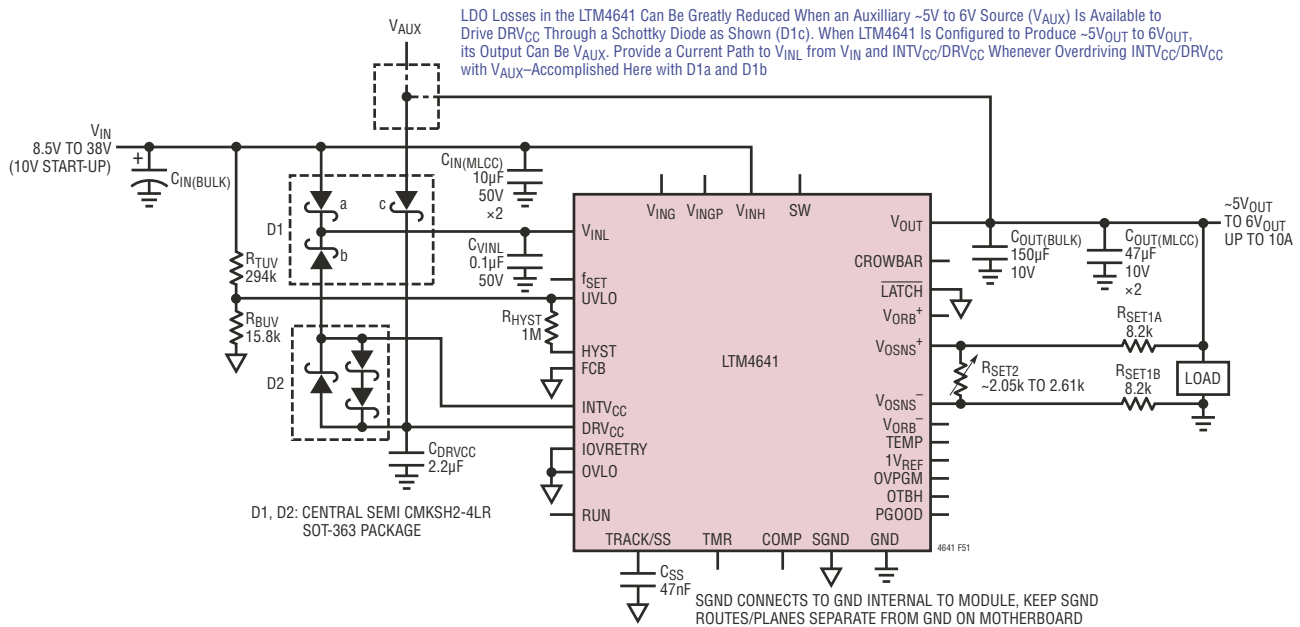
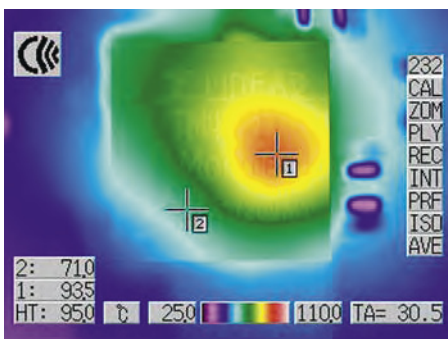
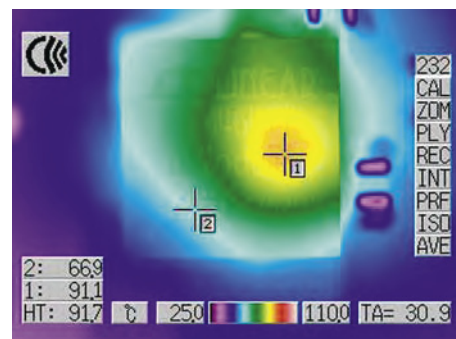
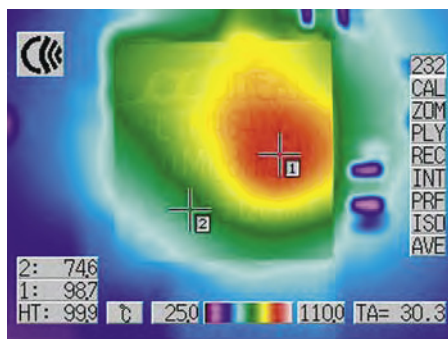
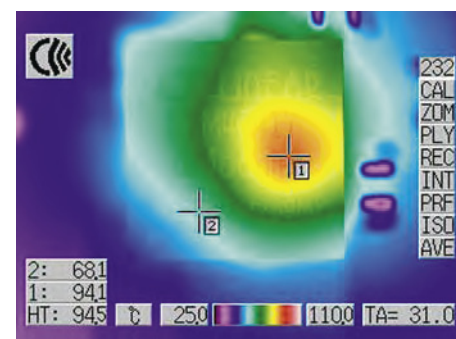


图 50：图 49 所示电路的示波器截屏 (在 V_{OUT} 上布设了 2Ω 负载)。短暂地施加了 3.3V_{IN} 以突出显示 UVLO 上升和下降门限

典型应用

图 51：对 $INTV_{CC}/DRV_{CC}$ 提供辅助源以降低 V_{INL} 至 $INTV_{CC}$ 线性稳压器损耗 (比照图 52 至 54)图 52：U1 的热像 (图 51 所示电路)。采用 36V $_{IN}$ 提供 5V $_{OUT}$ (10A)， $INTV_{CC}$ 连接至 DRV_{CC} ，而且 D1c = 开路 and D2 = 开路。 $T_A = 25^\circ\text{C}$ ，试验台测试，无气流图 54：U1 的热像 (图 51 所示电路)。采用 36V $_{IN}$ 提供 5V $_{OUT}$ (10A)，由 5V $_{OUT}$ 通过 D1c 二极管给 $INTV_{CC}/DRV_{CC}$ 馈电。 $T_A = 25^\circ\text{C}$ ，试验台测试，无气流图 53：U1 的热像 (图 51 所示电路)。采用 36V $_{IN}$ 提供 6V $_{OUT}$ (10A)， $INTV_{CC}$ 连接至 DRV_{CC} ，而且 D1c = 开路 and D2 = 开路。 $T_A = 25^\circ\text{C}$ ，试验台测试，无气流图 55：U1 的热像 (图 51 所示电路)。采用 36V $_{IN}$ 提供 6V $_{OUT}$ (10A)，由 6V $_{OUT}$ 通过 D1c 二极管给 $INTV_{CC}/DRV_{CC}$ 馈电。 $T_A = 25^\circ\text{C}$ ，试验台测试，无气流

典型应用

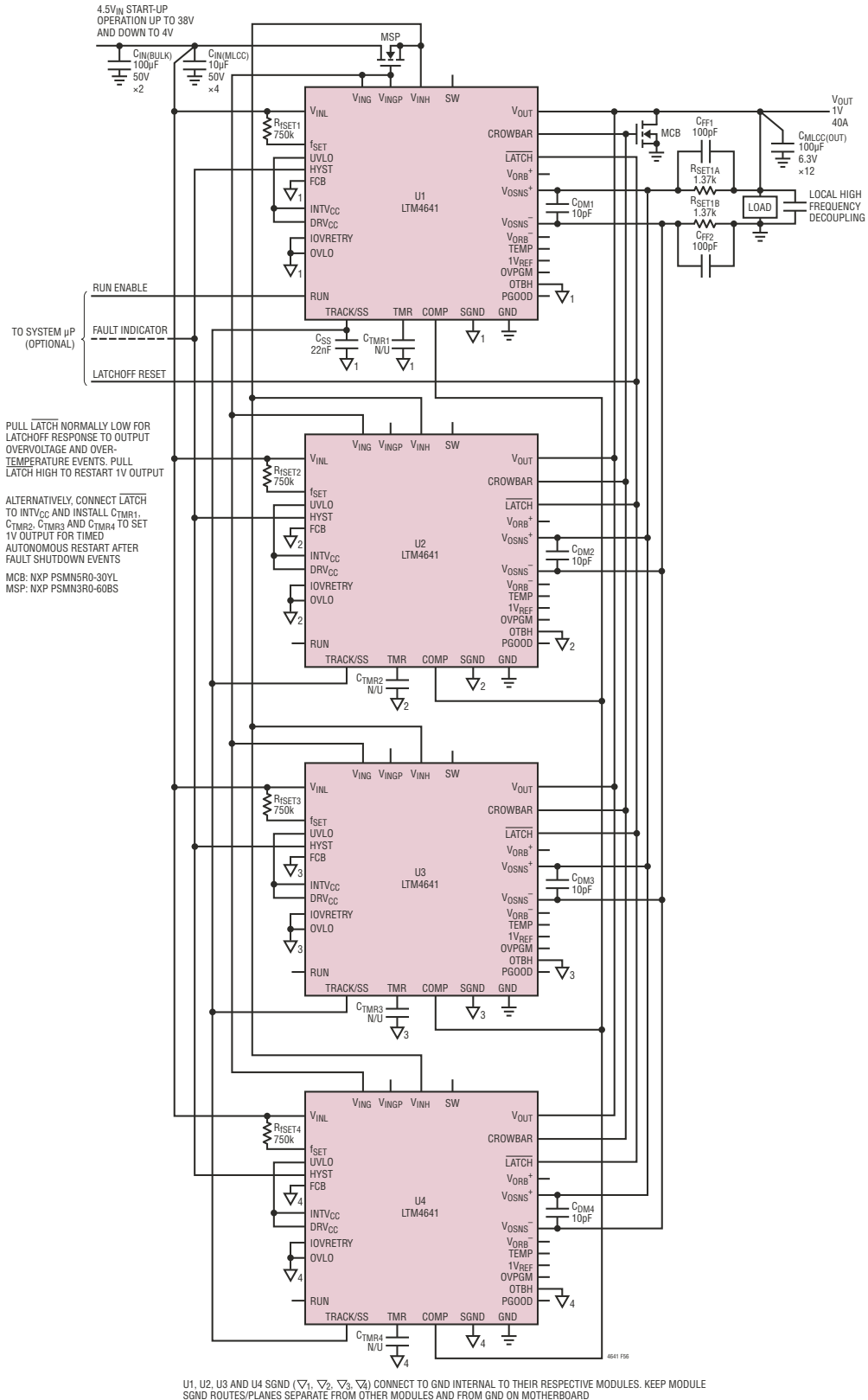
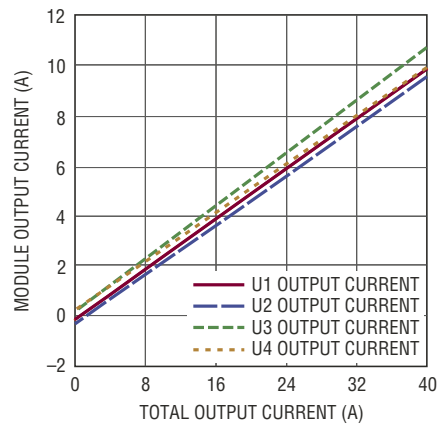
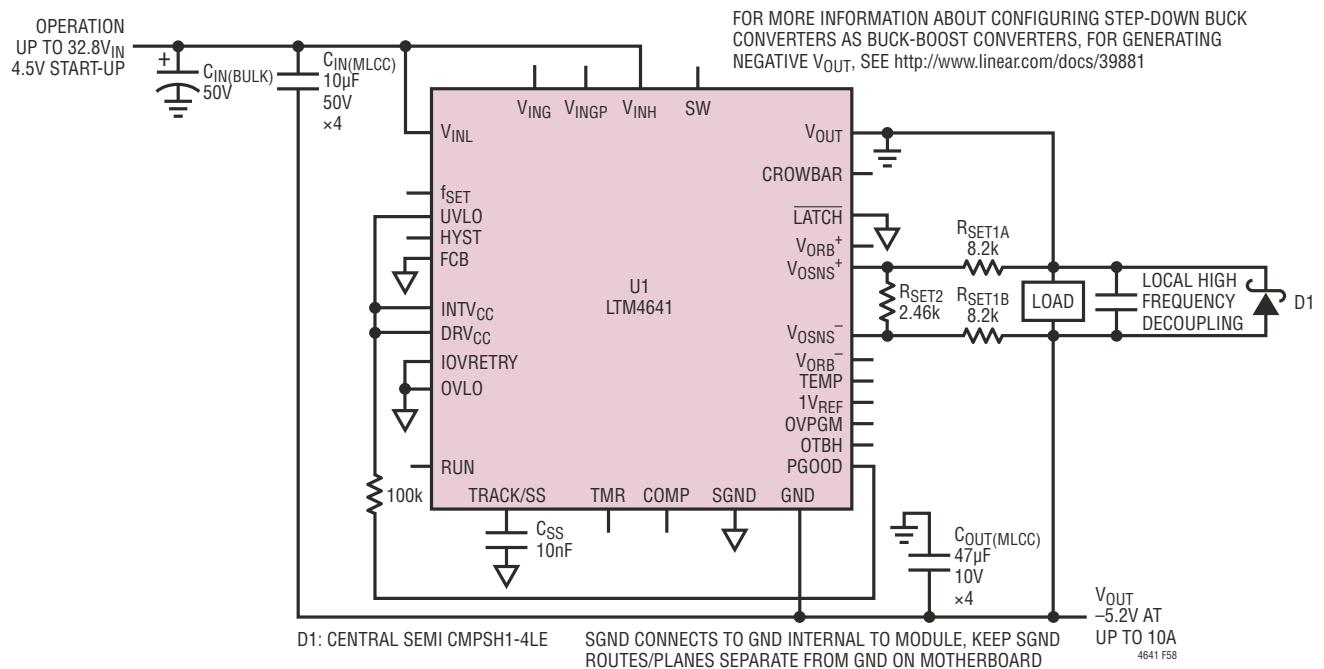


图 56 : 由 4 个并联 LTM4641 采用高达 38V_{IN} 进行供电的 1V、40A 故障保护负载 (比照图 57)

典型应用



4641 F57

图 57：4 个并联 LTM4641 的均流性能。图 56 所示电路，在 $28V_{IN}$ 条件下运作图 58：负输出应用。采用高达 $32.8V_{IN}$ 提供 $-5.2V_{OUT}$ (在高达 10A 电流下)。(比照图 59)

典型应用

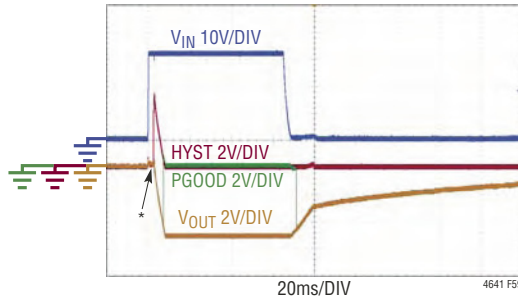


图 59 : V_{IN} 的脉冲应用。图 58 所示电路 (采用 50Ω 负载)。
*D1 的超低 V_F 可最大限度地抑制通电时的 V_{OUT} 过冲

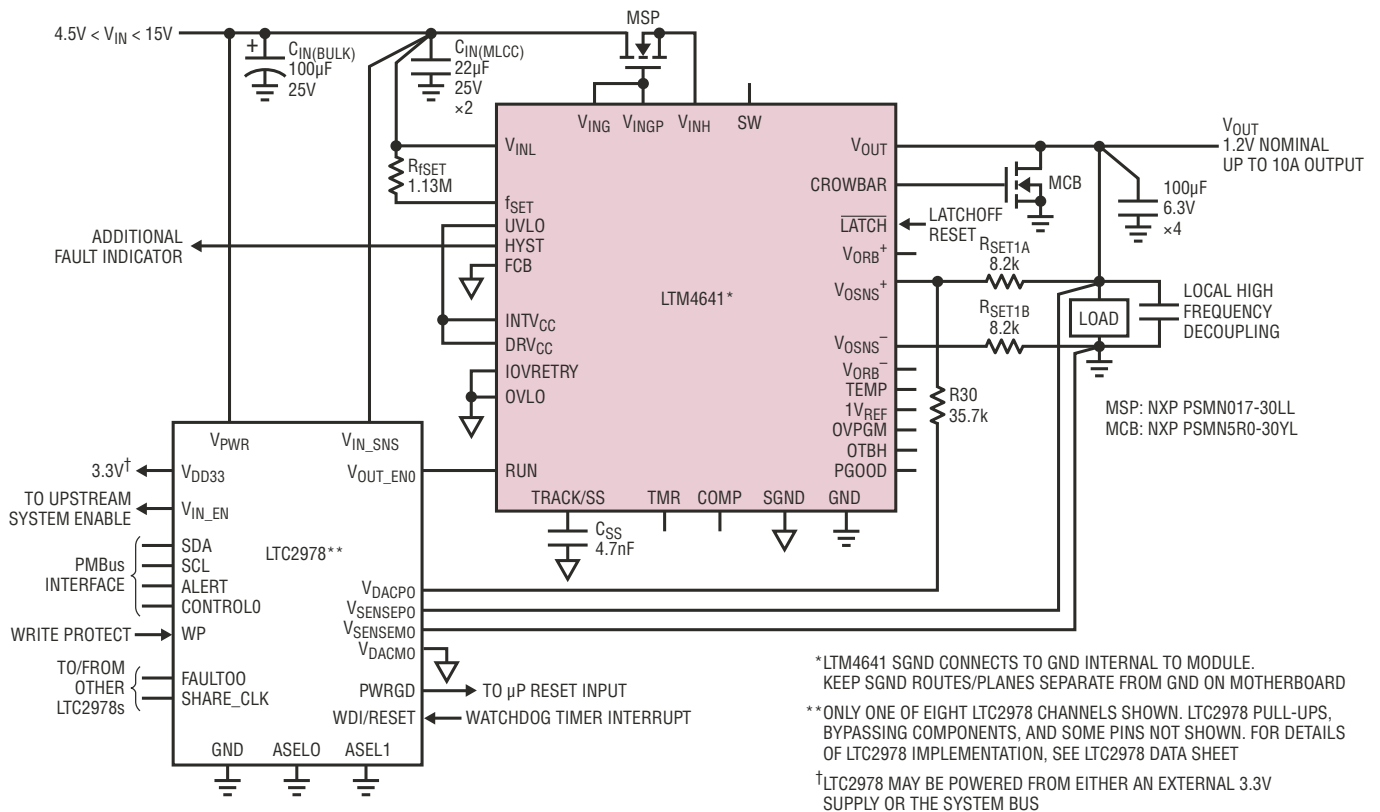
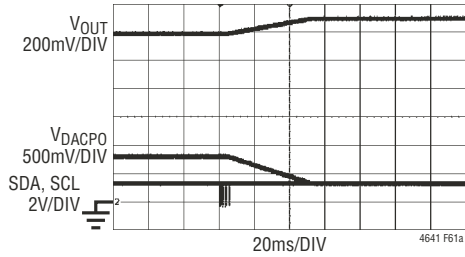
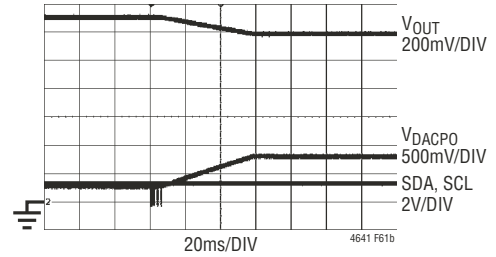


图 60 : 采用电源管理的故障保护负载。LTM4641 的快速输出过压锁断跳变门限始终保持在比 LTC2978 控制的目标 V_{OUT} 高 11% (即使当 V_{OUT} 通过 I²C 进行裕度调节时也不例外)

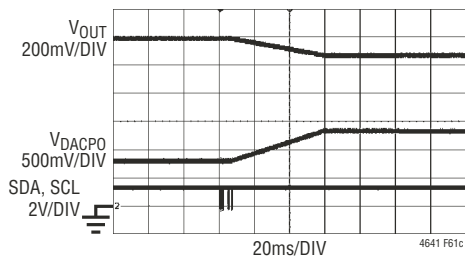
典型应用



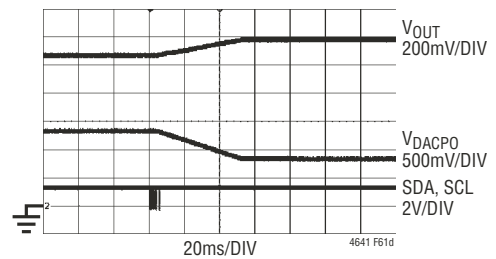
(61a) PMBus 操作 (寄存器 0x01) : 0x80 → 0xA8 (裕度调节高)



(61b) PMBus 操作 (寄存器 0x01) : 0xA8 → 0xA0 (裕度调节关断)



(61c) PMBus 操作 (寄存器 0x01) : 0x80 → 0x98 (裕度调节低)



(61d) PMBus 操作 (寄存器 0x01) : 0x98 → 0x80 (裕度调节关断)

图 61 : LTM4641 的 V_{OUT} 裕度由 LTC2978 通过 I²C 命令调高/低。图 60 所示电路。12V_{IN}。

$V_{OUT_COMMAND} (0x21) = 1.20V$, $V_{OUT_MARGIN_HIGH} (0x25) = 1.32V$, $V_{OUT_MARGIN_LOW} (0x26) = 1.08V$

附录

附录 A : 功能方框图和特性快速参考指南

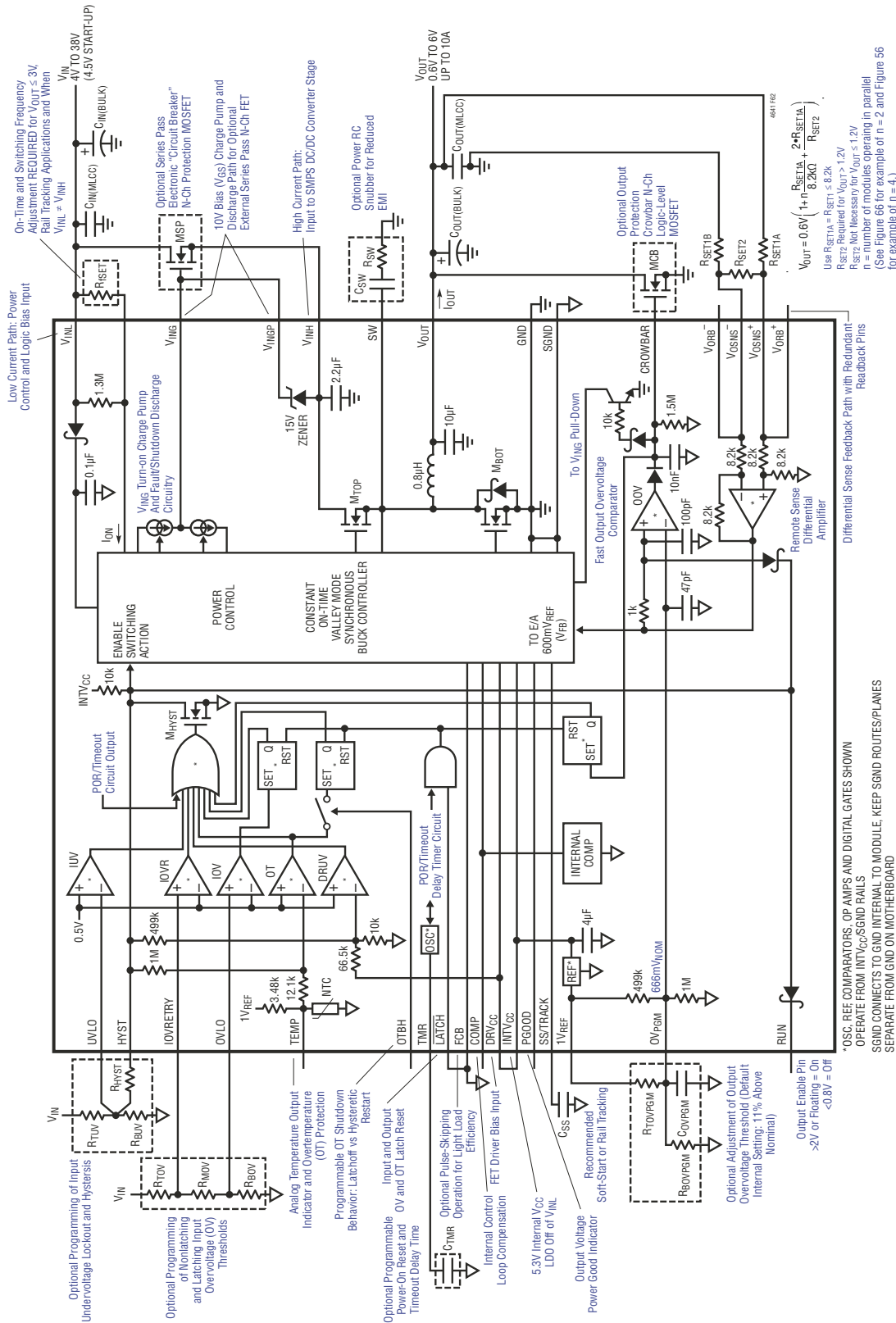


图 62 : 功能方框图

附录

附录 B : 启动 / 停机状态图

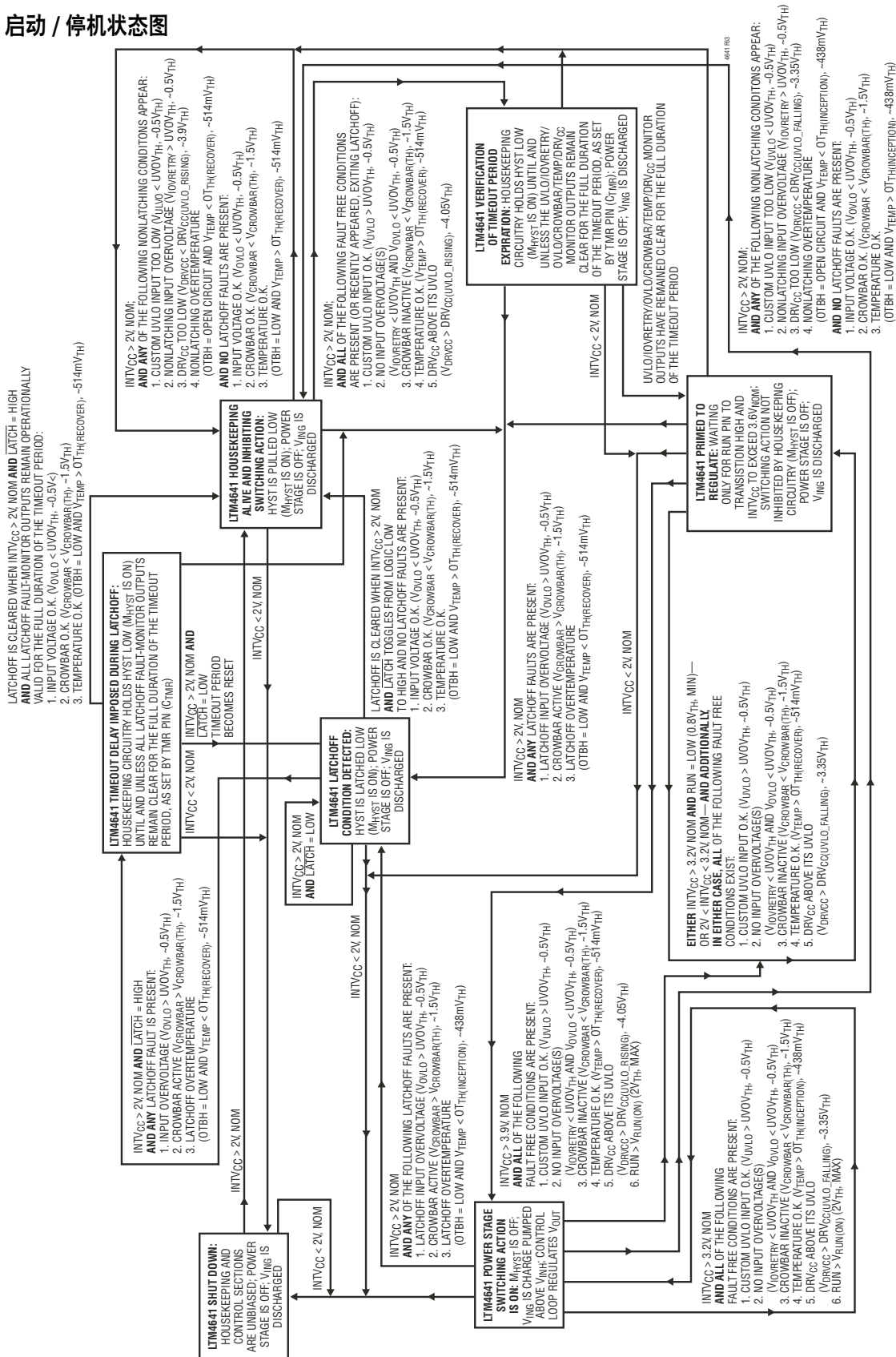


图 63 : 启动 / 停机状态图

附录

附录 C：开关频率考虑和 R_{fSET} 的用法

在许多场合中，应在外部将一个电阻器 R_{fSET} 连接至 LTM4641 的 f_{SET} 引脚，以减少 M_{TOP} 的导通时间：最常见的是在输出电压设定值小于或等于 3V 时以及电源轨跟踪应用中；不太常见的则是当 V_{INL} 和 V_{INH} 采用不同的电源来运作之时。在前一种场合中， R_{fSET} 通常加在 f_{SET} 和 V_{INL} 之间（图 45 和首页上的应用电路）；在后一种场合中， R_{fSET} 则常常加在 f_{SET} 和负责为 LTM4641 的功率级馈电的电压源之间，假如采用了一个电源中断输入 MOSFET，则位于 MSP 的上游（图 49）。在该指引的背后存在多种动机和考虑。

- (1) LTM4641 之恒定导通时间架构的固有特性是 LTM4641 的开关频率随着输出电压的下降而降低。为了即使在较低输出电压 ($\leq 3V_{OUT}$) 条件下亦可保持合理的输出电容值及输出电压纹波，应施加 R_{fSET} ，从而使控制器的 I_{ON} 引脚电流和最终的开关频率高于由连接在 V_{INL} 和 f_{SET} 之间的 $1.3M\Omega$ 电阻器所确定的导通时间。
- (2) LTM4641 所运用的 PFM 控制方案在零负载电流条件下（“无负载操作”）产生的开关频率通常比其在满负载时的数值低 20% 至 25%。因此，重负载时的电感器纹波电流较之无负载时成比例地提高。前文已说过，LTM4641 采用了 $R_{DS(ON)}$ 电流检测；此外还应认识到：控制器的电流检测放大器必需要能够检测和控制足够“负”的电感器谷值电流，以保持 0A 的最大平均电感器电流，这样就可以正确地调节输出电压（直到低至无负载）。应采用一个适合的 R_{fSET} 阻值以确保开关频率在无负载时足够高（即导通时间足够小），从而使代表扼流圈电流谷值的电流检测信息幅度不会过大。图 3 就可确保正确无负载操作的最大 R_{fSET} 阻值（即相当于最小的 I_{ON} 电流）提供了保守的指引。
- (3) 在电源轨跟踪应用中，LTM4641 的输出电压必须跟踪一个参考电压，不仅在 V_{OUT} 上升期间，在 V_{OUT} 下降过程中也是如此；实现后者要求 LTM4641 从输出电容器吸收电流。应采用一个合适的 R_{fSET} 阻值以确保能使输出电压下降至最小的期望调节输出电压（而不仅是预期的正常输出电压）。图 3 提供了该指引。
- (4) 对于某一给定的输出电压，为保持一个相对恒定的开关频率（在整个线路电压范围内）， M_{TOP} 的导通时间应与负责给 V_{INH} 功率级馈电的电压源成反比，假如采用了一个电源中断输入 MOSFET，则此电压源位于 MSP 的上游（图 46）。当 V_{INL} 和 V_{INH} 采用不同的电源轨来运作时，可通过将 R_{fSET} 布设在 f_{SET} 和 V_{IN} 功率输入电源之间以实现该目标（见图 49：连接至 V_{IN} 而非 V_{INL} ，且常常不是 V_{INH} ，但图 47 给出了一个反例，具体的解释见本清单的第 5 项）。在此类场合中，连接在 V_{INL} 和 f_{SET} 之间的 $1.3M\Omega$ 电阻器会引起导通时间的微小误差，于是应考虑所有工作输入电压极端状况（电源、 V_{INH} 和控制偏压、 V_{INL} 极限值）下的 I_{ION} 计算值以及最终的工作开关频率范围 [由 (6) 式给出]。
- (5) 当采用 MSP 且 V_{INL} 和 V_{INH} 采用不同的电源轨运作时，这就是建议把 R_{fSET} 连接在 f_{SET} 和 MSP 的漏极（而不是 V_{INH} ）之间的原因：在启动之前，MSP 关断， V_{INH} 被放电。把 R_{fSET} 连接至 V_{INH} 将在开关动作开始时使导通时间大大低于预期值。直到 V_{ING} 电路已接通 MSP 并足以使 V_{INH} 被上拉至 V_{IN} 电位，导通时间才会达到其最终设定值。有一点应该是变得很明显了，即：在输出电压上升速度（取决于 TRACK/SS 引脚的用法）与 MSP 的接通速度之间可能存在着一种动态相互作用机理。我们从这份清单的第 (2) 项获知：导通时间不能任意大。一般来说，为避免发生任何不希望的作用（在最坏情况下有可能导致过大的输出电

附录

压纹波或非单调的输出电压上升), 一个足够慢的输出电压上升时间能消除影响输出电压纹波的 V_{INH} 与导通时间稳定发生互作用的危险, 但正确的做法要求根据具体情况进行分析和硬件评估。图 47 示出了将 R_{fSET} 连接在 f_{SET} 和 V_{INH} (而不是输入电源) 之间的一个例子。在该实例中, 由于 MSP 在输入电压浪涌期间对 V_{INH} 电压进行了限制, 因此正确的 I_{ON} 电流只能通过连接至 V_{INH} 的电阻来设定。

附录 D: 严酷环境中的远端采样

使用对称电阻器网络的基本原理是提供一种一致的反馈结构, 其可在严酷环境中实现 0.6V 至 6V 输出电压的全差分远端采样, 并具有滤除差模和共模噪声的灵活性。见图 64。 R_{SET1A} (和 R_{SET1B}) 采用标称阻值不大于 $8.2k\Omega$ 电阻器可确保远端采样信号在关注的频率上不会被由反馈电阻器和寄生电容形成的极点所衰减。

此外, 采用 $8.2k\Omega$ (对于 $1.2V_{OUT}$) 或更大的 R_{SET1A} (和 R_{SET1B}) 阻值可确保远端采样引脚的共模范围处于其 $-0.3V$ (最小值) 至 $3V$ (最大值) 的有效范围之内, 即使在模块的地之间的电压降偏离 POL 的接地 $\pm 0.6V$ 的情况下也不例外。

差分远端采样反馈信号应在 PCB 上用差分走线 (或双绞线, 如果使用线缆的话) 从负载连接至 R_{SET1A}/R_{SET1B} 反馈组件。应把 R_{SET1A}/R_{SET1B} 和所有其他形成反馈阻抗分压器网络的组件布设在尽可能靠近 LTM4641 的地方, 这一点非常重要。强烈建议对差分远端采样信号进行接地屏蔽, 以防止杂散噪声损害反馈信息。

如果无法提供反馈信号的良好屏蔽, 积极的做法是在布局中为一个小滤波电容器 C_{DM} 留出空间, 将其放置在 V_{OSNS}^+ 和 V_{OSNS}^- 之间并尽可能靠近模块的引脚, 因为有可能需要衰减差模噪声。

最后, 倘若 POL 距离 LTM4641 很远, 比如: 输出电源连接 (V_{OUT} 和 GND) 通过一个板对板连接器; 一段长度足以

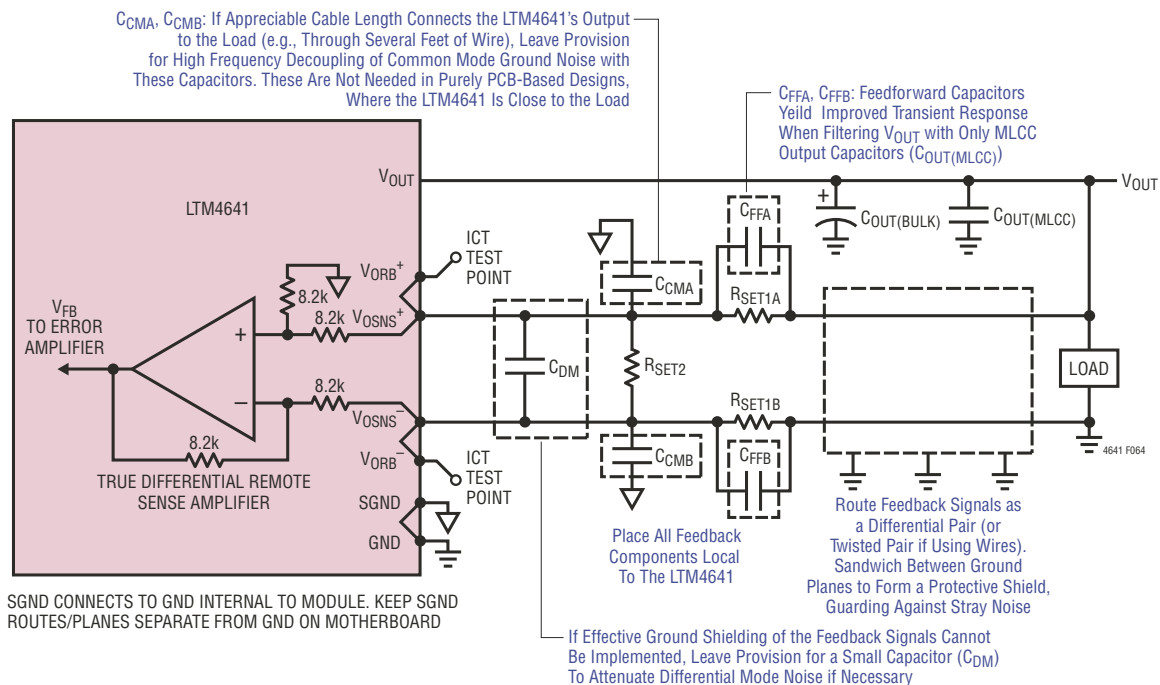


图 64: 针对极严酷工作环境的反馈远端采样连接和方法

附录

产生可观寄生电感电缆 (比如：50cm 或更长) 来实现；或者，如果负载具有很强的感性，则积极主动的做法是在布局当中为一对小滤波电容器 C_{CMA} 和 C_{CMB} 留出安放空间。 C_{CMA} 和 C_{CMB} 应分别直接布设在 V_{OSNS}^+ 和 $SGND$ 以及 V_{OSNS}^- 和 $SGND$ 之间，并尽可能地靠近模块的引脚。当以这种方式进行配置时， C_{CMA} 和 C_{CMB} 便可用于衰减远端采样信号引脚对中的共模噪声。

附录 E：脉冲跳跃模式操作的灵感

当 M_{TOP} 接通并持续了与 I_{ION} 电流成比例的时间之后，电感器电流上升且能量积聚在电感器的感应磁场。最终，一个能量“包”从输入电容器转移至输出电容器。在强制连续模式操作中 (FCB 为逻辑低电平)， M_{TOP} 和 M_{BOT} 以一种完全同步的形式运作，这意味着：当 M_{TOP} 导通时， M_{BOT} 关断，反之亦然。请注意：当 M_{TOP} 关断时，电感器中的感应磁场不会即刻消失：逐渐崩溃的电磁场强制电感器电流流过 M_{TOP} 的寄生肖特基二极管，因而产生不希望的续流二极管功率损耗；接通 M_{BOT} 旨在降低功率损耗。当 M_{BOT} 导通时，电感器电流随着其电磁场中能量的衰减而下降。

在稳态强制连续模式操作中，电感器纹波电流表现为一个三角波形，其平均值等于负载的电流。强制连续模式 (强制 M_{TOP} 和 M_{BOT} 同步运作) 提供了一种实现稳定输出电压纹波 (不受负载电流的影响) 的机制。然而在该操作模式中，在轻负载电流条件下 (比如：小于 2A 输出)，应注意到电感器电流周期性地出现负值，这意味着从输入电容器转移至输出电容器的某些能量包被循环回传至输入电容器。这是造成低效率的一个根源，执行脉冲跳跃模式操作的动机因此而生，即在电感器电流下降至 0A 时关断 M_{BOT} 。此原理在业界也被描述为“模拟二极管”，因为它让 M_{BOT} 模仿肖特基整流器的工作特性。在脉冲跳跃模式操作中 (FCB 为逻辑高电平)，电感器纹波电流在轻负载条件下表现为一个不对称的截断三角波形；电感器电流未降至 0A 以下。

附录 F：调节快速输出过压比较器门限

输出过压起始门限 (OV_{PGM} 电压) 可在其默认值的基础上调节或加严精度。不过，下面的指引是必须遵守的：

- 建议不要动态地改变 OV_{PGM} 电压，因为快速 OOV 比较器的抗干扰能力完全由 OV_{PGM} 的内部 47pF 电容器提供，而且 OV_{PGM} 的布线会使其容易遭受静电噪声的不良影响。
- 对于 OV_{PGM} 的实际值 ($0.6V < V_{OV_{PGM}} < 0.9V$)，应保持由 OV_{PGM} 的内部 47pF 电容器和默认的 $499k\Omega \parallel 1M\Omega$ 电阻分压器网络形成的 $15.6\mu s$ 时间常数滤波器。一定不得不加区别地实施 OV_{PGM} 的容性滤波。在启动时， OV_{PGM} 电压必须非常快速地跟上 $1V_{REF}$ 以避免出现竞争的状况，这种竞争将会导致麻烦的 OOV 检测和故障锁断事件，因此任何在外部施加的电容都不能是任意高。另一方面， OV_{PGM} 必须提供针对开关噪声源的滤波，并应与 $1V_{REF}$ 上的任何可能的动态活动加以充分的隔离。(见图 9。)
- 加在 OV_{PGM} 和 $1V_{REF}/SGND$ 之间的外部电阻器应具有相对较高的阻抗，以最大限度地减小 $1V_{REF}$ 输出端上的负载。于是，小的 $C_{OV_{PGM}}$ 值可在 OV_{PGM} 的电阻分压器网络有所改变的情况下保持一致的时间常数。

图 65 示出了可用于改变或加严 OV_{PGM} 设定值的网络。

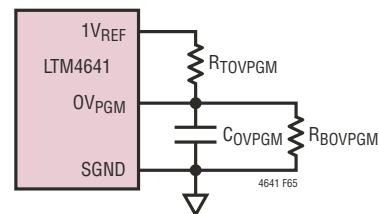


图 65：用以改变或加严 $V_{OV_{PGM}}$ 的任选 OV_{PGM} 网络

附录

如欲仅采用一个 R_{BOVPGM} 电阻器将 OV_{PGM} 设定点下拉至一个新的 OOV 起始门限电压 $OV_{PGM(NEW)}$ ，则计算：

$$R_{BOVPGM} = \frac{1}{\frac{1V - OV_{PGM(NEW)}}{OV_{PGM(NEW)} \cdot 499k\Omega} - \frac{1}{1M\Omega}} \quad (37)$$

随后可利用下式核查新的 OV_{PGM} 门限：

$$OV_{PGM(NEW)} = \frac{1V \cdot (1M\Omega \parallel R_{BOVPGM})}{(499k\Omega + 1M\Omega \parallel R_{BOVPGM})} \quad (38)$$

当仅通过应用 R_{BOVPGM} 来降低 OV_{PGM} 设定点时，则不必要施加一个 C_{OVPGM} 电容器，因为：即使对于一个 600mV 的极限 $OV_{PGM(NEW)}$ 设定值（由于这是正常调节期间的 V_{FB} 电压，因此是不切实际的）， OV_{PGM} 网络的时间常数从其默认值的改变将小于 $2\mu s$ 。

如欲仅利用一个 R_{TOVPGM} 电阻器上拉 OV_{PGM} 跳变门限以设定一个新的 OOV 起始门限电压 $OV_{PGM(NEW)}$ ，则计算：

$$R_{TOVPGM} = \frac{1}{\frac{OV_{PGM(NEW)}}{(1V - OV_{PGM(NEW)}) \cdot 1M\Omega} - \frac{1}{499k\Omega}} \quad (39)$$

然后可利用下式核查新的 OV_{PGM} 设定值：

$$OV_{PGM(NEW)} = \frac{1V \cdot 1M\Omega}{(499k\Omega \parallel R_{TOVPGM} + 1M\Omega)} \quad (40)$$

倘若 (39) 式计算的 R_{TOVPGM} 小于 $10k\Omega$ ，则把 OV_{PGM} 连接至 $1V_{REF}$ ，并且不要施加任何 C_{OVPGM} 电容器；这将产生一个为正常值的 167% 的 OOV 设定值。否则，应采用下一个可用的最小 C_{OVPGM} 标准值，由下式计算：

$$C_{OVPGM} = \frac{15.6\mu s}{(499k\Omega \parallel 1M\Omega \parallel R_{TOVPGM})} - 47pF \quad (41)$$

默认的 V_{OVPGM} 设定点为 $665mV \pm 2.26\%$ （在整个温度范围内）。为加严 OV_{PGM} 设定点，首先应把 R_{BOVPGM} 选择为市面上常见的高精度 $100k\Omega$ 低 T.C.R. 电阻器。相比

于默认的分压器网络，采用 $\pm 0.1\%$ 容差和 $\pm 25ppm/^\circ C$ T.C.R. 可使准确度有一个相当大的提升（在整个温度范围内）。接着，决定新的 V_{OVPGM} 期望值 [$OV_{PGM(NEW)}$]，此值应介于 $0.6V < OV_{PGM(NEW)} < 0.9V$ 的窗口之内。然后，根据下式计算 R_{TOVPGM} ：

$$R_{TOVPGM} = \frac{1}{\frac{OV_{PGM(NEW)}}{(1V - OV_{PGM(NEW)}) \cdot (1M\Omega \parallel R_{BOVPGM})} - \frac{1}{499k\Omega}} \quad (42)$$

新的 OV_{PGM} 设定值可利用下式进行复核：

$$OV_{PGM(NEW)} = \frac{1V \cdot (1M\Omega \parallel R_{BOVPGM})}{(499k\Omega \parallel R_{TOVPGM} + 1M\Omega \parallel R_{BOVPGM})} \quad (43)$$

接着，采用下一个可用的最小 C_{OVPGM} 标准值，由下式计算：

$$C_{OVPGM(NEW)} = \frac{15.6\mu s}{(499k\Omega \parallel 1M\Omega \parallel R_{TOVPGM} \parallel R_{BOVPGM})} - 47pF \quad (44)$$

例如： $OV_{PGM(NEW)}$ 设定点可保持在其 $666mV$ 的标称值，但通过采用具 $\pm 25ppm/^\circ C$ T.C.R. 的 $\pm 0.1\%$ 高精度电阻器 $R_{BOVPGM} = 100k$ 和 $R_{TOVPGM} = 49.9k$ ，并利用 $C_{OVPGM} = 470pF$ 把 OV_{PGM} 旁路至 $SGND$ ，可实现更好的准确度。最终的 V_{OVPGM} OOV 设定点门限在整个温度范围内的准确度优于 $\pm 1.8\%$ 。门限设定值中的绝大多数剩余偏差均来自于 $1V_{REF}$ ，它是一个在整个温度范围内具有 $\pm 1.5\%$ 准确度的基准。

OOV 设定电压的极限值加上 OV_{ERR} 项（其为快速比较器的失调电压，在整个温度范围内为 $\pm 12mV$ [最大值]）就最小和最大 V_{FB} 电压（在这些电压条件下 $CROWBAR$ 输出将摆动至逻辑高电平并引发锁断过压保护功能）所能达到的数值提供了指引。

必须谨慎地将 OV_{PGM} 电压设定为一个可行的电平（而不要过于激进冒险）。如果把 OV_{PGM} 设定得过低，系统将表

附录

现出讨厌的输出过压锁断行为。任何开关稳压器的输出电压通常都会经历高于其理想 DC 电压工作点的瞬态摆幅，原因如下：

- 控制 IC 带隙基准准确度
- 输出电压纹波和噪声
- 负载电流下降瞬态过程，包括从短路状况的恢复
- 线路电压的急剧上升
- 启动过冲 (几乎或完全没有 V_{OUT} 的软起动)，或者跟踪另外一个快速主控电源轨

凌力尔特的 LTpowerCAD 设计工具能帮助完成部分此类动态值的量化；LTM4641 的总 DC 误差 (包括带隙基准偏差) 在整个温度范围内优于 $\pm 1.5\%$ 。

如果 $0V_{PGM}$ 已降低至其最低的可用电平，而高端 MOSFET 短路测试 (在评估硬件 [例如：DC1543] 上将 V_{INH} 短路至 SW) 期间的输出电压过冲未使得输出电压箝位至满意的电平，则应意识到：增加输出电容会减小最大输出电压摆幅。原因如下：输出电容越大，输出电压上升所需的时间就越长 (即使在故意把 V_{INH} 短路至 SW 的极端场合中也不例外)。 V_{OUT} 上的电容是避免输出电压窜升至 V_{INH} (直到 CROWBAR 接通 MCB 为止) 的主要防范措施。

另外，多模块并联应用在高端 MOSFET 短路测试期间还表现出更好的输出电压过冲特性，其源于这样的事实：那些其高端 MOSFET 未被短路的同类并联模块能够通过接通其低端功率 MOSFET 而帮助下拉输出电压。图 56 和 66 示出了利用并联的 LTM4641 为负载供电和提供保护的实例。

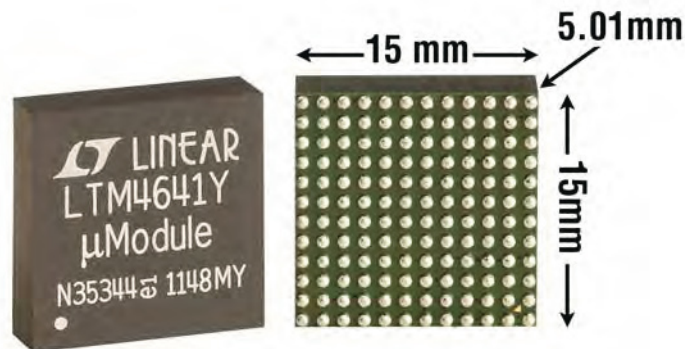
附录

表 10 : LTM4641 组件 BGA 封装引出脚配置

引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能
A1	SGND	B1	SGND	C1	SGND	D1	V _{ORB+}	E1	GND	F1	GND
A2	SGND	B2	SGND	C2	SGND	D2	V _{ORB-}	E2	GND	F2	GND
A3	SGND	B3	SGND	C3	SGND	D3	OTBH	E3	GND	F3	GND
A4	HYST	B4	UVLO	C4	SGND	D4	TMR	E4	GND	F4	GND
A5	TEMP	B5	OVLO	C5	LATCH	D5	RUN	E5	GND	F5	GND
A6	IOVRETRY	B6	GND	C6	1V _{REF}	D6	GND	E6	GND	F6	GND
A7	GND	B7	GND	C7	GND	D7	GND	E7	GND	F7	GND
A8	GND	B8	GND	C8	GND	D8	GND	E8	GND	F8	GND
A9	GND	B9	CROWBAR	C9	V _{OUT}	D9	V _{OUT}	E9	V _{OUT}	F9	GND
A10	GND	B10	OV _{PGM}	C10	V _{OUT}	D10	V _{OUT}	E10	V _{OUT}	F10	GND
A11	GND	B11	GND	C11	V _{OUT}	D11	V _{OUT}	E11	V _{OUT}	F11	GND
A12	GND	B12	GND	C12	V _{OUT}	D12	V _{OUT}	E12	V _{OUT}	F12	GND

引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能
G1	GND	H1	V _{OSNS+}	J1	COMP	K1	SGND	L1	PGOOD	M1	SGND
G2	GND	H2	V _{OSNS-}	J2	f _{SET}	K2	FCB	L2	TRACK/SS	M2	SGND
G3	GND	H3	GND	J3	V _{INL}	K3	SGND	L3	SGND	M3	SGND
G4	GND	H4	GND	J4	DRV _{CC}	K4	INTV _{CC}	L4	GND	M4	GND
G5	GND	H5	GND	J5	GND	K5	GND	L5	GND	M5	GND
G6	GND	H6	GND	J6	GND	K6	GND	L6	GND	M6	GND
G7	GND	H7	GND	J7	GND	K7	V _{INH}	L7	V _{INH}	M7	V _{INH}
G8	GND	H8	GND	J8	GND	K8	V _{INH}	L8	V _{INH}	M8	V _{INH}
G9	GND	H9	GND	J9	GND	K9	V _{INH}	L9	V _{INH}	M9	V _{INH}
G10	GND	H10	SW	J10	GND	K10	V _{INH}	L10	V _{INH}	M10	V _{INGP}
G11	GND	H11	GND	J11	GND	K11	GND	L11	V _{INH}	M11	V _{INH}
G12	GND	H12	GND	J12	GND	K12	GND	L12	V _{INH}	M12	V _{INH}

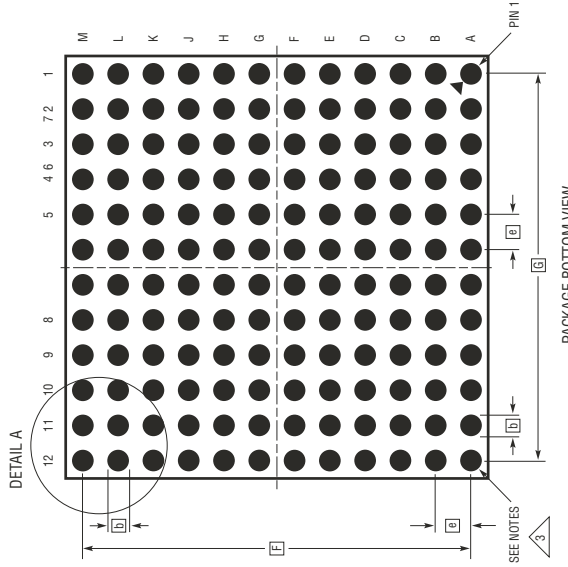
封装照片



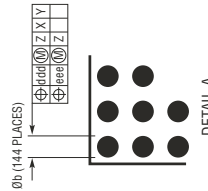
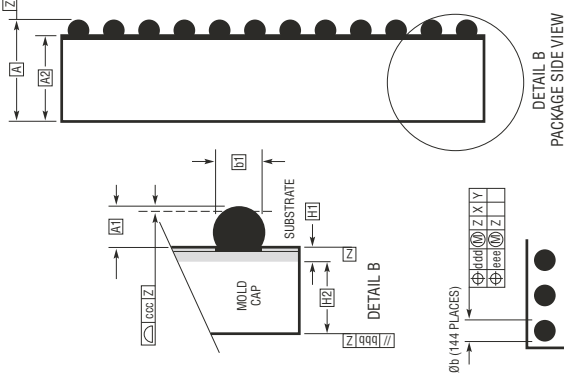
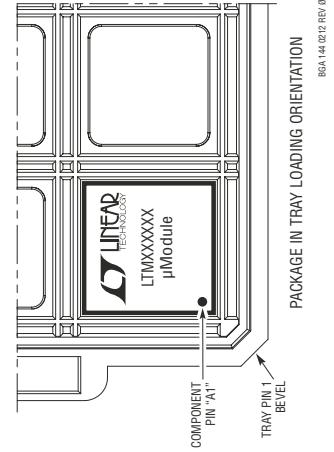
封装描述

如需了解最近的封装图样，请登录 <http://www.linear.com.cn/designtools/packaging/>

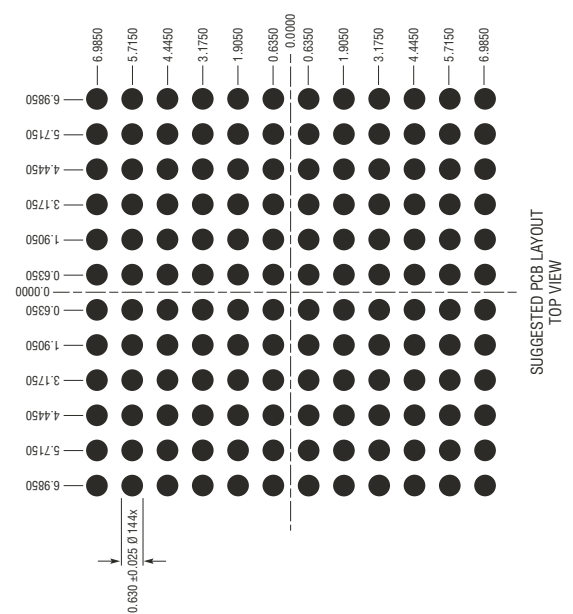
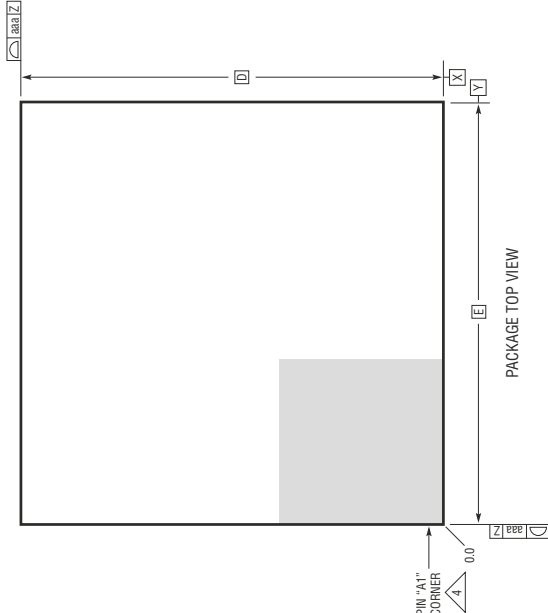
BGA 封装 144 引脚 (15mm × 15mm × 5.01mm) (参考 LTC DWG # 05-08-1914 Rev 0)



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
 2. ALL DIMENSIONS ARE IN MILLIMETERS
 3. BALL DESIGNATION PER JEDEC MS-028 AND JEP95
 4. DETAILS OF PIN #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
 5. PRIMARY DATUM -Z- IS SEATING PLANE
 6. SOLDER BALL COMPOSITION IS 96.5% Sn/3.0% Ag/0.5% Cu



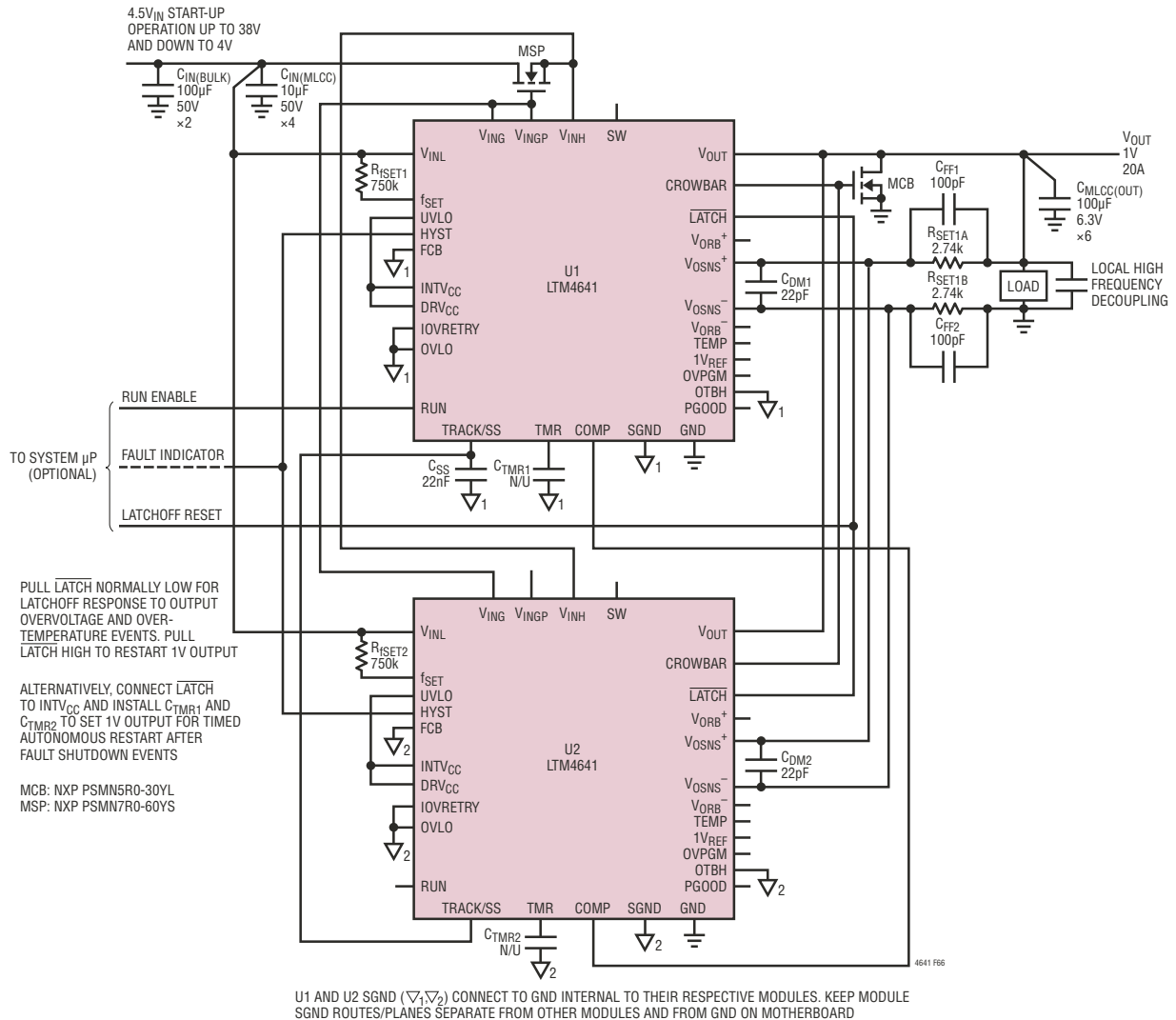
DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	4.81	5.01	5.21	
A1	0.50	0.60	0.70	
A2	4.31	4.41	4.51	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D		15.00		
E		15.00		
e		1.27		
F		13.97		
G		13.97		
H1	0.36	0.41	0.46	
H2	3.95	4.00	4.05	
aaa		0.15		
bbb		0.10		
ccc		0.20		
ddd		0.30		
eee		0.15		
TOTAL NUMBER OF BALLS: 144				



修改记录 (由修订版 B 开始的更新记录)

修改	日期	描述	页码
B	02/13	更新图 1	15
C	05/13	更新视频播放按钮	1、49

应用信息

图 66：由并联 LTM4641 采用高达 38V_{IN} 进行供电的 1V、20A 故障保护负载 (比照“典型性能特征”)

相关器件

器件型号	描述	备注
LTM4620	双通道 13A、单通道 26A μ Module 稳压器	可采用 4 个器件提供高达 100A 的电流； $4.5V \leq V_{IN} \leq 16V$ ； $0.6V \leq V_{OUT} \leq 2.5V$ 。如需提供较高的 V_{OUT} 则请查阅 LTM4620A 的相关信息；15mm x 15mm x 4.41mm LGA 封装
LTM4613	符合 EN55022B 规格的 36V、8A 降压型 μ Module 稳压器	$5V \leq V_{IN} \leq 36V$ ； $3.3V \leq V_{OUT} \leq 15V$ ；可同步，可并联，15mm x 15mm x 4.32mm LGA 封装
LTM4627	20V、15A 降压型 μ Module 稳压器	$4.5V \leq V_{IN} \leq 20V$ ； $0.6V \leq V_{OUT} \leq 5V$ ；可同步，可并联，远端采样，15mm x 15mm x 4.32mm LGA 封装或 15mm x 15mm x 4.92mm BGA 封装
LTM8027	60V、4A 降压型 μ Module 稳压器	$4.5V \leq V_{IN} \leq 60V$ ； $2.5V \leq V_{OUT} \leq 24V$ ；可同步，15mm x 15mm x 4.32mm LGA 封装
LTM4609	36V、4A 降压-升压型 μ Module 稳压器	$4.5V \leq V_{IN} \leq 36V$ ； $0.8V \leq V_{OUT} \leq 34V$ ；可同步，可并联，可提供高达 4A (在升压模式中) 和 10A (在降压模式中) 的电流，15mm x 15mm x 2.82mm LGA 封装或 15mm x 15mm x 3.42mm BGA 封装
LT4356	高电压浪涌抑制器	100V _{IN} 过压和过流保护，具有“锁断”和“自动重试”选项