



描述

AT2100是一种便于使用的内部集成了译码器的智能步进电机驱动器。其输出驱动能力达到32V ±2.5A，最高支持16细分，同时支持插补细分工作功能。AT2100支持电压衰减，使其完全静音工作，同时支持混合电流衰减，提供高扭矩输出。

译码器是AT2100易于实施的关键。通过STEP简单的输入一个脉冲就可以使电机完成一次步进，省去了相序表，高频控制线及复杂的编程接口。这使其更适于在没有复杂的微处理器或微处理器负担过重的场合。

AT2100支持电压衰减模式，配合256自动插补细分，使电机处于完全静音的工作模式，达到平滑的运动轨迹，即使是以整步运行。

AT2100可工作在内部电流检测模式，省去外部两个检流电阻，节省PCB面积和元器件成本。同时，AT2100支持自动半流锁定功能，在无STEP变化时，自动减半输出电流，降低系统锁定功耗。

同步整流控制电路改善了PWM操作时的功耗。内部保护电路包括：带迟滞额过热保护、欠压锁定及过流保护。

AT2100目前提供带有裸露焊盘的QFN-36封装，能有效改善散热性能，且是无铅产品，引脚框采用100%无锡电镀。

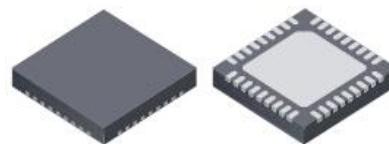
型号选择

型号	封装	包装信息
AT2100	QFN36 with exposed thermal pad	2500/reel

特点

- 两相四线双极步进电机驱动
- 低导通电阻 $R_{DS(ON)}$ ，2.5A峰值电流输出
- 简单的STEP/DIR接口，最高支持16细分
- 支持插补功能，自动插补到256细分
- 支持电压衰减，超静音工作，更圆滑运动
- 支持混合电流衰减，高扭矩输出
- 支持内置电流检测功能，省去外部检流电阻
- 支持半流锁定功能
- 兼容3.3V和5V逻辑电平
- 过热关断功能
- 输出过流保护功能

封装形式

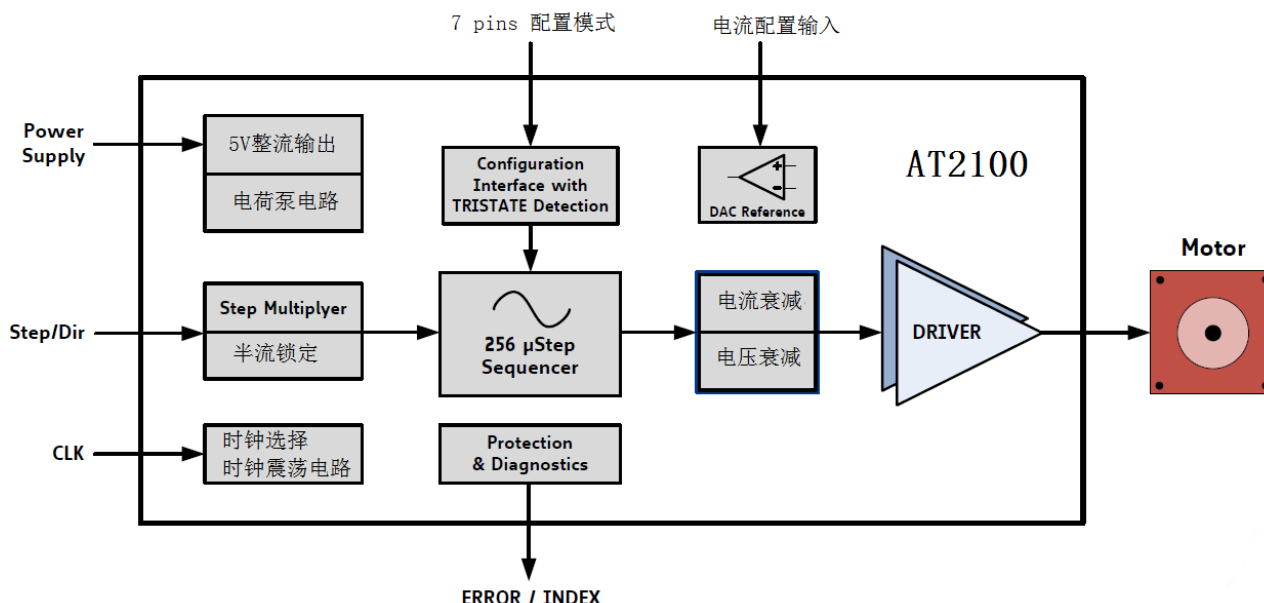


QFN36 with exposed thermal pad

应用

- 打印机、扫描仪等自动化办公设备
- 3D打印机
- 游戏机、机器人、医疗设备
- 安防、ATM

典型应用图

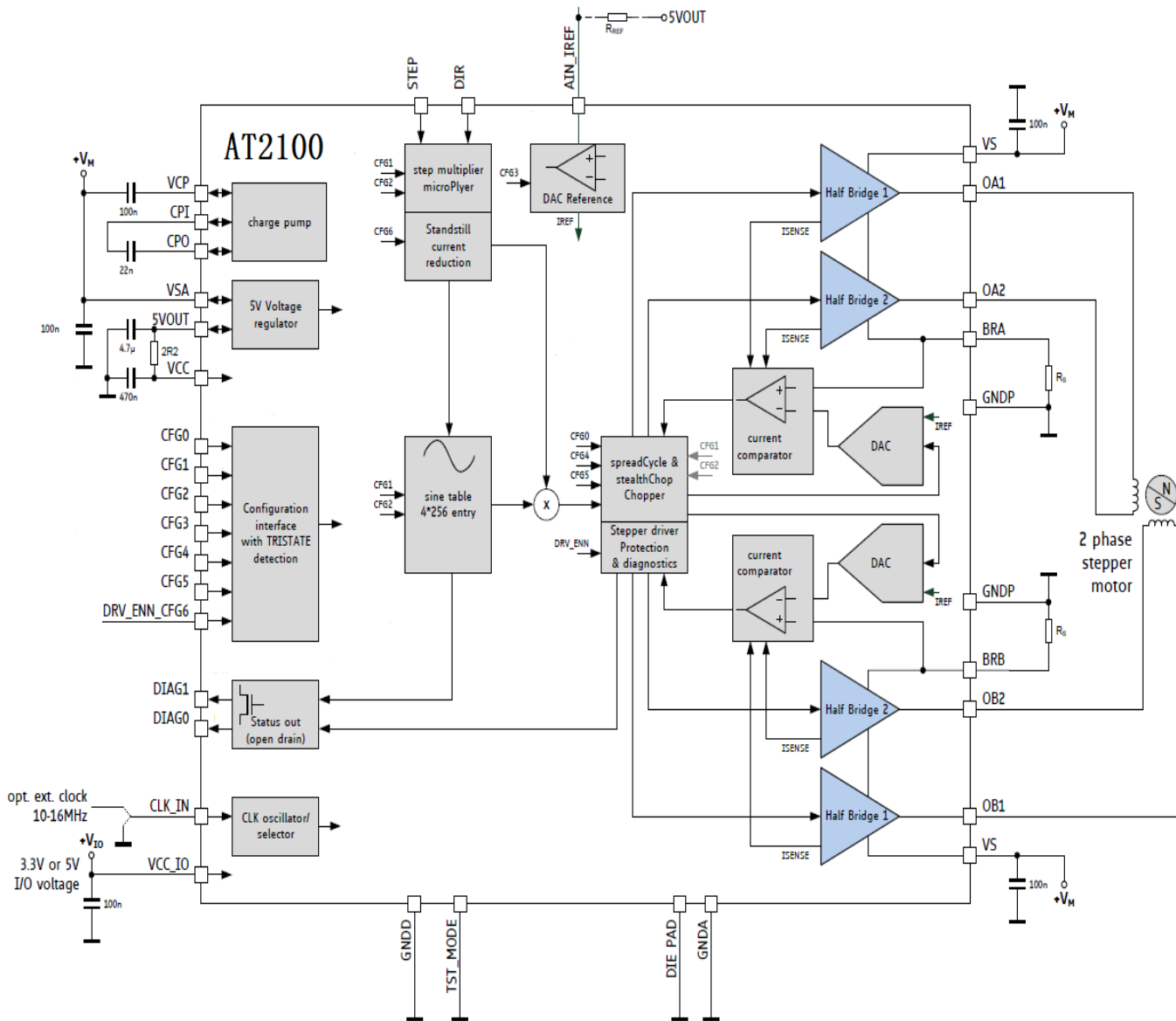




日期	版本	内容
2017.09	V0.1	初始版本



功能模块图



**电路工作极限 at Ta = 25 °C**

Parameter	Symbol	Conditions	Ratings	Unit
Max Supply Voltage	V _S		36	V
Output Current	I _{OUT}		±2.5	A
Logic Input voltage	V _{IN}		-0.3 to 5.5	V
Logic Supply voltage	VCC_IO		-0.3 to 5.5	V
Motor Output Voltage			-2.0 to 35	V
Sense Voltage	V _{SENSE}		-0.5 to 0.5	V
Reference Voltage	V _{REF}		2.5	V
Operating Ambient Temperature	T _A	Range S	-20 to 85	°C
Maximum Junction	T _{J(max)}		150	°C
Storage Temperature	T _{stg}		-55 to 150	°C

推荐工作条件 at Ta = 25 °C

		Min	NOM	Max	Unit
负载供电电压	V _S	4.5	-	32	V
逻辑供电电压	VCC_IO	3	-	5.5	V
输出电流设置	I _{OUT}	0		2.5	A

推荐外围设置

- 1、 CP 电容: 0.1uF/50V
- 2、 VCP 电容: 0.1uF/50V
- 3、 5VOUT 滤波电容: 4.7uF/16V
- 4、 VCC 滤波电容: 470nF/16V, 串 2.2R 电阻接 5VOUT



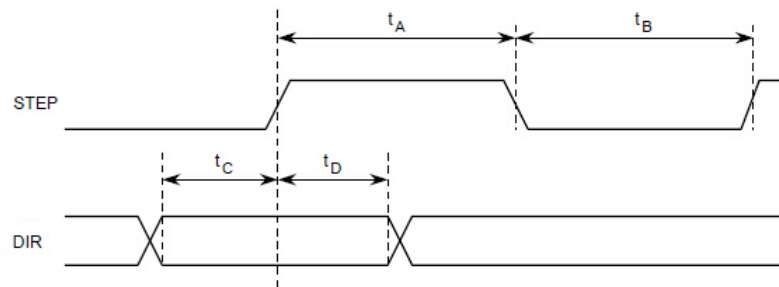
电特性 at Ta = 25 °C, Vs= 12 V

Parameter	Symbo	Conditions	Min	Typ ²	Max	Unit
Output Drivers						
负载电源供电范围	V _S	Operating	4.5	-	32	V
逻辑电源供电范围	V _{CC_IO}	Operating	3.0	-	5.5	V
负载电源静态功耗	I _{vs}	f _{PWM} <50kHz		15	22	mA
逻辑电源静态功耗	I _{VCC_IO}	f _{PWM} <50kHz			8	mA
5V 整流输出	5VOUT		4.8	5	5.2	V
Control Logic						
逻辑输入电平	V _{IN(1)}		V _{IO} *0.7			V
	V _{IN(0)}				V _{IO} *0.3	V
逻辑输入迟滞	V _{HYS(IN)}	As a % of V _{CC_IO}	5	12	19	%
内部上拉、下拉电阻 (CFG _x 三态输入)	R _{PU}		133	166	200	kΩ
	R _{PD}					
参考电压输入范围	V _{REF}		0		2.5	V
BR _x 检流峰值电压	V _{SRT}			0.32		V
H 桥输出						
输出导通电阻	R _{DS(ON)}	Source Driver, I _{OUT} =-1A		280	360	mΩ
		Sink Driver, I _{OUT} =1A		180	240	mΩ
体二极管正向压降	V _F	Source Diode, I _F =-1A			1.2	V
		Sink Diode, I _F =1A			1.2	V
死区时间	t _{DT}		160	220	280	ns
输出上管开启上升时间	t _r	输出下拉12 Ω		230		ns
输出下管开启下降时间	t _f	输出上拉12 Ω		150		ns
Protection						
过流保护	I _{OCPST}		3	-	-	A
过温关断	T _{TSD}		-	165	-	°C
过温迟滞	T _{TSDHYS}		-	15	-	°C



电路控制信号时序上的要求:

($T_A = +25^\circ\text{C}$, $V_{CCIO} = 3.3\text{ V}$, 逻辑电平为 V_{CCIO} 或 GND)



Time Duration	Symbol	Typ.	Unit
STEP minimum, HIGH pulse width	t_A	1	μs
STEP minimum, LOW pulse width	t_B	1	μs
Setup time, input change to STEP	t_C	200	ns
Hold time, input change to STEP	t_D	200	ns

CFG 配置

CFG0: 衰减时间设定 T_{OFF}

CFG0	TOFF 设置
GND	$140 * T_{CLK}$
VCCIO	$236 * T_{CLK}$
悬空	$332 * T_{CLK}$

推荐使用 $CFG0 = GND$ 配置。衰减时间只对混合电流衰减有效。若使用电压衰减，CFG0 任意。

CFG1、CFG2: 细分选择和衰减方式选择

CFG2	CFG1	细分	自动插补	衰减方式
GND	GND	1	N	混合电流衰减
GND	VCCIO	2	N	
GND	悬空	2	Y, 到 256 细分	
VCCIO	GND	4	N	
VCCIO	VCCIO	16	N	
VCCIO	悬空	4	Y, 到 256 细分	
悬空	GND	16	Y, 到 256 细分	
悬空	VCCIO	4	Y, 到 256 细分	电压衰减
悬空	悬空	16	Y, 到 256 细分	

CFG3: 电流模式配置

CFG3	电流模式配置说明
GND	使用内部参考电压，外部检流电阻设置驱动电流
VCCIO	使用内部检流电阻，AIN_IREF 输入电流设置驱动电流
悬空	使用外部 AIN_IREF 参考电压输入，外部检流电阻配置驱动电流

**CFG4: 衰减迟滞配置**

CFG4	衰减迟滞（过零点电流调节）
GND	5, 低迟滞, ≈4%最大电流配置
VCCIO	9, 中等迟滞, ≈5%最大电流配置
悬空	13, 高迟滞, ≈6%最大电流配置

CFG5: 衰减消隐时间设置

CFG5	消隐时间（多少时钟周期）
GND	16
VCCIO	24
悬空	36

CFG6: 使能配置

CFG6	输出使能说明
GND	输出使能
VCCIO	输出关闭
悬空	输出使能, 同时开启半流锁定功能

使用说明:

建议客户使用电压衰减, 这样可选择 4 细分或者 16 细分使用。配置 CFG1 和 CFG2。

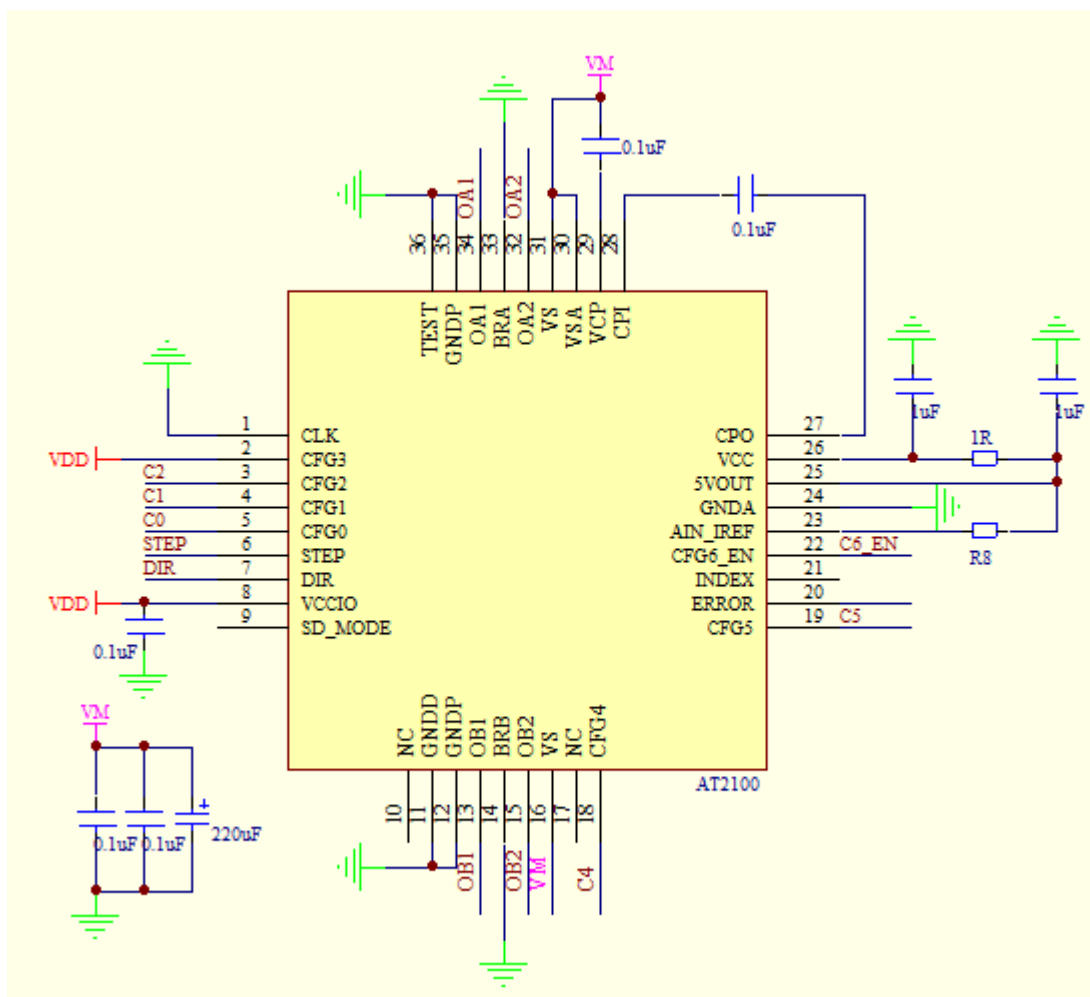
电流模式配置 CFG3, 关系到硬件外围需不需要检流电阻, AIN_IREF 如何接。

使能控制 CFG6, 若不控制, 建议悬空, 开启半流锁定功能。

其余配置, 可按上述表格推荐配置 (标红), 即可满足大部分应用。



内部检流电阻



注意：CFG3 请接 VDD，悬空管脚请悬空，勿接地。

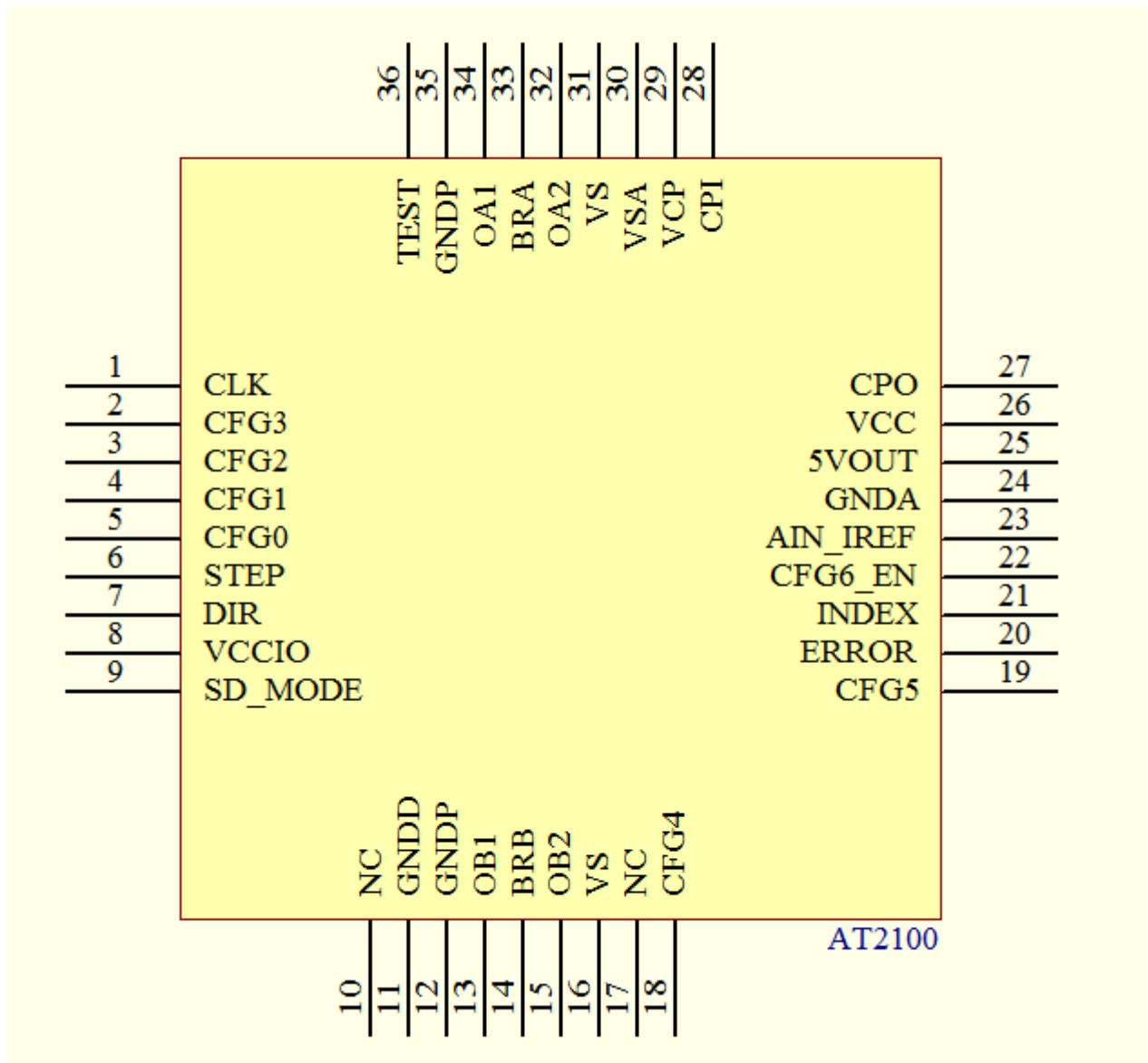
AIN_IREF 接电阻到 5VOUT，此电阻决定输出电流。

参考如下表：

R8	输出峰值电流
6.8k	1.96A
7.5k	1.76A
8.2k	1.63A
9.1k	1.49A
10k	1.36A
12k	1.15A
15k	0.94A
18k	0.79A
22k	0.65A
27k	0.6A
33k	0.54A



Pin-out Diagram



QFN36 with PAD



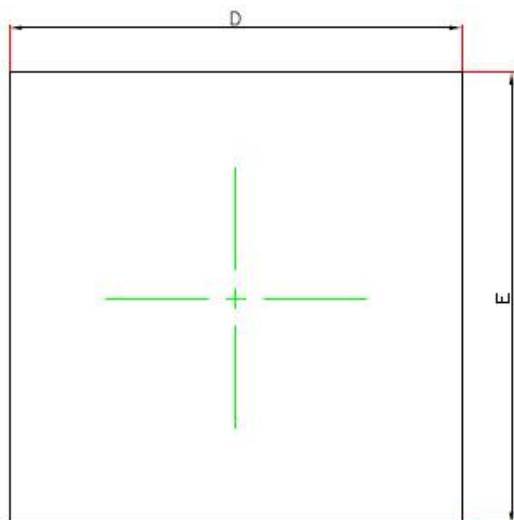
管脚列表

QFN36	管脚名	Pin Description
1	CLK	CLK输入, 若使用内部时钟, 请接地
2	CFG3	配置输入3
3	CFG2	配置输入2
4	CFG1	配置输入1
5	CFG0	配置输入0
6	STEP	STEP脉冲输入
7	DIR	方向控制输入
8	VCCIO	数字电源供电, 接3.3V或者5V电源
9	SD_MODE	模式配置, 请悬空
10	NC	悬空
11	GNDD	数字地, 连到系统地
12	GNDP	功率地, 连到系统地
13	OB1	全桥B输出1端
14	BRB	全桥B检流电阻端, 若使用内部检流, 请直接接地
15	OB2	全桥B输出2端
16	VS	功率电源, 做好电源滤波
17	NC	悬空, 勿与VS相连
18	CFG4	配置输入4
19	CFG5	配置输入5
20	ERROR	开漏输出, 错误指示输出
21	INDEX	开漏输出, 步进索引指示输出
22	CFG6_EN	使能输入, 半流锁定控制
23	AIN_IREF	模拟参考电压输入或参考电流输入
24	GND A	模拟地, 接系统地
25	5VOUT	内部5V整流输出, 接2.2uF电容滤波
26	VCC	5V电源输入端, 470nF电容滤波, 一般接2.2R电阻到5VOUT
27	CPO	电荷泵飞电容端, 接100nF电容到CPI
28	CPI	电荷泵飞电容端, 接100nF电容到CPO
29	VCP	电荷泵储能端, 接100nF电容到VS
30	VSA	模拟电源输入, 一般使用连到VS
31	VS	功率电源, 做好电源滤波
32	OA2	全桥A输出2端
33	BRA	全桥A检流电阻端, 若使用内部检流, 请直接接地
34	OA1	全桥A输出1端
35	GNDP	功率地, 连到系统地
36	TEST	测试管脚, 请接地
-	PAD	底部裸焊盘, 接系统地, 做散热

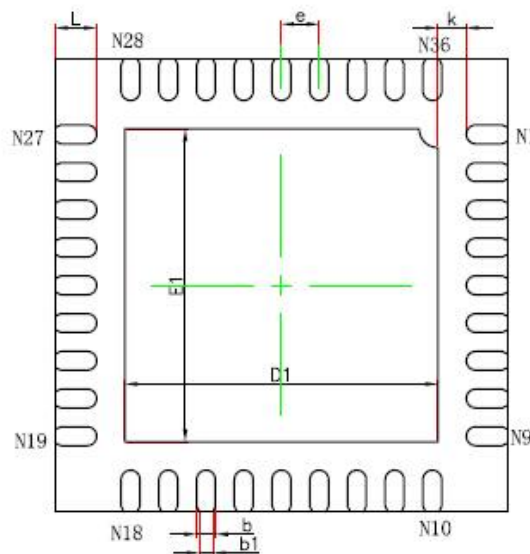


封装信息

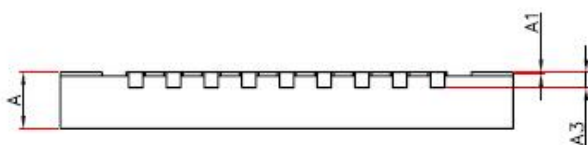
QFN36-6*6 with exposed thermal pad



TOP VIEW



SIDE VIEW



BOTTOM VIEW

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	MIN.	MAX.	MIN.	MAX.
A	0.700	0.800	0.028	0.031
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	5.900	6.100	0.232	0.240
E	5.900	6.100	0.232	0.240
D1	4.050	4.250	0.159	0.167
E1	4.050	4.250	0.159	0.167
b	0.180	0.300	0.007	0.012
b1	0.130	0.230	0.005	0.009
e	0.500TYP.		0.020TYP.	
k	0.200MIN.		0.008MIN.	
L	0.500	0.600	0.020	0.024